المملكة العربية السعودية

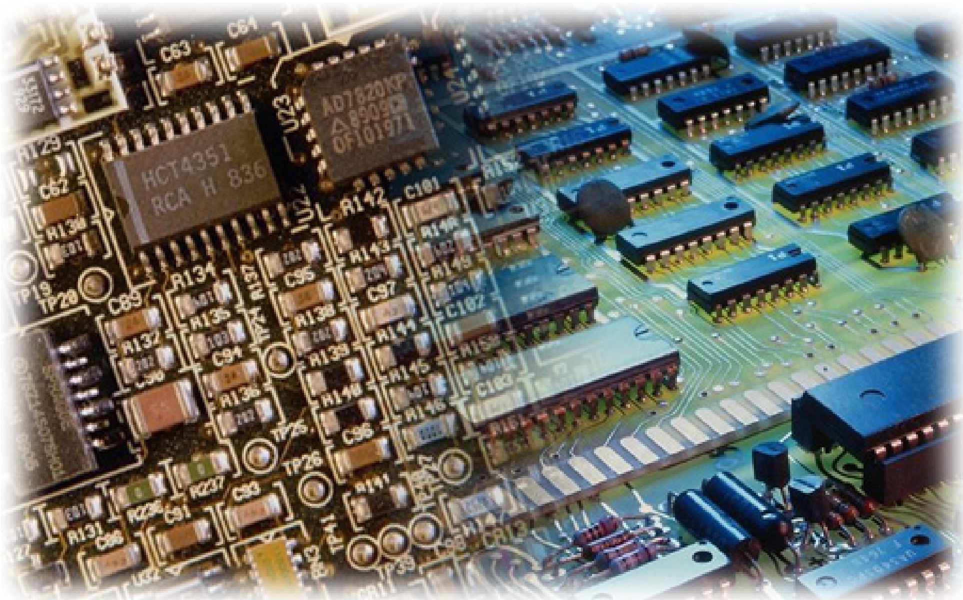
المؤسسة العامة للتعليم الفني والتدريب المهني

الإدارة العامة لتصميم وتطوير المناهج

إلكترونيات صناعية وتحكم

دوائر منطقية

١٤٧ الك



الحمد لله وحده، والصلاة والسلام على من لا نبي بعده، محمد وعلى آله وصحبه، وبعد:

تسعى المؤسسة العامة للتعليم الفني والتدريب المهني لتأهيل الكوادر الوطنية المدربة القادرة على شغل الوظائف التقنية والفنية والمهنية المتوفرة في سوق العمل، ويأتي هذا الاهتمام نتيجةً للتوجهات السديدة من لدن قادة هذا الوطن التي تصب في مجملها نحو إيجاد وطن متكامل يعتمد ذاتياً على موارده وعلى قوة شبابه المسلح بالعلم والإيمان من أجل الاستمرار قدماً في دفع عجلة التقدم التنموي، لتصل بعون الله تعالى لمصاف الدول المتقدمة صناعياً.

وقد خطت الإدارة العامة لتصميم وتطوير المناهج خطوة إيجابية تتفق مع التجارب الدولية المتقدمة في بناء البرامج التدريبية، وفق أساليب علمية حديثة تحاكي متطلبات سوق العمل بكافة تخصصاته لتلبي متطلباته ، وقد تمثلت هذه الخطوة في مشروع إعداد المعايير المهنية الوطنية الذي يمثل الركيزة الأساسية في بناء البرامج التدريبية، إذ تعتمد المعايير في بنائها على تشكيل لجان تخصصية تمثل سوق العمل والمؤسسة العامة للتعليم الفني والتدريب المهني بحيث تتوافق الرؤية العلمية مع الواقع العملي الذي تفرضه متطلبات سوق العمل، لتخرج هذه اللجان في النهاية بنظرة متكاملة لبرنامج تدريبي أكثر التصاقاً بسوق العمل، وأكثر واقعية في تحقيق متطلباته الأساسية.

وتتناول هذه الحقيبة التدريبية " دوائر منطقية " لمتدربي قسم" إلكترونيات صناعية وتحكم " للكليات التقنية موضوعات حيوية تتناول كيفية اكتساب المهارات اللازمة لهذا التخصص.

والإدارة العامة لتصميم وتطوير المناهج وهي تضع بين يديك هذه الحقيبة التدريبية تأمل من الله عز وجل أن تسهم بشكل مباشر في تأصيل المهارات الضرورية اللازمة، بأسلوب مبسط يخلو من التعقيد، وبالاستعانة بالتطبيقات والأشكال التي تدعم عملية اكتساب هذه المهارات.

والله نسأل أن يوفق القائمين على إعدادها والمستفيدين منها لما يحبه ويرضاه، إنه سميع مجيب الدعاء.

الإدارة العامة لتصميم وتطوير المناهج

الحمد لله رب العالمين والصلاة والسلام على نبينا محمد وعلى آله وصحبه وسلم... وبعد،

نتيجة للتطور الذي تشهده المملكة العربية السعودية في شتى مجالات التقنية المختلفة، كان لزاماً تخريج كوادر وطنية قادرة على استيعاب هذه التقنيات بمهارة وإتقان.

وانطلاقاً من حرص ولاة الأمر في هذا البلد المعطاء وإيمانهم وقناعتهم بالإستفادة من هذه التقنيات والأخذ بأسباب التقدم بما يتوافق مع شريعتنا السمحة، ولتحقيق أهداف خطة التنمية، فقد عهدت الدولة إلى المؤسسة العامة للتعليم الفني والتدريب المهني مهمة إعداد كوادر فنية مدربة قادرة على استيعاب وسائل التقنية الحديثة والتعامل معها. وانطلاقاً من هذا الهدف النبيل قامت المؤسسة بجهد مشكور في هذا الميدان، حيث تم عمل مسح ميداني لكافة القطاعات الحكومية والصناعية المختلفة بالمملكة، كما قامت بعمل ورش مختلفة وذلك بغرض تحديد المواصفات المهنية لكل تخصص فني، ومن ثم عهدت المؤسسة بتكليف بعض الأقسام في الكليات التقنية المختلفة بتأليف وإعداد مناهج نظرية وعملية متوافقة مع مواصفات التخصصات الفنية المختلفة. ومن هنا كانة حقيبة الدوائر المنطقية من ثمار هذا الجهد الرائع الذي اضلعت به الإدارة العامة لتصميم وتطوير المناهج بالمؤسسة.

وإننا إذ نقدم هذه الحقيبة لطلاب الكليات التقنية، بما يتوافق مع احتياجات الطالب ومستواه الدراسي، وبإسلوب مبسط خالٍ من التعقيد، دون الإخلال بالمحتوى العلمي.

وختاماً، نسأل المولى عز وجل أن يوفق القائمين على هذا المشروع لكل خير، كما نسأله تعالى أن يوفق أبناء نا المتدربين لفهم هذا المنهج عملياً وأن يجعل أعمالنا خالصة لوجهه الكريم، وآخر دعوانا أن الحمد لله رب العالمين.

وصلى الله على سيدنا محمد وعلى آله وصحبه وسلم، ......

المملكة العربية السعودية
المؤسسة العامة للتعليم الفني والتدريب المهني
الإدارة العامة لتصميم وتطوير المناهج

دوائر منطقية

نظم الأعداد

نظم الأعداد

١

الأهداف العامة للوحدة

عندما تكمل هذه الوحدة يكون لديك القدرة على:

- معرفة النظم العددية الأساسية.
- كيفية تمثيل الأعداد في كل نظام.
- التحويل من النظام العشري إلى مختلف النظم العددية الأساسية والعكس.
- التحويل بين النظم العددية الأساسية المختلفة.
- عمليات الجمع والطرح في النظم العددية الأساسية.

١ -١ مقدمة Introduction

إن من أفضل الطرق لفهم أي شيء جديد هو مقارنته بشيء معروف لدينا وبالتالي تظهر لنا الاختلافات. في هذه الوحدة سوف نتناول بالدراسة النظام الثنائي للأعداد (Binary Number System) والذي يعتبر من أهم النظم المستخدمة في الدوائر الإلكترونية الرقمية (Digital Electronic Circuits). ولكي نتمكن من فهم هذا النظام العددي الجديد، سوف نقوم بمقارنته بالنظام العشري للأعداد (Decimal Number System) المألوف لدينا. وبالإضافة إلى النظام الثنائي للأعداد هناك نظامان عدديان آخران يستخدمان بكثرة في الإلكترونيات الرقمية وهما النظام الثماني للأعداد (Octal Number System) والنظام السداسي عشري (Hexadecimal Numbering System). وتستخدم الأعداد الثنائية على نطاق واسع في الالكترونيات الرقمية والحاسبات كما تستخدم نظم الأعداد الثمانية والسداسي عشرية في تمثيل مجموعات الأرقام الثنائية. ويمكننا استخدام كل النظم العددية المذكورة سابقاً في الحسابات وكلها تعتمد على القيم وأماكن الخانات في الأعداد. وعند دراستنا لأي نظام عددي سنتناول فيه دراسة الخواص الآتية:

١. أساس النظام.
٢. الرموز المستخدمة في النظام.
٣. التحويل من النظام العشري لهذا النظام والعكس.
٤. التحويل من هذا النظام إلى بقية الأنظمة.
٥. عمليات الجمع والطرح الخاصة بهذا النظام.

وقبل أن نتناول دراسة نظم الأعداد يجب أن نفرق بين مصطلحين هامين هما الرقم (Digit) والعدد (Number)، فالرقم هو قيمة رمز (Symbol) واحد من الرموز الأساسية للأعداد والذي يحتل خانة واحدة، فالأرقام (٠،١،٢،٣،٤, ... , ٨،٩) كل واحد منها يمثل رقم واحد في سلسلة العدد الواحد، أما العدد فهو المقدار الذي يتكون من رقم واحد أو أكثر أو أنه المقدار الذي يمثل خانة واحدة أو أكثر، فعلى سبيل المثال المقدار (١٤) يمثل عدداً وكذلك المقدار (١٢٣) يمثل عدداً، وفي المقدار الأول فإن العدد (١٤) يتكون من رقمين هما (١،٤) وفي المقدار الثاني فإن العدد (١٢٣) يتكون من ثلاثة أرقام هي (١،٢،٣) ويمكن أن يكون رقم (٦) مثلاً عدد إذا كانت سلسلته تتكون من رقم واحد.

١ -٢ النظام العشري للأعداد Decimal Numbering System

نظراً لأن النظام العشري هو الأقدم استخداماً ومألوف لدينا لذا فإننا سنبدأ بدراسته كتمهيد لدراسة كل النظم العددية الأخرى. ويطلق على النظام العشري اسم نظام الأساس عشرة (١٠) أو منظومة الأساس ١٠ ويشار إليه بالأساس (١٠) لأنه يعتمد في تكوينه على عشرة رموز مختلفة وهي ٠،١،٢،٣،٤،٥،٦،٧،٨،٩.

وللنظام العشري خاصية مرتبة الرقم (Positional Weight) فعلى سبيل المثال العدد (١٢٨) نجد أن الرقم الأول (٨) يقع في المرتبة الأولى (مرتبة خانة الآحاد) أي أن قيمته أو وزنه هو الثمانية ، وتكون عبارة عن حاصل ضرب الرقم الذي يمثل هذه المرتبة في ١ (٨ = ١ × ٨)، أما الرقم الثاني (٢) فإنه يقع في المرتبة الثانية (مرتبة العشرات) وقيمته أو وزنه عبارة عن حاصل ضرب الرقم الذي يحتل هذه المرتبة في ١٠(٢٠ = ١٠ × ٢)، أما الرقم الثالث (١) فإنه يقع في المرتبة الثالثة (مرتبة المئات) وقيمته أو وزنه عبارة عن حاصل ضرب الرقم الذي يحتل هذه الخانة في ١٠٠ (١٠٠ = ١٠٠ × ١). فإذا جمعنا قيمة أو وزن كل خانة من الخانات السابقة نحصل على القيمة التي يمثلها العدد ، أي أن:

$$(١ \times ١٠٠) + (٢ \times ١٠) + (٨ \times ١) = ١٠٠ + ٢٠ + ٨ = ١٢٨$$

وحيث أن هذا النظام يعرف باسم نظام الأساس (١٠) فإنه يمكننا أن نضع مراتب الخانات من اليمين إلى اليسار بحيث تمثل قوى العدد أو الأساس ١٠ وتبدأ من ١ = $١٠^{٠}$ كالآتي:

$$\ldots\ldots\ ١٠^{٥}\quad ١٠^{٤}\quad ١٠^{٣}\quad ١٠^{٢}\quad ١٠^{١}\quad ١٠^{٠}$$

وبالتالي فإنه يمكن تمثيل العدد ١٢٨ طبقاً لذلك كما يلي:

	١	٢	٨
	مرتبة المئات	مرتبة العشرات	مرتبة الآحاد
	$١٠^{٢}$	$١٠^{١}$	$١٠^{٠}$
	١×١٠^{٢} +	٢×١٠^{١} +	٨×١٠^{٠}
$(١٢٨)_{١٠}$ =	١٠٠ +	٢٠ +	٨

ويلاحظ أننا وضعنا العدد العشري (١٢٨) داخل قوسين ثم وضعنا الأساس ١٠ على يمين العدد وفي الأسفل (Subscript) وذلك لنميز أن هذا العدد هو عدد في النظام العشري.

وفي حالة الأعداد الكسرية توضع مراتب الخانات لها أس سالب مرتبة من على يمين العلامة العشرية بالوزن $١٠^{□١}$ كالآتي:

$$١٠^{٢} \quad ١٠^{١} \quad ١٠^{٠} \bullet ١٠^{□١} \quad ١٠^{□٢} \quad ١٠^{□٣} \quad \ldots$$

العلامة العشرية

(Decimal Point)

١ -٣ **النظام الثنائي للأعداد** Binary Numbering System

يطلق على النظام الثنائي اسم نظام الأساس اثنين (٢) ويشار إليه بالأساس (٢) لأنه يعتمد على رمزين اثنين فقط هما (١،٠). ومراتب الخانات في النظام الثنائي من اليمين إلى اليسار تمثل قوى العدد (٢) أي أن:

$$\ldots\ldots ٢^{٤} \quad ٢^{٣} \quad ٢^{٢} \quad ٢^{١} \quad ٢^{٠}$$

وبالتالي فإن مراتب الخانات أو أوزانها العددية هي:

$$\ldots\ldots ١٦ \quad ٨ \quad ٤ \quad ٢ \quad ١$$

وعلى ذلك فإن العدد الثنائي (١١٠٠١) يكافئ ما يلي:

$$\begin{array}{ccccc} ٢^{٤} & ٢^{٣} & ٢^{٢} & ٢^{١} & ٢^{٠} \\ ١ & ١ & ٠ & ٠ & ١ \end{array}$$

$$= (١ \times ٢^{٤}) + (١ \times ٢^{٣}) + (٠ \times ٢^{٢}) + (٠ \times ٢^{١}) + (١ \times ٢^{٠})$$

$$= ١٦ + ٨ + ٠ + ٠ + ١ = (٢٥)_{١٠}$$

والتعبير عن العدد الثنائي بهذه الطريقة يسمى بالشكل الموسع، ولتمييز العدد الثنائي عن غيره من الأعداد يوضع العدد الثنائي داخل قوسين ثم يكتب الأساس (٢) على يمين العدد في الأسفل وبالتالي فإن العدد السابق يكتب $(١١٠٠١)_{٢}$.

وهناك بعض المصطلحات المستخدمة مع هذا النظام الثنائي منها:

■ **الخانة الثنائية** (Bit): الخانة الثنائية (Bit) هي اختصار لكلمتي (Binary Digit) والتي تعني الخانة الثنائية أو الرقم الثنائي. ويستخدم هذا المصطلح للتعبير عن عدد الأرقام (الخانات) التي يتكون منها العدد الثنائي، فمثلاً العدد $(١٠٠١)_{٢}$ يتكون من (٤-bits) أو أربع خانات ثنائية وكذلك العدد $(١١٠١١٠١)_{٢}$ يتكون من (٧-bits) أو سبع خانات ثنائية وهكذا.

■ **عـدد التشـكيلات الثنائيـة** (Number of Binary Combinations): عـدد التشـكيلات الثنائيـة تعـني عدد الاحتمالات الـتي يمكـن الحصـول عليهـا مـن عـدد معـين مـن الخانـات (bits). وهنـاك صيغة رياضية يمكن عن طريقها حساب هذا العدد من التشكيلات وهـي :

$$N = 2^n$$

حيث: N = عدد التشكيلات الثنائية المحتملة

n = عدد الخانات (bits)

وبالتالي فإذا كان عدد الخانات يساوي (٢) فإن عدد التشكيلات الثنائية هو :

$$N = ٢^٢ = ٤$$

وإذا كان عدد الخانات يساوي (٣) فإن عدد التشكيلات الثنائية هو :

$$N = ٢^٣ = ٨$$

وإذا كان عدد الخانات يساوي (٤) فإن عدد التشكيلات الثنائية هو :

$$N = ٢^٤ = ١٦$$

وهكذا لأي عدد من الخانات يمكن حساب عدد التشكيلات الثنائية المحتملة.

■ **أهميـة رتبـة الخانـة الثنائيـة** (Bit): في أي تشـكيلة مـن التشـكيلات الثنائيـة المحتملـة لأي عـدد مـن الخانات نجد أن الخانة الأولى في اليمين تحت مرتبة $٢^٠$ أي تساوي (١) أو يقال وزنها يساوي (١) وأن الخانة الثانية والتي على يسار الأولى تحت مرتبة $٢^١$ أي وزنها يساوي (٢) والثالثة تحت مرتبـة $٢^٢$ أي وزنهـا يسـاوي (٤) وهكذا. وبذلك نجد أن الخانة الثنائية الأولى التي في أقصى اليمين أقل وزناً وأن الخانة الأخيرة وهـي آخر خانة على اليسار هي الأكبر وزناً ، ولذلك يطلق على الخانة الثنائية الأولى، الخانة الأقل وزناً أو الأقل قيمـة (Least Significant Bit) وتكتب اختصـاراً (LSB) ويطلـق علـى الخانـة الثنائيـة الأخيرة في أقصـى اليسار الخانة الأكبر وزناً أو الأعلى قمية (Most Significant Bit) وتكتب اختصاراً (MSB).

■ **وحدة تخزين البيانـات** (Byte): تعتبر الخانـة الثنائيـة (Bit) هـي الوحـدة الأساسـية لتخـزين المعلومـات في الذاكرة الرئيسية لجهاز الحاسوب، لكـن الخانـة الثنائيـة الواحـدة لا تعطـي تشـكيلات غير الصفر (٠) والواحد (١) لذلك لا يمكن استخدامها في تمثيل (أو تخزين) أي من الأرقام العشـرية الأساسـية أو حـروف الهجاء أو الرموز الخاصة. وللقيام بهذه العملية تم اسـتخدام عـدة خانـات ثنائيـة متجـاورة لتكـون كوحـدة تخزين لها القدرة على إعطاء تشكيلات كثيرة تكون قادرة على تمثيل أو تخزين أي رقم عشري أسـاسـي أو أي حرف هجاء أو أي رمز خاص.

وتتكون وحدة تخـزين البيانـات (Byte) مـن ثمـاني خانـات ثنائيـة متجـاورة وبالتـالي يمكـن تعريـف وحدة تخـزين البيانـات علـى أنهـا موقـع في الـذاكـرة الرئيسـية للحاسـوب تحتـوي علـى ثمـاني خانـات ثنائيـة متجاورة. وبصيغة المعادلة الرياضية يمكن القول بأن :

١ byte = ٨ bits

١ -٤ التحويل من النظام العشري إلى النظام الثنائي Decimal-to-Binary Conversion

هناك طريقتان للتحويل من النظام العشري إلى الثنائي، الطريقة الأولى وهي طريقة جمع الأوزان (Sum of Weights Method) والطريقة الثانية يطلق عليها طريقة تكرار القسمة على (٢) (Repeated Division–by–٢ Method) وسوف نتناول بالتفصيل الطريقة الثانية حيث أنها الأسهل والأكثر شيوعاً في الإستخدام.

١ -٤ -١ تحويل الأعداد العشرية الصحيحة إلى النظام الثنائي

لتحويل العدد العشري $(١٤)_{١٠}$ إلى الثنائي، نبدأ بقسمة العدد ١٤ على ٢ ، ثم نقسم خارج القسمة الذي نحصل عليه على ٢ وهكذا حتى نحصل على خارج قسمة يساوي صفر (٠). في كل خطوة من خطوات القسمة نحصل على باقي من خارج القسمة وهو الذي يشكل العدد الثنائي. الباقي الأول الذي نحصل عليه يمثل (LSB) في العدد الثنائي والباقي الأخير يمثل (MSB)، وهذه الخطوات يمكن توضيحها كالآتي:

	الباقي
١٤ ÷ ٢ = ٧	٠
٧ ÷ ٢ = ٣	١
٣ ÷ ٢ = ١	١
١ ÷ ٢ = ٠	١

(MSB) ١ ١ ١ ٠ (LSB)

وعلى ذلك يكون:

$$(١٤)_{١٠} = (١١١٠)_{٢}$$

مثال (١ -١): حول العدد العشري $(٢٥)_{١٠}$ إلى مكافئه الثنائي.

الحل:

	الباقي	
٢٥ ÷ ٢ = ١٢	١	(LSB)
١٢ ÷ ٢ = ٦	٠	
٦ ÷ ٢ = ٣	٠	
٣ ÷ ٢ = ١	١	
١ ÷ ٢ = ٠	١	(MSB)

وبالتالي يكون الناتج كما يلي :

$(١٤)_{١٠} = (١١١٠)_{٢}$

مثال (١ -٢): حول العدد العشري $(٨٧)_{١٠}$ إلى مكافئه الثنائي.

الحل:

	الباقي	
٨٧ ÷ ٢ = ٤٣	١	(LSB)
٤٣ ÷ ٢ = ٢١	١	
٢١ ÷ ٢ = ١٠	١	
١٠ ÷ ٢ = ٥	٠	
٥ ÷ ٢ = ٢	١	
٢ ÷ ٢ = ١	٠	
١ ÷ ٢ = ٠	١	(MSB)

ويكون الناتج:

$(٨٧)_{١٠} = (١٠١٠١١١)_{٢}$

١ -٤ -٢ تحويل الأعداد الكسرية إلى النظام الثنائي

كما رأينا سابقاً أنه يمكننا تحويل الأعداد العشرية الصحيحة إلى النظام الثنائي عن طريق تكرار القسمة على (٢). والأعداد الكسرية (Decimal Fractions) نستطيع تحويلها إلى النظام الثنائي عن طريق الضرب المتكرر في (٢).

ولتحويل العدد الكسري (٠,٣١٢٥) إلى النظام الثنائي نبدأ بضرب العدد الكسري ٠,٣١٢٥ في (٢)، ثم نبدأ بضرب العدد الكسري الناتج مرة أخرى في (٢) حتى يصبح العددالكسري الناتج يساوي صفر (٠) أو حتى نصل إلى العدد المطلوب من الخانات العشرية. الأرقام الحاملة (Carried Digits) الناتجة من حاصل الضرب المتكرر والموجودة على يمين الفاصلة العشرية تكون لنا العدد الكسري الثنائي. الرقم الحامل الأول يمثل (MSB) والرقم الحامل الأخير يمثل (LSB) . وهذه العملية يمكن تمثيلها كما يلي:

	الحامل
٠,٣١٢٥ × ٢ = ٠,٦٢٥	٠

$٠,٦٢٥ \times ٢ = ١,٢٥$ ١

$٠,٢٥ \times ٢ = ٠,٥$ ٠

$٠,٥ \times ٢ = ١,٠٠$ ١

(LSB) ١ ٠ ١ ٠ (MSB)

مثال (١ -٣): حول العدد العشري $(٣٩,٢٥)_{١٠}$ إلى نظيره الثنائي.

الحل: نبدأ أولاً بتحويل العدد العشري الصحيح وذلك بتكرار القسمة علي (٢) كما يلي:

	الباقي	
$٣٩ \div ٢ = ١٩$	١	(LSB)
$١٩ \div ٢ = ٩$	١	
$٩ \div ٢ = ٤$	١	
$٤ \div ٢ = ٢$	٠	
$٢ \div ٢ = ١$	٠	
$١ \div ٢ = ٠$	١	(MSB)

ويكون الناتج :

$(٣٩)_{١٠} = (١٠٠١١١)$

ثم نبدأ بتحويل العدد الكسري وذلك بتكرار الضرب في (٢) كما يلي:

	الحامل
$٠,٢٥ \times ٢ = ٠,٥$	٠
$٠,٥ \times ٢ = ١,٠٠$	١

وبذلك نحصل على:

$(٠,٢٥)_{١٠} = (٠,٠١)_{٢}$

ويكون الناتج النهائي للعدد المطلوب هو :

$(٣٩,٢٥)_{١٠} = (١٠٠١١١,٠١)_{٢}$

١ -٥ التحويل من النظام الثنائي إلى النظام العشري Binary-to-Decimal Conversion

العدد الثنائي كما علمنا من قبل له مراتب في الخانات من اليمين إلى اليسار تمثل قوى العدد (٢) وبالتالي فإن مراتب الخانات أو أوزانها العددية هي ١, ٢, ٤, ٨, ١٦ وهكذا. قيمة العدد الثنائي معبراً

عنها بالعدد العشري المكافئ يمكن حسابها عن طريق ضرب كل خانة (Bit) تساوي الواحد (١) في مرتبة الخانة المقابلة لها وبجمع حاصل الضرب لكل خانة نحصل على العدد المكافئ المطلوب. ويمكن توضيح عملية التحويل بالمثال التوضيحي التالي:

مثال (١ -٤): حول العدد الثنائي ١١٠١٠٠١ إلى نظيره العشري.

الحل: نحدد مرتبة كل خانة تساوي (١) ثم نقوم بضربها في الوزن المقابل لها ونجمع حواصل الضرب كما يلي:

الوزن : $٢^{٠}$ $٢^{١}$ $٢^{٢}$ $٢^{٣}$ $٢^{٤}$ $٢^{٥}$ $٢^{٦}$

العدد الثنائي : ١ ٠ ٠ ١ ٠ ١ ١

$$= ١ \times ٢^{٦} + ١ \times ٢^{٥} + ٠ \times ٢^{٤} + ١ \times ٢^{٣} + ٠ \times ٢^{٢} + ٠ \times ٢^{١} + ١ \times ٢^{٠}$$

$$= ٦٤ + ٣٢ + ٨ + ١ = (١٠٥)_{١٠}$$

والأعداد الكسرية في الأعداد الثنائية يمكن تحويلها أيضاً وذلك بوضع خانات (Bits) على يمين العلامة الثنائية (Binary Point) تماماً كما في الأعداد الكسرية بالنظام العشري والتي توضع أيضاً على يمين العلامة العشرية (Decimal Point) وبالتالي فإن مراتب الخانات أو أوزانها العددية في النظام الثنائي تصبح كما يلي:

$$......٢^{٤} \quad ٢^{٣} \quad ٢^{٢} \quad ٢^{١} \quad ٢^{٠} \bullet ٢^{-١} \quad ٢^{-٢} \quad ٢^{-٣} \quad ٢^{-٤}.......$$

العلامة الثنائية

مثال (١ -٥): حول العدد الكسري الثنائي $(٠,١٠١١)_{٢}$ إلى مكافئة العشري.

الحل:

$$\bullet\ ٢^{-١} \quad ٢^{-٢} \quad ٢^{-٣} \quad ٢^{-٤}$$

$$٠ \bullet ١ \quad ٠ \quad ١ \quad ١$$

$$\therefore (٠,١٠١١)_{٢} = ١ \times ٢^{-١} + ١ \times ٢^{-٣} + ١ \times ٢^{-٤} = ٠,٥ + ٠,١٢٥ + ٠,٠٦٢٥ = (٠,٦٨٧٥)_{١٠}$$

١ -٦ العمليات الحسابية في النظام الثنائي Binary Arithmetic

العمليات الحسابية في النظام الثنائي ضرورية في كل أجهزة الحاسوب وأنواع أخرى عديدة من النظم الرقمية. وسنكتفي هنا بشرح القواعد الأساسية لعمليتي الجمع والطرح فقط.

١ -٦ -١ الجمع الثنائي Binary Addition

لإجراء عملية الجمع في النظام الثنائي، هناك أربعة قواعد أساسية لجمع الخانات الثنائية (Binary Digits) وهي:

٠ + ٠ = ٠
٠ + ١ = ١
١ + ٠ = ١
١ + ١ = ٠ **carry (الحامل)** ١ ⇐ = ١٠

لا تحتاج القواعد الثلاثة الأولى إلى مزيد من الإيضاح، والقاعدة الرابعة تقول أنه في حالة جمع ١٠ = ١ + ١ وهي تعني رقم (٢) بالعشري، والواحد (١) هو المجموع الواجب ترحيله ألى العمود التالي كما في الجمع العشري العادي. ولتوضيح علمية الجمع الثنائي نأخذ المثالين التاليين:

مثال (١ -٦): إجمع الرقمين الثنائيين ١١٠ ,٠١١.

الحل: نرتب الأعداد الثنائية بحيث تظهر في صورة أعمدة أو خانات واضحة كما يلي:

		٦		١	١	
				١	١	٠
		+ ٣	+	٠	١	١
(عشري)		٩	١	٠	٠	١

مثال (١ -٧): اجمع الرقمين الثنائيين ١٠٠ ,٠١١.

الحل:

	٤	١	٠	٠
	+ ٣	٠	١	١
(عشري)	٧	١	١	١

١ -٦ -٢ الطرح الثنائي Binary Subtraction

هناك طريقتان لإجراء عملية الطرح وهما :

١ - الطريقة المباشرة أو ما يطلق عليه بالطريقة الحسابية.

٢ - الطريقة المتممة.

وسنكتفي هنا بشرح الطريقة المباشرة، وسوف نتناول الطريقة المتممة بالتفصيل فيما بعد. لإجراء الطرح بالطريقة المباشرة (الحسابية) يجب معرفة القواعد الأساسية لهذه العملية مع ملاحظة أن المقدار المطروح منه على اليسار والمقدار المطروح على اليمين:

٠ – ٠ = ٠

١ – ٠ = ١

١ – ١ = ٠

٠ – ١ = ١ ← تكون النتيجة (١) واستلفنا (١)

ويمكن تلخيص عملية الطرح في الطريقة المباشرة كما يلي :

- رتب الأرقام تحت بعضها بحيث تظهر في صورة أعمدة أو خانات واضحة.
- ابدأ من الخانة الأولى علي اليمين متجهاً إلى اليسار متبعاً القواعد التالية في الطرح:
  - عند طرح (٠) من (٠) أو (١) من (١) نضع في الناتج (٠).
  - عند طرح (٠) من (١) نضع الناتج (١).
  - عند طرح (١) من (٠) نضع في الناتج (١) ثم نغير كل (٠) من الخانات التالية (في المطروح منه) إلى (١) حتى نصل إلى أقرب (١) فنغيره إلى (٠).
  - أكمل بعد ذلك علمية الطرح باستخدام القواعد السابقة.

مثال (١ -٨): اطرح المقدار (١٠١) من المقدار (٠١١).

الحل:

			٠	عندما استلفنا (١) أصبحت هذه الخانة (٠)
		١		
المطروح منه	١	٠	~~١~~	استلفنا (١) من العمود الذي يليه فأصبحت الخانة تحتوي على (١٠) وبطرح (١) منها يصبح الناتج (١)
المطروح	١	١	٠ –	
	٠	١	٠	

١ -٧ المتمم الأحادي والثنائي للأعداد الثنائية

One's and Two's Complements of Binary Numbers

إن أهمية المتممين الأحادي والثنائي يكمن في سماحهما لنا بتمثيل الأعداد الثنائية السالبة. والمتمم الثنائي هو الأكثر شيوعاً واستخداماً في أجهزة الحاسوب للتعامل مع الأعداد السالبة. وللحصول على المتمم الأحادي لأي عدد ثنائي فإننا ببساطة نقوم بتغيير كل (١) إلى (٠) ونغير كل (٠) إلى (١) في العدد الثنائي كما يلي:

العدد الثنائي ⟵ ١ ٠ ١ ١ ٠ ٠ ١ ١

المتمم الأحادي ⟵ ٠ ١ ٠ ٠ ١ ١ ٠ ٠

أما المتمم الثنائي للعدد الثنائي فإنه يمكن ايجاده بطريقتين كما يلي:

الطريقة الأولى: نقوم بإيجاد المتمم الأحادي كما سبق. ثم بعد ذلك نقوم بإضافة العدد (١) إلى المتمم الأحادي الذي حصلنا علية وبذلك نحصل على المتمم الثنائي أي أن:

المتمم الثنائي = المتمم الأحادي + ١

ومثال ذلك نفترض أننا نريد الحصول على المتمم الثنائي للعدد الثنائي ١٠١١٠٠١١. حيث يجب أولاً الحصول على المتمم الأحادي ثم نجمع عليه (١) لنحصل على المتمم الثنائي للعدد.

العدد الثنائي ⟵ ١ ٠ ١ ١ ٠ ٠ ١ ١

المتمم الأحادي ⟵ ٠ ١ ٠ ٠ ١ ١ ٠ ٠

نضيف (١) ⟵ ١ +

المتمم الثنائي ٠ ١ ٠ ٠ ١ ١ ١ ٠

الطريقة الثانية: نقوم بالنظر للخانة الثنائية ذات القيمة الدنيا (LSB) من أقصى اليمين للعدد الثنائي فإن كانت تساوي (٠) نقوم بكتابته ونستمر في ذلك وبمجرد أن نقابل أول خانة ثنائية تساوي واحداً عند ذلك نقوم بكتابة الواحد الذي قابلناه ثم بعد ذلك نقوم بقلب الصفر واحد اوالواحد صفراً وهكذا إلى أن ننتهي من كتابة العدد (وفي حال قابلنا أول واحد في الخانة الثنائية ذات القيمة الدنيا فإننا نقوم بكتابته ثم نتبع الطريقة السابقة بقلب الصفر إلى واحد والواحد إلى صفر) ومثال على ذلك، نفترض أننا نريد تحويل العدد الثنائي $_{٢}$(١٠١٠١١٠١) إلى المتمم الثنائي:

العدد الثنائي ⟵ ١ ٠ ١ ٠ ١ ١ ٠ ١

المتمم الثنائي ⟵ ٠ ١ ٠ ١ ٠ ٠ ١ ١

المتمم الأحادي

١ -٨ تمثيل الأعداد ذات الإشارة Representation of Signed Numbers

إن النظم الرقمية التي تستخدم في الحاسوب يجب أن تكون لديها القدرة على التعامل مع الأعداد الموجبة والسالبة على حد سواء ونتيجة لذلك فإن الخانة الثنائية ذات القيمة العليا والموجودة في أقصى يسار العدد الثنائي تمثل إشارة العدد، حيث يوضع في هذه الخانة (٠) للعدد الموجب، ويوضع بها (١) للعدد السالب. فمثلاً في حالة العدد الثنائي المكون من ثماني خانات ثنائية فإن الخانة الثنائية ذات القيمة العليا للعدد والموجودة في أقصى يسار العدد تمثل إشارة العدد (Sign Bit) وبقية الخانات تمثل قيمة العدد (Magnitude).

وهنــاك ثلاثــة طــرق لتمثيــل الأعــداد ذات الإشــارة في النظــام الثــائي وهــي: إشــارة المقــدار (Sign-Magnitude) والمتمم الأحادي (١'s Complement) والمتمم الثنائي (٢'s Complement).

١ -٨ -١ نظام إشارة المقدار (Sign-Magnitude System)

عنـد تمثيـل العـدد الثـائي بنظـام إشـارة المقـدار، فـإن الخانـة الثنائيـة (Bit) ذات القيمـة العليـا والموجودة في أقصى يسار العدد تمثل خانة الإشارة وبقية الخانات تمثل مقدار العدد. حيث أن الخانات التي تمثل مقدار العدد تظل كما هي سواء أكان العدد سالباً أم موجباً أما في خانة الإشارة فإنه يتم وضع صفر إذا كان العدد موجباً أو واحد إذا كان العدد سالباً. فمثلاً لتمثيل العدد العشري (+٢٣) بنظام إشارة المقدار فإننا نكتب العدد كالتالي:

٠ ٠ ٠ ١ ٠ ١ ١ ١

خانة الإشارة
(Sign Bit)

خانات المقدار
(Magnitude Bits)

ولتمثيل العدد العشري (-٢٣) فإننا نكتب ما يلي:

١ ٠ ٠ ١ ٠ ٠ ١ ١ ١

حيث نلاحظ أن الفرق الوحيد بين العددين (+٢٣) ، (–٢٣) هو في خانة الإشارة فقط.

١ -٨ -٢ نظام المتمم الأحادي (١'s Complement System)

الأعداد الموجبة في نظام المتمم الأحادي تمثل بنفس الطريقة التي تمت في تمثيل الأعداد الموجبة بنظام إشارة المقدار. أما الأعداد السالبة فيتم الحصول عليها عن طريق إيجاد المتمم الأحادي للعدد الموجب. وكمثال على ذلك العدد العشري (–٢٣) يمكن تمثيله عن طريق ايجاد المتمم الأحادي للعدد كما يلي :

العدد (+٢٣) ⟵ ٠ ٠ ٠ ١ ٠ ١ ١ ١

العدد (–٢٣) ⟵ ١ ١ ١ ٠ ١ ٠ ٠ ٠

حيث إن الإشارة في كلا العددين تمثلها الخانة الأخيرة ذات القيمة العليا الموجودة في أقصى يسار العددين.

١ -٨ -٣ نظام المتمم الثنائي (٢'s Complement)

كما في نظام المتمم الأحادي فإن الأعداد الموجبة في نظام المتمم الثنائي تمثل بنفس الطريقة كما في نظام إشارة المقدار. أما الأعداد السالبة فنحصل عليها عن طريق إيجاد المتمم الثنائي للعدد الموجب. فمثلاً العدد العشري (-٢٣) يمكن تمثيله عن طريق ايجاد المتمم الثنائي للعدد (+٢٣) كما يلي :

العدد (+٢٣) ⟵ ٠٠٠١٠١١١

العدد (-٢٣) ⟵ ١١١٠١٠٠١

وكما ذكرنا سابقاً فإن نظام المتمم الثنائي هو الأكثر شيوعاً واستخداماً في النظم الحاسوبية.

١ -٩ العمليات الحسابية مع الأعداد ذات الإشارة Arithmetic Operations with Signed Numbers

تعلمنا سابقاً كيف يمكن تمثيل الأعداد ذات الإشارة بثلاثة نظم مختلفة، وهنا سوف نتعلم كيف نجري العمليات الحسابية المختلفة على الأعداد ذات الإشارة وسنكتفي هنا بشرح عملية الطرح فقط، حيث إننا شرحنا عملية الجمع بالتفصيل في الجزء (١ -٦). ولأن نظام المتمم الثنائي كما أسلفنا هو الأكثر استخداماً لتمثيل الأعداد السالبة في أجهزة الحاسوب فسوف نكتفي هنا بشرح عملية الطرح باستخدام نظام المتمم الثنائي فقط. ولفهم عملية طرح الأعداد ذات الإشارة باستخدام المتمم الثنائي فإننا سوف نعطي بعض الأمثلة كما يلي:

مثال (١ -٩): اطرح المقدار ٠٠٠٠١١١٠ من المقدار ١١١١١٠١٠ باستخدام المتمم الثنائي للأعداد.

الحل: في هذه الحالة فإن:

$$١٤ - (-٦) = ١٤ + ٦ = ٢٠$$

يمكن ترتيب العددين تحت بعضهما كما يلي:

(+١٤) المطروح منه	٠٠٠٠١١١٠
(+٦) المتمم الثنائي للمطروح	+ ٠٠٠٠٠١١٠
(+٢٠) الفرق	٠٠٠١٠١٠٠

مثال (١ -١٠): اجري عملية الطرح الآتية باستخدام نظام المتمم الثنائي:

$$(٠٠٠٠١٠٠٠)_٢ - (٠٠٠٠٠١٠٠)_٢$$

الحل: في هذه الحالة فإن:

$$٨ - ٤ = ٨ + (-٤) = ٤$$

وبالتالي نجد أن:

(+٨) المطروح منه	٠٠٠٠١٠٠٠
(٤□) المتمم الثنائي للمطروح	+ ١١١١١١٠٠
(+٤) الفرق	$\cancel{١}$٠٠٠٠٠١٠٠

يهمل الحامل

(Discard carry)

مثال (١ -١١): اجري علمية الطرح الآتية باستخدام المتمم الثنائي.

$$(١١١٠٠١١١)_٢ - (٠٠٠٠١٠٠١)_٢$$

الحل: في هذه الحالة فإن:

$-٢٥-(+٩) = -٢٥-٩ = -٣٤$

وبالتالي فإنه:

(٢٥□) المطروح منه	١ ١ ١ ٠ ٠ ١ ١ ١
(٩□) المتمم الثنائي للمطروح	+ ١ ١ ١ ١ ٠ ١ ١ ١
(٣٤□) الفرق	$\cancel{١}$ ١ ١ ٠ ١ ١ ١ ١ ٠

يهمل الحامل

(Discard carry)

١ -١٠ النظام الثماني للأعداد The Octal Numbering System

يطلق على النظام الثماني اسم نظام الأساس ثمانية (٨) ويشار إليه بالأساس (٨) لأنه يحتوي على ثمانية رموز وهي (٠،١،٢،٣،٤،٥،٦،٧) ونتيجة لأن التعامل مع الأعداد الثنائية الطويلة يجعل الإنسان عرضة للخطأ في التعامل معها من ناحية الكتابة أو النسيان، لذا يتم اللجوء إلى استخدام النظام الثماني في التعامل مع الأعداد الثنائية بصورة غير مباشرة ومن ثم يتم التحويل بين النظامين الثنائي والثماني.

١ -١٠ -١ التحويل من النظام الثماني إلى العشري Octal-to-Decimal Conversion

مراتب الخانات في النظام الثماني مرتبة من أقصى اليمين إلى اليسار وتمثل قوى العدد (٨) أي ($٨^{٠}$ $٨^{١}$ $٨^{٢}$ $٨^{٣}$......) وهكذا، وبالتالي فإن مراتب الخانات أو أوزانها العددية هي (١ ٨ ٦٤ ٥١٢ ......) وهكذا، .ولتمييز العدد الثماني عن غيره من الأعداد يكتب الأساس في أسفل العدد الثماني على اليسار. فعلى سبيل المثال لتحويل العدد الثماني $(٢٢٧٥)_{٨}$ إلى عدد في النظام العشري فإننا نقوم بالتحويل كما يلي :

الأوزان : $٨^{٣}$ $٨^{٢}$ $٨^{١}$ $٨^{٠}$

العدد الثماني : ٢ ٢ ٧ ٥

$$\therefore (٢٢٧٥)_{٨} = (٢ \times ٨^{٣}) + (٢ \times ٨^{٢}) + (٧ \times ٨^{١}) + (٥ \times ٨^{٠})$$
$$= (٢ \times ٥١٢) + (٢ \times ٦٤) + (٧ \times ٨) + (٥ \times ١)$$
$$= ١٠٢٤ + ١٢٨ + ٥٦ + ٥ = (١٢١٣)_{١٠}.$$

١ -١٠ -٢ التحويل من النظام العشري إلى الثماني Decimal–to–Octal Conversion

عند تحويل عدد من النظام العشري إلى عدد في النظام الثماني فإننا نقوم بعملية القسمة المكررة على العدد (٨)، وهي تشبة طريقة تحويل الأعداد من النظام العشري إلى الثنائي حيث اختلف الأساس هنا فاصبح (٨) بدلاً من (٢).

١ -١٠ -٢ -١ تحويل الأعداد العشرية الصحيحة إلى النظام الثماني

لتحويل العدد العشري $(١٥٠)_{١٠}$ إلى عدد في النظام الثماني فإننا نبدأ بقسمة العدد ١٥٠ على (٨) ثم نقسم خارج القسمة الذي حصلنا عليه علي (٨) وهكذا حتى تحصل على خارج قسمة يساوي صفر (٠). في كل خطوة من خطوات القسمة نحصل على باقي من خارج القسمة وهو الذي يشكل العدد الثماني. وكما في التحويل من النظام العشري إلى الثنائي فإن الباقي الأول الذي نحصل علية يمثل

(LSD) {Least Significant Digit} في العدد الثاني والباقي الأخير يمثل {Most Significant Digit} (MSD) وهذه الخطوات موضحة كالآتي:

	الباقي	
١٥٠ ÷ ٨ = ١٨	٦	(LSD)
١٨ ÷ ٨ = ٢	٢	
٢ ÷ ٨ = ٠	٢	(MSD)

وبالتالي يكون الناتج كما يلي :

$(١٥٠)_{١٠} = (٢٢٦)_{٨}$

مثال (١ -١٢): حول العدد العشري $(٦٢٤)_{١٠}$ إلى نظيرة في النظام الثماني.

الحل:

	الباقي	
٦٢٤ ÷ ٨ = ٧٨	٠	(LSD)
٧٨ ÷ ٨ = ٩	٦	
٩ ÷ ٨ = ١	١	
١ ÷ ٨ = ٠	١	(MSD)

وبالتالي يكون الناتج كما يلي :

$(٦٢٤)_{١٠} = (٦١١)_{٨}$

١ -١٠ -٢ -٢ تحويل الأعداد الكسرية إلى النظام الثماني

يتم تحويل الأعداد الكسرية في خطوات مشابهة لطريقة تحويل الأعداد في النظام الثنائي وذلك عن طريق الضرب المتكرر في (٨). ولتحويل العدد الكسري (٠,٢٦٥) إلى عدد في النظام الثماني فإننا نبدأ أولاً بضرب العدد الكسري ٠,٢٦٥ في (٨)، ثم نبدأ بضرب العدد الكسري الناتج مرة أخرى في (٨) حتى يصبح العدد الكسري الناتج يساوي صفر (٠) أو حتى نصل إلى العدد المطلوب من الخانات العشرية. الارقام الحاملة (Carried Digits) الناتجة من حاصل الضرب المتكرر تكون لنا العدد الثماني. الرقم الحامل الأول يمثل (LSD) أما الرقم الأخير فإنه يمثل (MSD) وهذه العملية يمكن تمثيلها كالآتي:

	الحامل	
٠,٢٦٥ × ٨ = ٢,١٢	٢	(MSD)
٠,١٢ × ٨ = ٠,٩٦	٠	
٠,٩٦ × ٨ = ٧,٦٨	٧	
٠,٦٨ × ٨ = ٥,٤٤	٥	
٠,٤٤ × ٨ = ٣,٥٢	٣	
٠,٥٢ × ٨ = ٤,١٦	٤	(LSD)

إذا فرضنا ان العدد المطلوب من الخانات العشرية هو ستة (٦) خانات فتكون نتيجة التحويل النهائية هي:

$(٠,٦٢٥)_{١٠} = (٠,٢٠٧٥٣٤)_{٨}$

مثال (١ -١٣): حول العدد العشري $(٤٤,٥٦٢٥)_{١٠}$ إلى مكافئه في النظام الثنائي.

الحل: نبدأ بتحويل العدد العشري الصحيح وذلك بتكرار القسمة على (٨).

	الباقي	
$٤٤ \div ٨ = ٥$	٤	(LSD)
$٥ \div ٨ = ٠$	٥	(MSD)

وبالتالي يكون الناتج كما يلي:

$$(٤٤)_{١٠} = (٥٤)_{٨}$$

ثم نبدأ بتحويل العدد الكسري وذلك بتكرار الضرب في ثمانية (٨) كما يلي :

	الحامل
$٠,٥٦٢٥ \times ٨ = ٤,٥$	٤
$٠,٥ \times ٨ = ٤,٠٠$	٤

وبذلك نحصل على :

$$(٠,٥٦٢٥)_{١٠} = (٠,٤٤)_{٨}$$

ويكون الناتج النهائي للعدد المطلوب هو :

$$(٤٤,٥٦٢٥)_{١٠} = (٥٤,٤٤)_{٨}$$

١ -١٠ -٣ التحويل من النظام الثماني إلى النظام العشري Octal-to-Decimal Conversion

العدد الثماني كما علمنا من قبل له مراتب في الخانات من اليمين إلى اليسار وتمثل قوى العدد (٨) وبالتالي فإن مراتب الخانات أو أوزانها العددية هي ١, ٨, ٦٤, ٥١٢, ٤٠٩٦ وهكذا. وقيمة العدد الثماني معبراً عنها بالعدد العشري المكافئ يمكن حسابها عن طريق ضرب كل خانة (Digit) في مرتبة الخانة المقابلة لها وبجمع حاصل ضرب كل خانة نحصل على العدد المكافئ المطلوب. ويمكن توضيح هذه العملية بالمثال التالي.

مثال (١ -١٤): حول العدد الثماني $(٣٢٤)_٨$ إلى عدد في النظام العشري.

الحل:

الأوزان : $٨^٢$ $٨^١$ $٨^٠$

العدد الثماني : ٣ ٢ ٤

$$\therefore (٣٢٤)_٨ = (٣ \times ٨^٢) + (٢ \times ٨^١) + (٤ \times ٨^٠)$$
$$= (٣ \times ٦٤) + (٢ \times ٨) + (٤ \times ١)$$
$$= ١٩٢ + ١٦ + ٤ = (٢١٢)_{١٠}$$

والأعداد الكسرية في الأعداد الثمانية يمكن تحويلها أيضاً مثل الأعداد الثنائية تماماً مع تغيير الأساس وذلك بوضع خانات على يمين العلامة الثمانية (Octal Point) وبالتالي فإن مراتب الخانات أو أوزانها العددية في النظام الثماني تصبح كالآتي:

$$......٨^٤ \quad ٨^٣ \quad ٨^٢ \quad ٨^١ \quad ٨^٠ \bullet ٨^{-١} \quad ٨^{-٢} \quad ٨^{-٣} \quad ٨^{-٤}.......$$

العلامة الثمانية

مثال (١ -١٥): حول العدد الثماني $(٥٦٧,١٤)_٨$ إلى نظيره في النظام العشري.

الحل:

الأوزان : $٨^٢$ $٨^١$ $٨^٠$ • $٨^{-١}$ $٨^{-٢}$

العدد الثماني : ٥ ٦ ٧ • ١ ٤

$$\therefore (٥٦٧,١٤)_٨ = (٥ \times ٨^٢) + (٦ \times ٨^١) + (٧ \times ٨^٠) + (١ \times ٨^{-١}) + (٤ \times ٨^{-٢})$$
$$= (٥ \times ٦٤) + (٦ \times ٨) + (٧ \times ١) + (١ \times ٠,١٢٥) + (٤ \times ٠,٠١٥٦٢٥)$$
$$= ٣٢٠ + ٤٨٠ + ٧ + ٠,١٢٥ + ٠,٠٦٢٥ = (٣٧٥,١٨٧٥)_{١٠}$$

١ -١٠ -٤ التحويل من النظام الثماني إلى النظام الثنائي Octal-to-Binary Conversion

حيث إنه يمكن تمثيل كل رقم (Digit) من أرقام العدد الثماني كعدد ثنائي مكون من ثلاث خانات (٣-bits)، وعليه فإنه من السهل علينا التحويل من النظام الثماني إلى الثنائي. كل رقم في النظام الثماني يمثل بثلاث خانات كما هو موضح في جدول (١ -١).

الرقم الثماني	٠	١	٢	٣	٤	٥	٦	٧
العدد الثنائي	٠٠٠	٠٠١	٠١٠	٠١١	١٠٠	١٠١	١١٠	١١١

جدول (١ -١) تمثيل الأرقام الثمانية كأعداد ثنائية.

ولتحويل العدد الثماني إلى نظيره الثنائي ببساطة نستبدل كل رقم ثماني بما يقابله من ثلاث خانات ثنائية كما هو موضح بالمثالين التاليين.

مثال (١ -١٦): حول العدد الثماني $(٣٥٧)_{٨}$ إلى نظيرة في النظام الثنائي.

الحل:

$$(٣٥٧)_{٨} = \begin{array}{ccc} ٣ & ٥ & ٧ \\ \downarrow & \downarrow & \downarrow \\ ٠١١ & ١٠١ & ١١١ \end{array}$$

$$= (٠١١١٠١١١١)_{٢}$$

مثال (١ -١٧): حول العدد الثماني $(١٢٧٦,٥٤٣)_{٨}$ إلى مكافئة الثنائي.

الحل:

$$(١٢٧٦,٥٤٣)_{٨} = \begin{array}{cccccccc} ١ & ٢ & ٧ & ٦ & \bullet & ٥ & ٤ & ٣ \\ \downarrow & \downarrow & \downarrow & \downarrow & & \downarrow & \downarrow & \downarrow \\ ٠٠١ & ٠١٠ & ١١١ & ١١٠ & \bullet & ١٠١ & ١٠٠ & ٠١١ \end{array}$$

$$= (١٠١٠١١١١١٠,١٠١١٠٠٠١١)_{٢}$$

لاحظ أننا أهملنا الصفرين الأخيريين من أقصى اليسار لأنه لا قيمة لهما.

١ -١٠ -٥ التحويل من النظام الثنائي إلى النظام الثماني Binary-to-Octal Conversion

إن التحويل من النظام الثنائي إلى النظام الثماني هو عكس عملية التحويل من النظام الثماني إلى الثنائي. حيث نقوم بتجميع كل ثلاث خانات ثنائية متجاورة بعد العلامة الثنائية –إن وجدت - وكتابة ما يقابلها بالنظام الثماني مع ملاحظة أنه عند تجميع الخانات الثنائية في أقصي يسار العدد أو أقصى يمين العدد بعد العلامة الثنائية حيث إنه إذا كان مجموع الخانات واحد أو اثنين فإنه يمكننا إكمال العدد إلى ثلاث خانات وذلك بإضافة صفرين أو صفر للعدد وحتى يكون لدينا وحدات متكاملة من الخانات الثنائية ذات الثلاث خانات.

مثال (١ -١٨): حول العدد الثنائي $(١٠١١٠٠١٠١١١٠٠,٠٠١٠١)_{٢}$ إلى نظيرة في النظام الثماني.

الحل:

٠٠١	٠١١	٠٠١	٠١١	١٠٠	•	٠٠١	٠١٠
↓	↓	↓	↓	↓		↓	↓
١	٣	١	٣	٤	•	١	٢

لاحظ أنه تم زيادة صفر واحد على يمين الكسر الثنائي وصفران على يسار العدد الصحيح وبذلك يكون لدينا ما يلي:

$$(١٠١١٠٠١٠١١١٠٠,٠٠١٠١)_{٢} = (١٣١٣٤,١٢)_{٨}$$

١ -١٠ -٦ العمليات الحسابية في النظام الثماني Arithmetic Operations in Octal System

سنقتصر هنا على دراسة عملية الجمع وعملية الطرح بالطريقة المباشرة.

١ -١٠ -٦ -١ الجمع الثماني Octal Addition

إذا جمعنا عدداً من الأرقام العشرية الأساسية – أي التي بين (٠،٩) وكان حاصل الجمع لا يزيد عن (٩) فإنه يعبر به تماماً ، أما إذا زاد حاصل الجمع عن (٩) بواحد فقط فإنه يعبر عنه بالرقم (١٠) الذي هو بداية التكرار للرموز العشرية الأساسية. وكذلك الحال بالنسبة للنظام الثنائي فإنه لو زاد حاصل الجمع عن الرموز الأساسية والتي هي (٠،١) بواحد فقط عبر عنه بالرقم الثنائي (١٠) الذي هو بداية التكرار للرموز الأساسية للنظام الثنائي أيضاً كما تم شرحه سابقاً. وعلى هذا فإنه يمكن تطبيق قواعد الجمع في النظام العشري على الأعداد في النظام الثماني ما دام حاصل الجمع لا يزيد على الرقم (٧) الذي هو أخر رمز في النظام الثماني – أما اذا زاد حاصل الجمع عن (٧) بواحد فقط عبر عنه بالرقم (١٠) الثماني ، الذي هو بداية التكرار الأول للأرقام الثمانية ويأتي بعده (١١, ١٢, ١٣, ١٤, ١٥, ١٦, ١٧) ثم يبدأ التكرار الثاني (٢٠،٢١, ٢٢, ... , ٢٧) ثم التكرار الثالث (٣٠, ٣١, ... , ٣٧) وهكذا. والجدول (١ -٢) يبين عملية الجمع في النظام الثماني مع ملاحظة أن الجمع يتم بين رقم واحد رأسي مع رقم واحد أفقي وأن حاصل الجمع في نقطة التقاء الخط الرأسي والذي نتصور أنه نازل من الرقم الرأسي مع الخط الأفقي والذي نتصور أنه خارج من الرقم الأفقي. ويمكن تلخيص عملية الجمع في النظام الثماني كالآتي:

- أنه يمكننا إجراء عملية الجمع للأرقام الثمانية كما في النظام العشري تماماً مادام حاصل الجمع لم يزد على رقم (٧).
- إذا زاد حاصل الجمع عن رقم (٧) فإننا نضيف إلى حاصل الجمع العشري (٢) لنحصل على مقابله الثماني، حيث أن الرقم التالي للرقم (٧) في النظام العشري هو (٨) أما الرقم (٧) الثماني فإن الرقم التالي له هو (١٠) الثماني أي أننا لو جمعنا (٢) على حاصل الجمع العشري ينتج حاصل الجمع الثماني المقابل (لاحظ أن هذه الطريقة لا تستخدم في عملية التحويل من النظام العشري إلى النظام الثماني إنما تستخدم فقط في عملية الجمع).

+	٠	١	٢	٣	٤	٥	٦	٧
٠	٠	١	٢	٣	٤	٥	٦	٧
١	١	٢	٣	٤	٥	٦	٧	١٠
٢	٢	٣	٤	٥	٦	٧	١٠	١١
٣	٣	٤	٥	٦	٧	١٠	١١	١٢
٤	٤	٥	٦	٧	١٠	١١	١٢	١٣
٥	٥	٦	٧	١٠	١١	١٢	١٣	١٤
٦	٦	٧	١٠	١١	١٢	١٣	١٤	١٥
٧	٧	١٠	١١	١٢	١٣	١٤	١٥	١٦

جدول (١ -٢) عملية الجمع في النظام الثماني.

مثال (١ -١٩): اجمع العددين الثمانيين $(٣٨)_٨$ ، $(٤٢)_٨$.

الحل: نرتب أولاً العددين رأسياً ثم نقوم بعلمية الجمع:

$$\begin{array}{r} ٣٤ \\ +\ ٤٢ \\ \hline ٧٦ \end{array}$$

$$\therefore (٣٤)_٨ + (٤٢)_٨ = (٧٦)_٨$$

نلاحظ هنا أن مجموع أي من الرقمين الرأسيين (٤،٢) أو (٣،٤) لم يزد عن رقم (٧) وبالتالي يكتب حاصل الجمع كما هو.

مثال (١ -٢٠): اجمع العددين الثمانيين $(٥٦)_٨$، $(٦٣)_٨$.

الحل:

$$\begin{array}{rrr} & ٥ & ٦ \\ + & ٦ & ٣ \\ \hline ١ & ٤ & ١ \end{array}$$

نلاحظ في هذا المثال أنه عند زيادة حاصل الجمع عن رقم (٧) أضفنا (٢) إلى الناتج ثم رحلنا الحامل (Carry) إلى الخانة التالية.

١ -١٠ -٦ -٢ الطرح في النظام الثماني Subtraction in Octal System

يمكن تلخيص عملية الطرح في النظام الثماني كالتالي:

- إذا كان المطروح منه أكبر من المطروح أو يساويه فيتم كطرح الأرقام العشرية تماماً.
- أما إذا كان المطروح منه أصغر من المطروح فيتم إستلاف (١) من الخانة التالية – هذا الواحد يعبر عنه بثمانية (٨) تضاف إلى الخانة التي يراد الطرح منها في العدد المطروح منه ثم يتم الطرح كالمعتاد في النظام العشري.

مثال (١ -٢١): إجر عملية الطرح الآتية: $(٦٥٧)_٨ - (٣٤٦)_٨$

الحل: نضع الرقمين بصورة رأسية كما يلي :

$$\begin{array}{rrrrl} & ٦ & ٥ & ٧ & \text{المطروح منه} \\ - & ٣ & ٤ & ٦ & \text{المطروح} \\ \hline & ٣ & ١ & ١ & \end{array}$$

$\therefore (٦٥٧)_٨ - (٣٤٦)_٨ = (٣١١)_٨$

نلاحظ هنا أن كل رقم من المطروح منه أكبر من المطروح ولذلك تمت عملية الطرح كما في الأرقام العشرية تماماً.

مثال (١ -٢٢): إجر عملية الطرح الآتية: $(٧٣٢)_٨ - (٦٣٤)_٨$

الحل:

$$\begin{array}{rrrrl} & ٦ & ٢ & ١ & \\ & \cancel{٧} & \cancel{٣} & ٢ & \text{المطروح منه} \\ - & ٦ & ٣ & ٤ & \text{المطروح} \\ \hline & ٠ & ٧ & ٦ & \end{array}$$

$\therefore (٧٣٢)_٨ - (٦٣٤)_٨ = (٧٦)_٨$

نلاحظ هنا في العمود الأول عند طرح (٤) من (٢) فإن المطروح أكبر من المطروح منه ولذلك استلفنا (١) من الخانة التالية وهذا الواحد بثمانية تجمع على المطروح منه، ثم تمت عملية الطرح كما في النظام العشري وتكررت هذه العملية أيضاً عند طرح (٣) من (٢) في العمود الثاني.

١ -١١ النظام السداسي عشري للأعداد Hexadecimal Numbering System

يطلق على النظام السداسي عشري اسم نظام الأساس ستة عشر (١٦) ويشار إليه بالأساس (١٦) لأنه يتعمد على ستة عشر رمزاً وهي (٠،١،٢،٣،٤،٥،٦،٧،٨،٩،A,B,C,D,E,F) مع ملاحظة أن الحروف (A,B,C,D,E,F) تكافئ الأرقام العشرية (١٠, ١١, ١٢, ١٣, ١٤, ١٥) على الترتيب.

١ -١١ -١ التحويل من السداسي عشري إلى العشري Hexadecimal–to–Decimal Conversion

مراتب الخانات في النظام السداسي عشري من اليمين إلى اليسار تمثل قوى العدد ١٦ أي ($١٦^٠$ $١٦^١$ $١٦^٢$ $١٦^٣$ ......) وهكذا وبالتالي فإن مراتب الخانات أو أوزانها هي (١ ١٦ ٢٥٦ ٤٠٩٦ ...) وهكذا وعلى ذلك فإنه يمكن التعبير عن العدد $(٥٢٢,٣٩)_{١٦}$ كالآتي:

الأوزان :	$١٦^٢$	$١٦^١$	$١٦^٠$	•	$١٦^{-١}$	$١٦^{-٢}$
العدد السادس عشري :	٥	٢	٢	•	٣	٩

$$
\begin{aligned}
\therefore (٥٢٢,٣٩)_{١٦} &= (٥ \times ١٦^٢) + (٢ \times ١٦^١) + (٢ \times ١٦^٠) + (٣ \times ١٦^{-١}) + (٩ \times ١٦^{-٢}) \\
&= (٥ \times ٢٥٦) + (٢ \times ١٦) + (٢ \times ١) + (٣ \times ٠,٠٦٢٥) + (٩ \times ٠,٠٠٣٩٠٦٢) \\
&= ١٢٨٠ + ٣٢ + ٢ + ٠,١٨٧٥ + ٠,٠٣٥١٥٥٨ = (١٣١٤,٢٢٢٦٥٥)_{١٠}
\end{aligned}
$$

والتعبير بهذه الطريقة عن العدد السداسي عشري تسمى بالشكل الموسع. ولتمييز العدد السداسي عشري عن غيره يوضع الأساس (١٦) على يمين العدد في الأسفل كما هو موضح سابقاً.

١ -١١ -٢ التحويل من العشري إلى السداسي عشري Decimal-to-Hexadecimal Conversion

طريقة تحويل الأعداد من النظام العشري إلى السداسي عشري تتم بتكرار القسمة على (١٦) والتي تماثل تماماً الطريقة التي استخدمت في التحويل من النظام العشري إلى النظام الثماني والثنائي حيث اختلف في الأساس هنا فاصبح (١٦) بدلاً من (٨) أو (٢).

١ -١١ -٢ -١ تحويل الأعداد العشرية الصحيحة إلى النظام السداسي عشري

لتحويل العدد العشري $(٩٧)_{١٠}$ إلى مكافئه السداسي عشري فإننا نبدأ بقسمة العدد ٩٧ على (١٦) ثم نقسم خارج القسمة الذي حصلنا عليه على (١٦) وهكذا حتى نحصل على خارج قسمة يساوي صفر (٠). في كل خطوة من خطوات القسمة نحصل على باقي من خارج القسمة وهو الذي يشكل العدد السداسي عشري. وكما في التحويل العشري إلى الثماني، فإن الباقي الأول الذي نحصل عليه يمثل (LSD) والباقي الأخير يمثل (MSD) وهذه الخطوات موضحة كالآتي:

	الباقي	
$٩٧ \div ١٦ = ٦$	١	(LSD)
$٦ \div ١٦ = ٠$	٦	(MSD)

وبالتالي يكون الناتج كما يلي:

$(٩٧)_{١٠} = (٦١)_{١٦}$

مثال (١ -٢٣): حول العدد العشري $(٣١٤)_{١٠}$ إلى مكافئه في النظام السداسي عشري.

الحل:

	الباقي	
٣١٤ ÷ ١٦ = ١٩	A	(LSD)
١٩ ÷ ١٦ = ١	٣	
١ ÷ ١٦ = ٠	١	(MSD)

وبالتالي يكون الناتج كما يلي:

$(٣١٤)_{١٠} = (١٣A)_{١٦}$

١ -١١ -٢ -٢ تحويل الأعداد الكسرية في النظام السداسي عشري

يتم تحويل الأعداد الكسرية في خطوات مشابهة لطريقة تحويل الكسور في النظام الثماني والثنائي وذلك عن طريق الضرب المتكرر في (١٦). فمثلاً لتحويل العدد الكسري $(٠,٧٨١٢٥)_{١٠}$ إلى نظيره في النظام السداسي عشري فإننا نبدأ بضرب العدد الكسري في (١٦) ثم نضرب العدد الكسري الناتج مرة أخرى في (١٦) وهكذا حتى يصبح العدد الكسري الناتج يساوي الصفر (٠) أو حتى نصل إلى العدد المطلوب من الخانات العشرية. والأرقام الحاملة الناتجة من حاصل الضرب المتكرر تكون لنا العدد السداسي عشري. والرقم الحامل الأول فإنه يمثل (LSD) والرقم الحامل الأخير فيمثل (MSD) وتتم عملية التحويل كالآتي:

	الحامل
٠,٧٨١٢٥ × ١٦ = ١٢,٥	C
٠,٥ × ١٦ = ٨,٠٠	٨

وبذلك نحصل على:

$\therefore (٠,٧٨١٢٥)_{١٠} = (٠.C٨)_{١٦}$

مثال (١ -٢٤): حول العدد العشري $_{١٠}$(٣٢٩,٥٢) إلى مكافئه السداسي عشري.

الحل: نبدأ أولاً بتحويل العدد العشري الصحيح وذلك بتكرار القسمة على ١٦:

	الباقي	
٣٢٩ ÷ ١٦ = ٢٠	٩	(LSD)
٢٠ ÷ ١٦ = ١	٤	
١ ÷ ١٦ = ٠	١	(MSD)

وبالتالي يكون الناتج كما يلي:

$$\therefore (٣٢٩)_{١٠} = (١٤٩)_{١٦}$$

وبتكرار الضرب في (١٦) يتم تحويل العدد الكسري:

	الحامل	
٠,٥٢ × ١٦ = ٨,٣٢	٨	(MSD)
٠,٣٢ × ١٦ = ٥,١٢	٥	
٠,١٢ × ١٦ = ١,٩٢	١	
٠,٩٢ × ١٦ = ١٤,٧٢	E	
٠,٧٢ × ١٦ = ١١,٥٢	B	
٠,٥٢ × ١٦ = ٨,٣٢	٨	(LSD)

فاذا فرضنا أن العدد المطلوب من الخانات العشرية هو ست (٦) خانات فتكون نتيجة التحويل هي:

$$(٠,٥٢)_{١٠} = (٠,٨٥١EB٨)_{١٦}$$

ويكون الناتج النهائي للعدد المطلوب هو:

$$(٣٢٩,٥٢)_{١٠} = (١٤٩,٨٥١EB٨)_{١٦}$$

١ -١١ -٣ التحويل من السداسي عشري إلى العشري Hexadecimal-to-Decimal Conversion

العدد السداسي عشري كما علمنا من قبل له مراتب في الخانات من اليمين إلى اليسار تمثل قوى العدد (١٦). وبضرب كل خانة من خانات العدد السداسي عشري في مرتبة الخانة المقابلة لها ثم بجمع حاصل ضرب كل خانة نحصل على العدد المطلوب. ويمكن توضيح عملية التحويل بالمثال التالي:

مثال (١ -٢٥): أوجد مكافئ العدد السداسي عشري $_{١٦}$(F٩B) في النظام العشري.

الحل:

الأوزان :	$١٦^{٢}$	$١٦^{١}$	$١٦^{٠}$
العدد السادس عشري :	F	٩	B

$$\begin{aligned}\therefore (F٩B)_{١٦} &= (F \times ١٦^{٢}) + (٩ \times ١٦^{١}) + (B \times ١٦^{٠})\\ &= (١٥ \times ٢٥٦) + (٩ \times ١٦) + (١١ \times ١)\\ &= ٣٨٤٠ + ١٤٤ + ١١ = (٣٩٩٥)_{١٠}\end{aligned}$$

والأعداد الكسرية في الأعداد السداسي عشرية يمكن تحويلها كما في الأعداد الثنائية والثمانية وتصبح مراتب الخانات في النظام السداسي عشري كالآتي:

$$......١٦^{٣} \quad ١٦^{٢} \quad ١٦^{١} \quad ١٦^{٠} \bullet ١٦^{-١} \quad ١٦^{-٢} \quad ١٦^{-٣}.......$$

العلامة السادسة عشرية

مثال (١ -٢٦): أوجد مكافئ العدد السداسي عشري $(A١٥.C٣)_{١٦}$ بالنظام العشري.

الحل:

الأوزان : $١٦^{٢} \quad ١٦^{١} \quad ١٦^{٠} \bullet ١٦^{-١} \quad ١٦^{-٢}$

العدد السادس عشري : $A \quad ١ \quad ٥ \bullet C \quad ٣$

$$\therefore (A١٥.C٣)_{١٦} = (A \times ١٦^{٢}) + (١ \times ١٦^{١}) + (٥ \times ١٦^{٠}) + (C \times ١٦^{-١}) + (٣ \times ١٦^{-٢})$$
$$= (١٠ \times ٢٥٦) + (١ \times ١٦) + (٥ \times ١) + (١٢ \times ٠,٠٦٢٥) + (٣ \times ٠,٠٠٣٩٠٦٢)$$
$$= ٢٥٦٠ + ١٦ + ٥ + ٠,٧٥ + ٠,٠١١٧١٨٦ = (٢٥٨١,٧٦١٧)_{١٠}.$$

١ -١١ -٤ التحويل من السداس عشري إلى النظام الثنائي Hexadecimal-to-Binary Conversion

عرفنا سابقاً أن النظام السداسي عشري يستخدم الرموز (٠،١،٢,......,٩,A,B,C,D,E,F) وأن الحروف الأبجدية المستخدمة (A,B,C,D,E,F) تكافئ على الترتيب الأعداد العشرية (١٠،١١،١٢،١٣،١٤،١٥). وبالتالي فإنه يمكن تحويل الأعداد من النظام السداسي عشري إلى ما يقابلها في النظام الثنائي، بحيث يمثل كل رمز من رموز النظام السداسي عشري بأربع خانات ثنائية (٤-bits) بدلاً من ثلاث خانات كما في النظام الثماني وكما هو موضح بالجدول (١ -٣):

مثال (١ -٢٧): حول العدد $(٣A٥)_{١٦}$ إلى مكافئه الثنائي.

الحل:

$$(٣A٥)_{١٦} = \begin{array}{ccc} ٣ & A & ٥ \\ \downarrow & \downarrow & \downarrow \\ ٠٠١١ & ١٠١٠ & ٠١٠١ \end{array}$$

$$= (٠٠١١١٠١٠٠١٠١)_{٢}$$

العدد العشري	العدد الثنائي	العدد السداسي عشري
٠	٠٠٠٠	٠
١	٠٠٠١	١
٢	٠٠١٠	٢
٣	٠٠١١	٣
٤	٠١٠٠	٤

٥	٠١٠١	٥
٦	٠١١٠	٦
٧	٠١١١	٧
٨	١٠٠٠	٨
٩	١٠٠١	٩
١٠	١٠١٠	A
١١	١٠١١	B
١٢	١١٠٠	C
١٣	١١٠١	D
١٤	١١١٠	E
١٥	١١١١	F

جدول (١ -٣) تمثيل العدد السداسي عشري كعدد عشري وعدد ثنائي.

مثال (١ -٢٨): أوجد مكافئ العدد $(B٣٥.D١)_{١٦}$ في النظام الثنائي.

الحل:

$(B٣٥.D١)_{١٦} =$ B ٣ ٥ • D ١

↓ ↓ ↓ ↓ ↓

١٠١١ ٠٠١١ ٠١٠١ • ١١٠١ ٠٠٠١

$= (١٠١١٠٠١١٠١٠١,١١٠١٠٠٠١)_{٢}$

١ -١١ -٥ التحويل من الثنائي إلى النظام السداسي عشري Binary-to-Hexadecimal Conversion

إن التحويل من النظام الثنائي إلى النظام السداسي عشري يتم بتكوين مجموعات مكونة من أربع خانات ثنائية وذلك ابتداءً من يمين الفاصلة الثنائية للعدد الصحيح وعلى يسار الفاصلة الثنائية للعدد الكسري ثم كتابة ما يقابل كل مجموعة مكونة من أربع خانات بما يكافئها في النظام السداسي عشري. ويلاحظ أنه في حالة تجميع الخانات الثنائية الموجودة في أقصى اليسار من العدد الصحيح أو أقصى اليمين بالنسبة للعدد الكسري فإنه يمكن زيادة من صفر واحد إلى ثلاثة أصفار حتى يكون مجموع الخانات الثنائية في أقصى اليمين أو اليسار مساوياً لأربع خانات ثنائية.

مثال (١ -٢٩): حول العدد الثنائي $(١١٠١١١١٠١,١٠١٠٠١)_{٢}$ إلى نظيره السداسي عشري.

الحل:

٠٠٠١ ١٠١١ ١١٠١ • ١٠١٠ ٠١٠٠

↓ ↓ ↓ ↓ ↓

١ B D • A ٤

لاحظ أنه تم زيادة صفرين على يمين الكسر وثلاثة أصفار على يسار العدد الصحيح.

$\therefore (١١٠١١١١٠١,١٠١٠٠١)_{٢} = (١BD.A٤)_{١٦}$

مثال (١ -٣٠): حول العدد الثنائي $(١١٠١٠٠١٠٠١١,٠١١٠٠١)_{٢}$ إلى نظيره في النظام السداسي عشري.

الحل:

٠٠٠١ ١٠١٠ ١٠١١ • ٠١١٠ ١٠٠٠

↓ ↓ ↓ ↓ ↓

١ A B • ٦ ٨

$$\therefore (١١٠١٠٠١٠٠١١,٠١١٠٠١)_{٢} = (١AB.٦٨)_{١٦}$$

١ -١١ -٦ التحويل من السداسي عشري إلى النظام الثماني Hexadecimal-to-Octal Conversion

من السهل إجراء التحويل من النظام السداسي عشري إلى النظام الثماني وذلك بتحويل العدد السداسي عشري إلى ما يكافئه في النظام الثنائي ومن ثم تحويل العدد الثنائي الناتج مرة أخري إلى عدد في النظام الثماني وكما هو موضح بالمثال التالي:

مثال (١ -٣١): حول العدد $(AB٣E.٨٧D)_{١٦}$ إلى عدد في النظام الثماني.

الحل: نبدأ أولاً بتحويل العدد السداسي عشري إلى مكافئه الثنائي:

$$(AB٣E.٨٧D)_{١٦} = (١٠١٠١٠١١٠٠١١١١١٠,١٠٠٠٠١١١١١٠١)_{٢}$$

ثم نقوم تحويل العدد الثنائي الناتج إلي عدد في النظام الثماني عن طريق تقسيمه إلى مجموعات كل منها عبارة عن ثلاث خانات ثنائية كما سبق شرحه كالآتي:

٠٠١ ٠١٠ ١٠١ ٠٠١ ١١١ ١١٠ • ١٠٠ ٠٠١ ١١١ ١٠١

↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓

١ ٢ ٥ ٤ ٧ ٦ • ٤ ١ ٧ ٥

لاحظ أنه تم إضافة صفرين على يسار العدد الصحيح لتكوين مجموعات كاملة من ثلاثة خانات.

$$\therefore (AB٣E.٨٧D)_{١٦} = (١٢٥٤٧٦,٤١٧٥)_{٨}$$

١ -١١ -٧ التحويل من الثماني إلى النظام السداسي عشري Octal-to-Hexadecimal Conversion

تتم عملية التحويل وذلك بتحويل العدد الثماني إلى مكافئه الثنائي حيث أن كل رمز ثماني يتم تمثيله بثلاث خانات ثنائية، وبعد ذلك يتم تكوين مجموعات كل منها مكون من أربع خانات ثنائية سواء بالنسبة للعدد الصحيح أو العدد الكسري الثنائي، ومن ثم كتابة ما يقابل كل مجموعة بمكافئها السداسي عشري وكما هو موضح في المثال التالي:

مثال (١ -٣٢): حول العدد الثماني $(٢٥,٣٤٢)_{٨}$ إلى نظيره في النظام السداسي عشري.

الحل: نحول أولاً العدد الثماني إلى ثنائي كما يلي :

$$\therefore (٢٥,٣٤٢)_{٨} = (٠١٠١٠١,٠١١١٠٠٠١٠)_{٢}$$

ثم نحول العدد الثنائي إلى عدد في النظام السداسي عشري كما يلي:

٠٠٠١ ٠١٠١ • ٠١١١ ٠٠٠١

↓ ↓ ↓ ↓

١ ٢ • ٧ ١

لاحظ أنه تم حذف الصفر الموجود على يمين الكسر الثنائي وإضافة صفرين على يسار العدد الصحيح.

$$\therefore (٢٥,٣٤٢)_{٨} = (١٢,٧١)_{١٦}$$

١ -١١ -٨ العمليات الحسابية في النظام السداسي عشري
Arithmetic Operations in Hexadecimal System

سنقتصر هنا على دراسة عمليتي الجمع والطرح بالطريقة المباشرة.

١ -١١ -٨ -١ الجمع في النظام السداسي عشري Hexadecimal Addition

حيث إن الرموز في النظام السداسي عشري تقع بين (٠,F) فإن العدد التكراري الأول بعد (F) هو (١٠)، وكما سبق وبينا أن هذا العدد (١٠) هو العدد التكراري لأنظمة الأعداد العشرية والثنائية والثمانية أو بمعنى أشمل أن هذا العدد هو العدد التكراري الأول لأي نظام عددي. وبالتالي فإن قواعد الجمع للنظام السداسي عشري تخضع لنفس قواعد الجمع للنظام العشري مع ملاحظة أن حاصل الجمع الزائد عن $(٩)_{١٦}$ بواحد صحيح يعبر عنه بحرف $(A)_{١٦}$ والزائد عن $(٩)_{١٦}$ باثنين يعبر عنه بحرف $(B)_{١٦}$ وهكذا حتى $(F)_{١٦}$.

أما لو جمعنا واحداً صحيحاً على $(F)_{١٦}$ فإن الناتج يكون $(١٠)_{١٦}$ حيث الصفر هو المجموع ويرحل الواحد إلى الخانة التالية ولوجمعنا اثنين على $(F)_{١٦}$ فإن الناتج يكون $(١١)_{١٦}$ أي أن المجموع هو الواحد ويرحل الواحد إلى الخانة التالية وهكذا.

والجدول (١ -٤) يوضح نتائج عملية الجمع بين كل رموز النظام السداسي عشري، مع ملاحظة أن الصف الأول الأفقي والعمود الأول الرأسي يوضحان رموز هذا النظام الذي يجري فيه الجمع أما بقية الخانات فتوضح نتيجة الجمع للرمز الأفقي مع الرمز الرأسي.

F	E	D	C	B	A	٩	٨	٧	٦	٥	٤	٣	٢	١	٠	+
F	E	D	C	B	A	٩	٨	٧	٦	٥	٤	٣	٢	١	٠	٠
١٠	F	E	D	C	B	A	٩	٨	٧	٦	٥	٤	٣	٢	١	١
١١	١٠	F	E	D	C	B	A	٩	٨	٧	٦	٥	٤	٣	٢	٢
١٢	١١	١٠	F	E	D	C	B	A	٩	٨	٧	٦	٥	٤	٣	٣
١٣	١٢	١١	١٠	F	E	D	C	B	A	٩	٨	٧	٦	٥	٤	٤
١٤	١٣	١٢	١١	١٠	F	E	D	C	B	A	٩	٨	٧	٦	٥	٥
١٥	١٤	١٣	١٢	١١	١٠	F	E	D	C	B	A	٩	٨	٧	٦	٦
١٦	١٥	١٤	١٣	١٢	١١	١٠	F	E	D	C	B	A	٩	٨	٧	٧
١٧	١٦	١٥	١٤	١٣	١٢	١١	١٠	F	E	D	C	B	A	٩	٨	٨
١٨	١٧	١٦	١٥	١٤	١٣	١٢	١١	١٠	F	E	D	C	B	A	٩	٩
١٩	١٨	١٧	١٦	١٥	١٤	١٣	١٢	١١	١٠	F	E	D	C	B	A	A

١A	١٩	١٨	١٧	١٦	١٥	١٤	١٣	١٢	١١	١٠	F	E	D	C	B	**B**
١B	١A	١٩	١٨	١٧	١٦	١٥	١٤	١٣	١٢	١١	١٠	F	E	D	C	**C**
١C	١B	١A	١٩	١٨	١٧	١٦	١٥	١٤	١٣	١٢	١١	١٠	F	E	D	**D**
١D	١C	١B	١A	١٩	١٨	١٧	١٦	١٥	١٤	١٣	١٢	١١	١٠	F	E	**E**
١E	١D	١C	١B	١A	١٩	١٨	١٧	١٦	١٥	١٤	١٣	١٢	١١	١٠	F	**F**

جدول (١ -٤) عملية الجمع في النظام السداسي عشري.

مثال (١ -٣٣): أوجد نتيجة الجمع للعددين التاليين :

$(٣٥AB٢)_{١٦} + (١A٦٧٥)_{١٦}$

الحل: نرتب العددين رأسياً أولاً ثم نقوم بعملية الجمع تبعاً للقواعد المبينة في الجدول السابق.

	١	١	١		
	٣	٥	A	B	٢
+	١	A	٦	٧	٥
	٥	٠	١	٢	٧

$\therefore (٣٥AB٢)_{١٦} + (١A٦٧٥)_{١٦} = (٥٠١٢٧)_{١٦}$

١ -١١ -٨ -٢ الطرح في النظام السداسي عشري Hexadecimal Subtraction

يتم الطرح في النظام السداسي عشري بالطريقة المباشرة كالآتي:

- إذا كان المطروح منه أكبر من المطروح فتتم كعملية الطرح في الأعداد العشريةمع تحويل الحروف إلى ما يقابلها من أرقام عند الطرح وتحويل باقي الطرح إلى حروف إذا لزم الأمر.
- إذا كان المطروح منه أصغر فيتم استلاف (١) من الخانة التالية وهذا الواحد يعبر عنه بستة عشر تجمع إلى الخانة التي يتم الطرح منها في العدد المطروح منه ثم يتم الطرح كما في الخطوة الأولى وكما يتضح من المثال التالي:

مثال (١ -٣٤): أجر عملية الطرح الآتية:

$(F٢ABD)_{١٦} - (EF٤CE)_{١٦}$

الحل:

	E	١	٩	١A	١
	$\cancel{F}$	٢	$\cancel{A}$	$\cancel{B}$	D
−	E	F	٤	C	E
		٣	٥	E	D

لاحظ أنه تم حذف الصفر على يمين العدد الصحيح لأنه لا قيمة له.

تدريبـــات

١) حول كل من الأعداد العشرية الآتية الى مكافئاتها الثنائية:

a) ٦٤ b) ١١٢ c) ٢٥٧ d) ٢٧,٢٦

e) ٧٧,٠٦٢٥ f) ٤٧,٨٧٥ g) ٣٣,١٢٥

٢) حول كل من الأعداد الثنائية التالية الى مكافئاتها العشرية:

a) ١١٠١١ b) ١١١٠١٠١ c) ١١١١١١ d) ١١١٠,١١

e) ١٠١٠١,١١٠١ f) ١١٠٠٠٠١,١١٠١١

٣) أوجد حاصل جمع كل من الأعداد الثنائية الآتية:

a) ١٠٠ + ١١١ b) ١١١٠,١١ + ١١,١٠

c) ١١١١ + ١١٠١ d) ١٠٠١,١٠١ + ١١٠١,١١

٤) أوجد باقي الطرح للأعداد الثنائية الآتية بالطريقة المباشرة:

a) ١١٠١ – ٠١٠٠ b) ١٠٠١ – ٠١١١

c) ١١٠١٠ – ١٠١١١ d) ١١٠٠ – ١٠٠١

٥) أوجد المتمم الأحادي لكل من الأعداد الثنائية الآتية:

a) ٠٠١١٠١٠١ b) ١١١٠٠١٠٠ c) ٠٠٠١٠١٠١

٦) أوجد المتمم الثنائي لكل من الأعداد الثنائية الآتية:

a) ١١١١٠١١٠ b) ٠١٠١١١٠١ c) ٠٠١١٠٠١١

٧) اكتب العدد الثنائي المكافئ لكل من الأعداد العشرية الآتية في شكل اشارة المقدار بحيث يتكون العدد الثنائي من ثماني خانات (٨-bits):

a) +٢٨ b) – ٨٣ c) +٩٩ d) – ١٢٠

٨) اكتب العدد الثنائي المكافئ لكل من الأعداد العشرية الآتية في شكل المتمم الأحادي بحيث يتكون العدد الثنائي من ثماني خانات (٨-bits):

a) +١٤ b) – ٦٣ c) +١٠٧ d) – ١٢٢

٩) أعد حل السؤال رقم (٨) بحيث يكون العدد الثنائي في شكل المتمم الثنائي.

١٠) احسب القيمة العشرية العددية للأعداد الثنائية ذات الإشارة التالية وذلك بنظام إشارة المقدار:

a) ١٠١١١١٠٠٠١ b) ٠١١٠٠١٠٠ c) ١٠١١٠٠١١

١١) احسب القيمة العددية العشرية للأعداد الثنائية ذات الإشارة التالية وذلك بنظام المتمم الأحادي:

a) ١٠٠١١١٠١ b) ٠١١٠٠١١٠ c) ١٠١٠١١٠١

١٢) احسب القيمة العددية العشرية للأعداد الثنائية ذات الإشارة التالية وذلك بنظام المتمم الثنائي:

a) ١٠١٠١٠١١ b) ٠٠٠١١١١٠١ c) ١٠١١١٠١١

١٤) أجرى عمليات الطرح الآتية باستخدام نظام المتمم الثنائي:

a) ٠٠٠١٠١١٠ – ٠٠١١٠٠١١ b) ٠١١١٠٠٠٠ – ١٠١٠١١١١

c) ١٠٠٠١١٠٠ – ٠٠١١١٠٠١ d) ١١٠١١٠٠١ – ١١١٠٠١١١

١٥) حول كل من الأعداد العشرية الآتية الى ما يكافئها في النظام الثماني:

a) ٥٠ b) ١٠٠ c) ٦٣٩١ d) ٧٧,٣٧٥

e) ١٢٠,٥١٥٦٢٥ f) ١٤٤,٥٦٢٥ g) ٩١٥,١٤١

١٦) حول الأعداد الثمانية الآتية الى مكافئاتها في النظام العشري:

a) ٤٢ b) ٢٥٤ c) ١٠٥٧ d) ٣٧,٥

e) ٩٦,١١ f) ١١٥,٣ g) ١٤٣٦٧,١٢

١٧) حول الأعداد الثمانية الآتية الى ما يقابلها في النظام الثنائي:

a) ٧٢ b) ١١٣ c) ١٦,٣ d) ٣٧,٦

e) ١٢٢,٧٧٥ f) ٤١٧,٦٣٢ g) ٢٧٦,٦٢١

١٨) حول الأعداد الثنائية الآتية الى ما يقابلها في النظام الثماني:

a) ١١٠١٠١,١١٠١ b) ١١١١٠١٠٠,١١٠١٠١ c) ١١٠١١٠١١١,١٠١٠١

d) ١٠٠٠١٠٠١٠١١,١٠٠١ e) ١٠١٠١١١,١١١٠١

١٩) أوجد حاصل جمع الأعداد الثمانية الآتية:

a) $(١٥)_{٨} + (١٧)_{٨}$ b) $(٤٤)_{٨} + (٦٦)_{٨}$

c) $(١٢٣)_{٨} + (٣٢١)_{٨}$ d) $(٢٧٢)_{٨} + (٤٥٦)_{٨}$

٢٠) أوجد حاصل طرح الأعداد الثمانية الآتية:

a) $(٣٢)_{٨} - (٢٥)_{٨}$ b) $(١٤٧)_{٨} - (٧٤)_{٨}$

c) $(٣١٥)_{٨} - (٢٢٢)_{٨}$ d) $(٤٣٧)_{٨} - (٣٤٠)_{٨}$

٢١) حول الأعداد العشرية الآتية الى ما يكافئها في النظام السداسي عشري:

a) ١٤ b) ٨٠ c) ٥٦٠ d) ٣٠٠٠

e) ٦٢٥٠٠ f) ٢٠٤,١٢٥ g) ٢٥٥,٨٧٥ h) ٦٣١,٢٥

٢٢) حول الأعداد السادسة عشرية التالية الى مكافئاتها في النظام العشري:

a) ٩F b) D٥٢ c) ٦٧F d) ABCD

e) F.٤ f) B٣.E g) ١١١١,١ h) ٨٨٨,٨

٢٣) حول الأعداد الآتية من النظام السداسي عشري الى النظام الثنائي:

a) ٨ b) ١C c) A٦٤ d) ١F.C e) ٢٣٩,٤

٢٤) حول الأعداد الثنائية التالية الى ما يكافئها في النظام السداسي عشري:

a) ١٠٠١,١١١١ b) ١٠٠٠٠,١ c) ١١٠١٠١,١١٠٠١

d) ١٠١٠٠١١١,١١١٠١١ e) ١٠٠٠٠٠٠,٠٠٠١١١ f) ١١١١١٠٠,١٠٠٠٠١١

٢٥) حول الأعداد الآتية من السادس عشري الى الثماني:

a) ١٣A b) ٢٥E٦ c) ٣٠١٦ d) B٤.C

e) ٧٨.D٣ f) ٢٦٥٩.F٤١

٢٦) حول الأعداد الآتية من الثماني الى السادس عشري:

a) ٣٧ b) ٧٢٥ c) ٢٤٧٦,٢ d) ١١١٧,١٦

e) ١٦٠٠,٥٢٤ f) ٣٠٠٠,٦١٢٥

٢٧) أوجد حاصل الجمع للأعداد السادسة عشرية الآتية:

a) $(٤١)_{١٦} + (٣٦)_{١٦}$ b) $(C٨)_{١٦} + (٣A)_{١٦}$

c) $(٩B)_{١٦} + (٦٥)_{١٦}$ d) $(١١D)_{١٦} + (٢E١)_{١٦}$

f) $(٧٧CB٥)_{١٦} + (A٥F٧٢)_{١٦}$ g) $(١٣EFD)_{١٦} + (٢١BB٣)_{١٦}$

دوائر منطقية

الدوائر المنطقية البسيطة

الدوائر المنطقية البسيطة

٢

الأهداف العامة للوحدة

عندما تكمل هذه الوحدة يكون لديك القدرة على:

- معرفة البوابات المنطقية المختلفة وجدول الحقيقة لكل منها.
- كيفية عمل البوابات المنطقية مع مدخلات ذات نبضات متغيرة المستوى.
- معرفةالقواعد الأساسية للجبر البوليني.
- كيفية استنتاج التعبير البوليني للدائرة المنطقية.
- تمثيل الدائرة المنطقية بمعلومية التعبير البوليني.
- تمثيل الدائرة المنطقية من خلال جدول الحقيقة.
- التحويل من التعبير البوليني الى جدول الحقيقة.
- تبسيط التعبيرات البولينية باستخدام قواعد الجبر البوليني.

٢ -١ مقدمة Introduction

معظم الأنظمة الرقمية مثل الحاسبات -أجهزة معالجة البيانات -أجهزة التحكم -أجهزة القياس -وأنظمة الاتصالات الرقمية، تحتوي على مجموعة من الدوائر المنطقية التي تؤدي بعض العمليات الأساسية والتي يتكرر تنفيذها كثيرا وبسرعة كبيرة جدا، وهذه العمليات الأساسية هي في الواقع مجموعة من العمليات المنطقية، ولذلك تسمى الدوائر البسيطة التي تقوم بهذه العمليات بالدوائر أو البوابات المنطقية.

وتمثل البوابات المنطقية حجر الأساس لبناء أي دائرة منطقية ومن ثم أي نظام رقمي أو منطقي، وحيث إن كلمة منطق ترمز إلى "عملية صنع القرار" لذا فإن بوابة المنطق هي البوابة التي تعطي خرج فقط عندما تتحقق شروط معينة على مدخلات هذه البوابة.

وفى هذه الوحدة سوف نتناول بالدراسة الأنواع المختلفة للبوابات المنطقية وسنبدأ بالبوابات الأساسية وهى بوابة AND، بوابة OR، بوابة NOT أو العاكس(INVERTER). ومن خلال التركيبات البسيطة لهذه البوابات الثلاث يمكننا الحصول على باقي أنواع البوابات الأخرى، ثم نقوم بعد ذلك بدراسة كيفية تجميع هذه البوابات لتمثيل دوائر منطقية بسيطة.

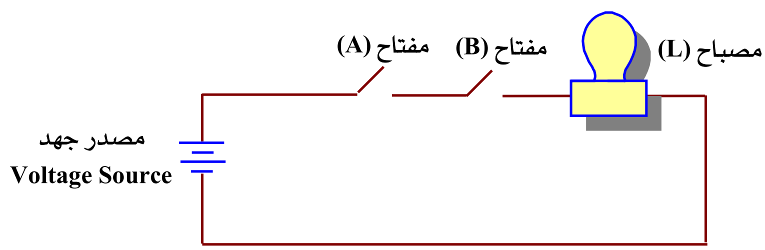
٢ -٢ مستويات الإشارة المنطقية Logic Signal Levels

قبل أن نبدأ بدراسة البوابات المنطقية يجب أولا أخذ فكرة مبسطة عن المستويات التي تعمل عليها هذه البوابات، والمنطق الذي يتبع ذلك. وتعمل البوابات المنطقية على السماح بمرور البيانات أو عدم مرورها، وعند سماحها للبيانات بالمرور يمكن أن يقاس ذلك كجهد خرج لها وكذلك عند منعها، أي أن لها مستويان من جهد الخرج، وبالطبع فإن جهد الخرج عند السماح بمرور البيانات يختلف عن جهد الخرج عند منع مرورها، وهذان المستويان للخرج يناسبان تماما نظام الأعداد الثنائية -وعلى ذلك إذا كان جهد الخرج عاليا (HIGH) فإنه يقابل المستوى (١) الثنائي، وإذا كان منخفضا (LOW) فإنه يقابل المستوى (٠) الثنائي، وبتعبير آخر عندما يكون جهد الخرج يقابل المستوى (١) الثنائي فإنه يقال أن الخرج حقيقي (TRUE)، وعندما يكون جهد الخرج يقابل المستوى (٠) الثنائي فيقال أن الخرج زائف (FALSE).

وهناك نوعان من المنطق، يسمى أحدهم بالمنطق الموجب (Positive Logic)، والآخر بالمنطق السالب (Negative Logic). فإذا كان مستوى إشارة خرج البوابة الذي يقابل المستوى (١) الثنائي أكثر ايجابية من المستوى (٠) الثنائي، يقال أن البوابة تعمل على منطق موجب، أما إذا كان المستوى (٠) الثنائي أكثر ايجابية من المستوى (١) الثنائي فيقال أن البوابة تعمل على منطق سالب.

٢ -٣ بوابة AND   AND Gate

تعتبر البوابة AND واحدة من البوابات الأساسية والتي تدخل في بناء معظم الدوال المنطقية (Logic Functions). والبوابة AND لها مدخلان أو أكثر ولها خرج واحد، وتؤدي هذه البوابة ما يسمى بالضرب المنطقي (Logical Multiplication)، ويمكن تمثيل هذه البوابة بعدد من المفاتيح الموصلة على التوالي في دائرة كهربائية كما هو موضح في الشكل (٢ -١)، حيث المفتاحان A, B يمثلان اثنين من المتغيرات الثنائية (Two Binary Variables) وتكون قيمة أي متغير منهما تساوي (٠) الثنائي عندما يكون المفتاح مفتوح (Open) وتساوي (١) الثنائي عندما يكون المفتاح مغلق (Closed).



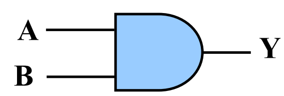
شكل (٢ -١) تمثيل البوابة AND كمفتاحين على التوالي.

وبالمثل سوف نعتبر المصباح "L" يمثل المتغير الثنائي الثالث ويساوي (١) ثنائي عندما يكون المصباح مضاء (ON) ويساوي (٠) الثنائي عندما يكون غير مضاء (OFF). وحيث إن هذه الدائرة لها مفتاحان، فإنه يوجد هناك أربعة احتمالات لوضعهم، وجدول (٢ -١) يوضح هذه الاحتمالات الأربعة وكذلك حالة المصباح (L) عند كل احتمال. ويبين الجدول أن المصباح (L) لا يضاء إلا عندما يكون كل من المفتاحين مغلق، ويطلق على هذا الجدول اسم جدول الحقيقة (Truth Table).

A	B	L
مفتوح	مفتوح	غير مضاء
مفتوح	مغلق	غير مضاء
مغلق	مفتوح	غير مضاء
مغلق	مغلق	مضاء

جدول (٢ -١) جدول الحقيقة للدائرة في شكل (٢ -١).

يوضح الشكل (٢ -٢) الرمز المنطقي القياسي (Standard) للبوابة AND، حيث يظهر الدخلان A, B والخرج Y، ويسمى رمز البوابة AND بدخلين. ويبين الجدول (٢ -٢) جدول الحقيقة للبوابة AND بمدخلين.



شكل (٢ -٢) رمز البوابة AND.

المدخلات		الخرج
A	B	Y
٠	٠	٠
٠	١	٠
١	٠	٠
١	١	١

جدول (٢ -٢) جدول الحقيقة للبوابة AND بمدخلين.

ويظهر الدخلان كأرقام ثنائية (bits)، ويلاحظ أن الخرج يساوي (١) الثنائي فقط عندما يكون الدخلان A, B تساوي (١) الثنائي، وبالتالي فإنه لأي بوابة AND وبصرف النظر عن عدد المدخلات، يكون الخرج يساوي (١) فقط عندما تكون جميع المدخلات تساوي (١).

ويمكن استنتاج عدد التشكيلات -أو الاحتمالات للمدخلات الثنائية لأي بوابة عن طريق العلاقة:

$$N = 2^n$$

حيث: N عدد التشكيلات المحتملة

n عدد المدخلات للبوابة.

وللتوضيح نقول:

لعدد مدخلان للبوابة يكون عدد التشكيلات $N = 2^2 = 4$

لعدد ثلاثة مدخلات للبوابة يكون عدد التشكيلات $N = 2^3 = 8$

لعدد أربعة مدخلات للبوابة يكون عدد التشكيلات $N = 2^4 = 16$

مثال (٢ -١):

- استنتج جدول الحقيقة لبوابة AND لها ثلاث مدخلات.
- ما عدد التشكيلات لبوابة AND لها خمس مدخلات؟

الحل: يوجد ثماني تشكيلات لبوابة AND ذات الثلاثة مدخلات، ويوضح جدول (٢ -٣) جدول الحقيقة لهذه البوابة.

المدخلات			الخرج
A	B	C	Y
٠	٠	٠	٠
٠	٠	١	٠
٠	١	٠	٠
٠	١	١	٠
١	٠	٠	٠
١	٠	١	٠
١	١	٠	٠
١	١	١	١

جدول (٢ -٣) جدول الحقيقة للبوابة AND بثلاثة مدخلات.

- عدد التشكيلات يمكن حسابه من العلاقة السابقة كالآتي:

$$N = 2^n = 2^5 = 32$$

يعتبر الجبر البوليني (Boolean Algebra) صيغة للمنطق الرمزي والذي يبين كيف تعمل البوابات المنطقية، والعبارة البولينية (Boolean Expression) هي طريقة مختصرة لإظهار ماذا يحدث في دائرة منطقية ما. والعبارة البولينية لبوابة AND ذات مدخلين هي:

$$Y = A \bullet B$$

وتقرأ هذه العبارة كالتالي: الخرج Y يساوي A AND B (• تعني AND)، وأحيانا تحذف النقطة من العبارة البولينية وتصبح:

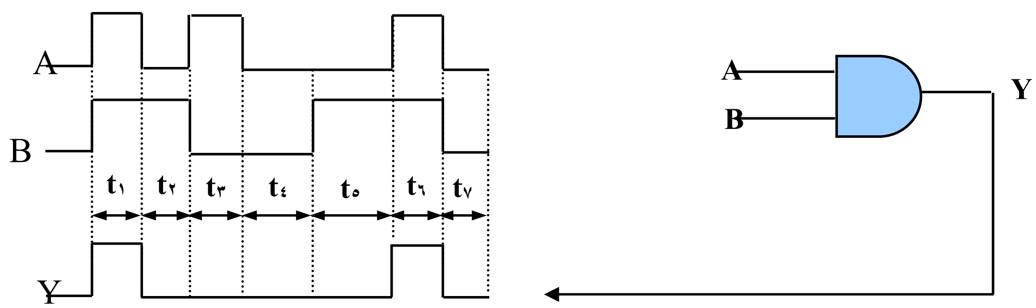
$$Y = AB$$

وتقرأ الخرج Y يساوي A AND B.

في معظم التطبيقات لا يكون دخل البوابة ثابت عند مستوى ثنائي معين ولكنه يكون عبارة عن نبضات (Pulses) تتغير بين المستويين المرتفع (HIGH) والمنخفض (LOW). وسوف نرى الآن كيفية عمل بوابة AND مع مدخلات ذات نبضات متغيرة المستوى، وبالنظر إلى المدخلات بالنسبة لبعضها البعض يمكن أن نحدد مستوى الخرج عند أي لحظة.

وكمثال على ذلك، في شكل (٢ -٣) كلا من الدخلين A, B مرتفع أي يساوي (١) خلال الفترة الزمنية t_1 والذي يجعل الخرج Y مرتفع في هذه الفترة أي يساوي (١)، خلال الفترة الزمنية t_2، الدخل A

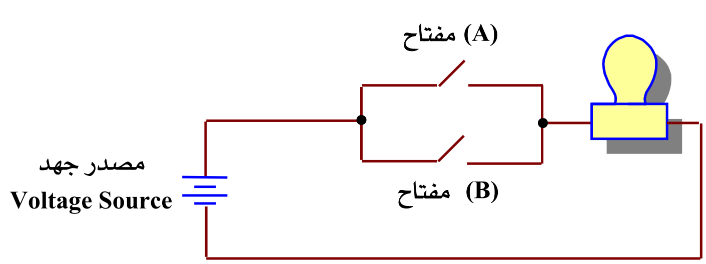
منخفض أي يساوي (٠) والدخل B مرتفع وبالتالي يكون الخرج Y يساوي (٠)، وهكذا خلال الفترات الزمنية الأخرى. يطلق على شكل نبضات الدخل والخرج كعلاقة مع الزمن اسم المخطط الزمني (Timing Diagram).



شكل (٢ -٣) المخطط الزمني لبوابة AND بمدخلين.

٢ -٤ بوابة OR   OR Gate

تعتبر البوابة OR واحدة من البوابات الأساسية والتي تدخل في بناء معظم الدوال المنطقية. والبوابة OR لها مدخلان أو أكثر ولها خرج واحد، وتؤدي هذه البوابة ما يسمى بالجمع المنطقي (Logical Addition)، ويمكن تمثيل هذه البوابة بعدد من المفاتيح الموصلة على التوازي في دائرة كهربائية كما هو موضح بالشكل (٢ -٤). وكما في البوابة AND فإن المفتاحين A, B تكون قيمة أي متغير منهما تساوي (٠) عندما يكون المفتاح مفتوح (Open) وتساوي (١) عندما يكون المفتاح مغلق (Closed).



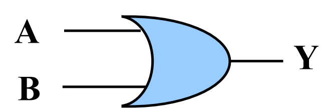
شكل (٢ -٤) تمثيل البوابة OR كمفتاحين على التوازي.

جدول (٢ -٤) يوضح العلاقة بين أوضاع المفتاحين وحالة المصباح، ونلاحظ من هذه الدائرة ومن الجدول أن المصباح (L) يضاء عندما يكون أي من المفتاحين أو كلاهما مغلقا.

A	B	L
مفتوح	مفتوح	غير مضاء
مفتوح	مغلق	مضاء
مغلق	مفتوح	مضاء
مغلق	مغلق	مضاء

جدول (٢ -٤) جدول الحقيقة للدائرة في شكل (٢ -٤).

يوضح الشكل (٢ -٥) الرمز المنطقي القياسي للبوابة OR، حيث يظهر الدخلان A, B والخرج Y. ويبين الجدول (٢ -٥) جدول الحقيقة للبوابة OR بمدخلين.



شكل (٢ -٥) رمز البوابة OR.

المدخلات		الخرج
A	B	Y
٠	٠	٠
٠	١	١
١	٠	١
١	١	١

جدول (٢ -٥) جدول الحقيقة للبوابة OR بمدخلين.

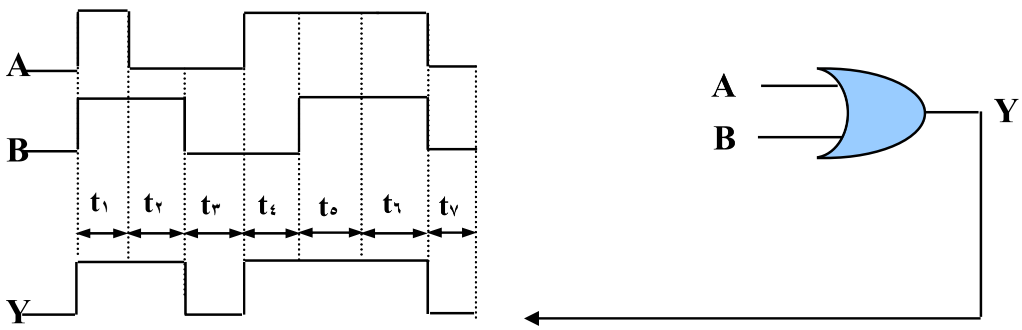
ويلاحظ من الجدول (٢ -٥) أن الخرج يساوي (١) أي حقيقيا عندما يكون أي من الدخلين أو كلاهما عند المستوى (١)، وأن الخرج يكون غير حقيقي أي (٠) عندما تكون كل المدخلات عند مستوى (٠) الثنائي. والعبارة البولينية لبوابة OR ذات مدخلين هي:

$$Y = A + B$$

وتقرأ هذه العبارة كالتالي: الخرج Y يساوي A OR B (+ تعني OR).

والآن سوف نرى كيفية عمل بوابة OR مع مدخلات ذات نبضات متغيرة المستوى، وكما سبق شرحه في بوابة AND يجب النظر إلى المدخلات بالنسبة لبعضها البعض حتى نتمكن من تحديد مستوى الخرج عند أي فترة زمنية.

في شكل (٢ -٦) كل من الدخلين A, B مرتفع أي يساوي (١) خلال الفترة الزمنية t_1 والذي يجعل الخرج Y مرتفع في هذه الفترة أي يساوي (١)، خلال الفترة الزمنية t_2، الدخل A منخفض أي يساوي (٠) والدخل B مرتفع وبالتالي يكون الخرج Y يساوي (١)، وهكذا خلال الفترات الزمنية الأخرى.



شكل (٢ -٦) المخطط الزمني لبوابة OR بمدخلين.

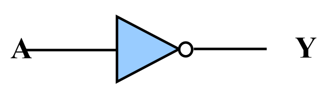
٢ -٥ بوابة NOT (العاكس) NOT Gate (INVERTER)

العاكس أو بوابة NOT تؤدي عملية يطلق عليها العكس (Inversion) أو الإتمام (Complementation). والعاكس يغير المستوى المنطقي للدخل إلى عكسه، فإذا كان دخله (١) يغيره فى الخرج إلى (٠)، وإذا كان دخله (٠) يغيره إلى (١).

وتعتبر البوابة NOT بوابة غير عادية وذلك لأنها لها خرج واحد ودخل واحد. يوضح شكل (٢ -٧) الرمز المنطقي المستخدم لبوابة العاكس، أما الجدول (٢ -٦) فيوضح جدول الحقيقة لهذه البوابة.

الخرج	الدخل
Y	**A**
١	٠
٠	١

جدول (٢ -٦) جدول الحقيقة للبوابة NOT أو العاكس.



شكل (٢ -٧) رمز البوابة NOT.

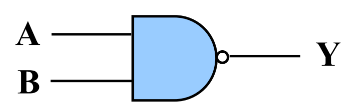
من جدول الحقيقة نجد أن الخرج يكون نفي أو عكس الدخل، ويعبر عن هذه العملية بالتعبير البوليني الآتي:

$$Y = \overline{A}$$

وتقرأ على النحو التالي: الخرج Y يساوي not A وتسمى الإشارة فوق A باسم bar وبالتالي فإن التعبير البوليني يقرأ، الخرج Y يساوي A bar ($\overline{A}$).

٢ -٦ بوابة NAND NAND Gate

كلمة (NAND) هي اختصار لكلمتي (NOT AND) وهي تعني عكس AND ، وهذه البوابة يمكن الحصول عليها بتوصيل دخل بوابة العاكس مع خرج البوابة AND كما يبين ذلك شكل (٢ - ٨)، كما يبين الشكل الرمز المنطقي لهذه البوابة حيث إنه رمز بوابة AND ولكن مع دائرة صغيرة عند الخرج والتي ترمز إلى بوابة العاكس. جدول (٢ -٧) يوضح جدول الحقيقة للبوابة NAND بمدخلين.



شكل (٢ -٨) رمز البوابة NAND.

الخرج	المدخلات	
Y	B	A
١	٠	٠
١	١	٠
١	٠	١
٠	١	١

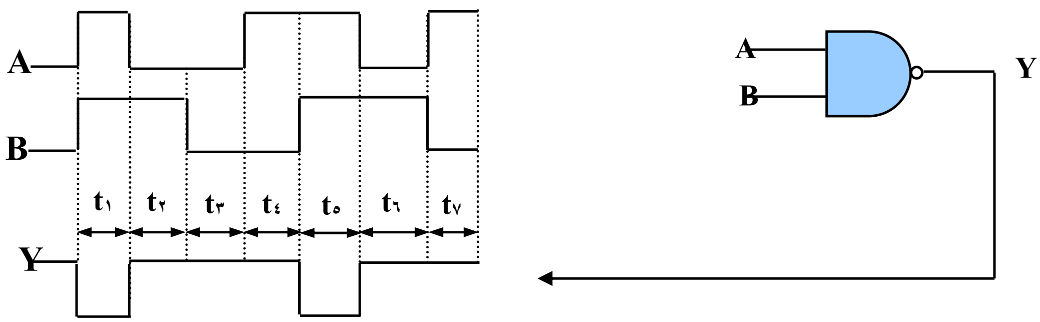
جدول (٢ -٧) جدول الحقيقة للبوابة NAND بمدخلين.

نلاحظ من الجدول أن الخرج يكون غير حقيقي (٠) عندما تكون كل المدخلات عند الواحد (١) المنطقي، وأن الخرج يكون حقيقيا (١) عندما يكون أحد المدخلات على الأقل عند الصفر (٠) المنطقي، وهذا عكس البوابة AND. وتعتبر البوابة NAND إحدى البوابات الرئيسية الهامة في الدوائر الرقمية، فهي تستخدم على نطاق واسع في معظم النظم الرقمية حيث يمكن أن تؤدي عمل كل من بوابات NOT, OR, AND، أو أي تشكيلة من هذه البوابات، ويعبر عن عمل البوابة NAND بالتعبير البوليني:

$$Y = \overline{AB}$$

وسوف نشرح الآن كيفية عمل بوابة NAND مع مدخلات ذات نبضات متغيرة المستوى، مع ملاحظة أن البوابة NAND تعطي خرج (٠) فقط عندما تكون جميع المدخلات تساوي (١).

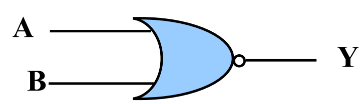
في شكل (٢ -٩) كل من الدخلين A, B مرتفع أي يساوي (١) خلال الفترة الزمنية t_1 والذي يجعل الخرج Y منخفض في هذه الفترة أي يساوي (٠)، خلال الفترة الزمنية t_2، الدخل A منخفض أي يساوي (٠) والدخل B مرتفع أي يساوي (١) وبالتالي يكون الخرج Y يساوي (١)، وهكذا خلال الفترات الزمنية الأخرى.



شكل (٢ -٩) المخطط الزمني لبوابة NAND بمدخلين.

٢ -٧ بوابة NOR   NOR Gate

كلمة (NOR) هي أيضا اختصار لكلمتي (NOT OR) وهي تعني عكس OR، وهذه البوابة يمكن الحصول عليها بتوصيل دخل بوابة العاكس (NOT gate) مع خرج البوابة OR كما هو موضح في شكل (٢ -١٠)، ويبين الشكل أيضا الرمز المنطقي للبوابة NOR. وجدول الحقيقة للبوابة NOR بمدخلين موضح في جدول (٢ -٨).



شكل (٢ -١٠) رمز البوابة NOR.

الخرج	المدخلات	
Y	B	A
١	٠	٠
٠	١	٠
٠	٠	١
٠	١	١

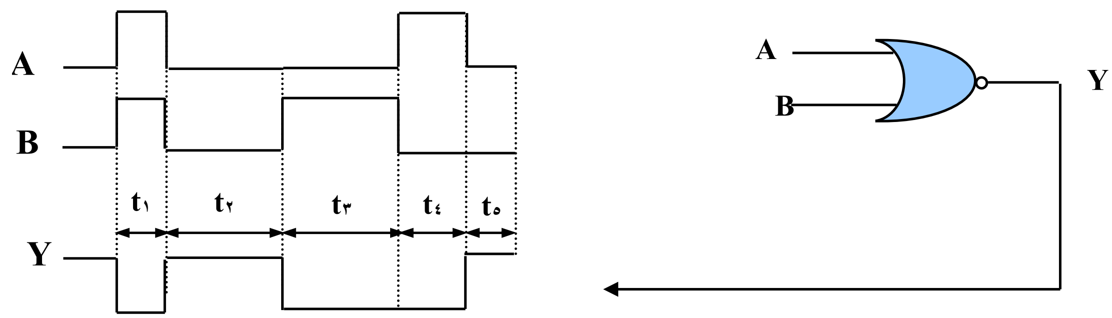
جدول (٢ -٨) جدول الحقيقة للبوابة NOR بمدخلين.

نلاحظ من الجدول أن الخرج (Y) يكون غير حقيقي (٠) عندما يكون أحد المدخلات على الأقل عند المستوى (١) المنطقي، وأن الخرج يكون حقيقيا (١) فقط عندما تكون جميع المدخلات عند الصفر (٠) المنطقي.

وتعتبر البوابة NOR كما هو الحال في البوابة NAND من البوابات الرئيسية الجامعة في الدوائر الرقمية، حيث يمكن أن تؤدي عمل كل من بوابات NOT, OR, AND، أو أي تشكيلة منها. والتعبير البوليني للبوابة NOR هو:

$$Y = \overline{A + B}$$

شكل (٢ -١١) يوضح بوابة NOR لها الدخلان A, B ذوا نبضات متغيرة المستوى، ويمكن من خلال جدول الحقيقة للبوابة NOR الحصول على الخرج (Y) الموضح بالشكل.



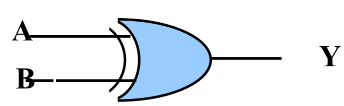
شكل (٢ -١١) المخطط الزمني لبوابة NOR بمدخلين.

٢ -٨ بوابة OR المنفردة (المنحصرة) Exclusive-OR Gate

تسمى البوابة OR المنفردة باسم بوابة "أيهما وليس كلاهما" وتختصر إلى XOR-gate، ويوضح شكل (٢ -١٢) الرمز المنطقي للبوابة. والبوابة XOR تختلف عن البوابات السابق مناقشتها لأن عدد المدخلات لها هو دخلين فقط.

الخرج	المدخلات	
Y	B	A
٠	٠	٠
١	١	٠
١	٠	١
٠	١	١

جدول (٢ -٩) جدول الحقيقة للبوابة XOR.



شكل (٢ -١٢) رمز البوابة XOR.

جدول الحقيقة للبوابة XOR موضح في جدول (٢□٩)، ونلاحظ من الجدول أن الخرج (Y) لا يساوي (١) إلا إذا كان الدخلان A, B مختلفين، بمعنى أن يكون أحدهما (١) والآخر (٠) أو العكس، وتعطي خرجا يساوي (٠) عندما يكون الدخلان متساويين.

نلاحظ أن جدول الحقيقة للبوابة XOR مشابه لجدول الحقيقة للبوابة OR فيما عدا الحالة التي يكون فيها A = B = ١، كما نلاحظ أن البوابة XOR تعطي خرجا يساوي (١) عندما يكون أحد الدخلين (١) أو بمعنى آخر تعطي خرجا يساوي (١) عندما يكون عدد الآحاد عند الدخل عدد فردي، ولذا فإنه يطلق عليها بوابة اختبار الأرقام الثنائية الفردية.

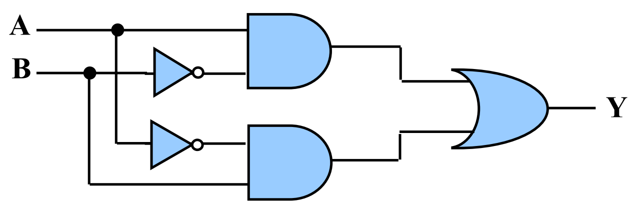
ومن جدول الحقيقة يمكن استنتاج التعبير البوليني لهذه البوابة وهو:

$$Y = \overline{A}B + A\overline{B}$$

والذي يرمز إليه اختصارا بالتعبير المنطقي:

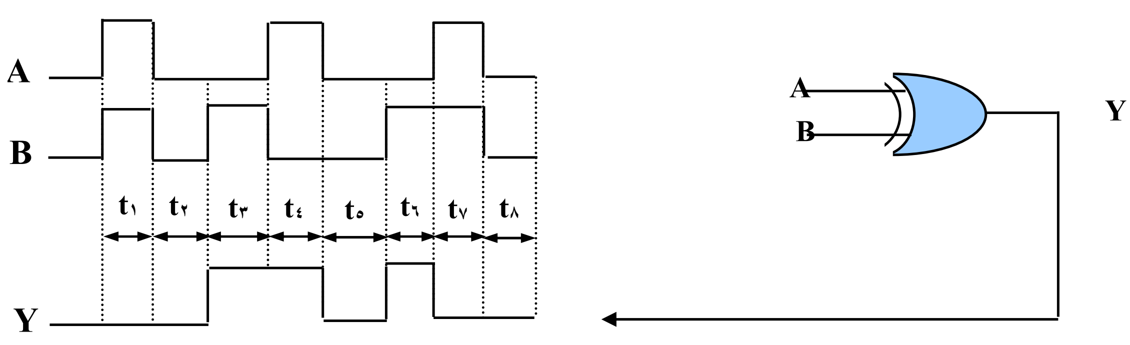
$$Y = A \oplus B$$

والعلامة $\oplus$ تعني أن A منفردة أو B منفردة. ومن التعبير البوليني السابق للبوابة XOR يمكننا بناء البوابة باستخدام بوابات AND, OR, NOT ، وهذا ما يبينه الشكل (٢ -١٣) حيث تقوم هذه الدائرة المنطقية بوظيفة البوابة XOR المنطقية.



شكل (٢ -١٣) البوابة XOR ممثلة بالبوابات AND, OR, NOT.

شكل (٢ -١٤) يوضح كيفية عمل البوابة XOR عندما تكون المدخلات لها عبارة عن نبضات متغيرة المستوى، وكما قلنا سابقا يجب النظر إلى المدخلات بالنسبة لبعضهما البعض حتى نتمكن من تحديد مستوى الخرج عند أي فترة زمنية.



شكل (٢ -١٤) المخطط الزمني لبوابة XOR.

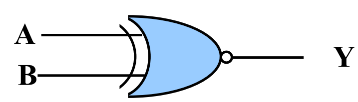
٢ -٩ بوابة NOR المنفردة (المنحصرة) Exclusive-NOR Gate

البوابة NOR المنفردة وتختصر إلى XNOR-gate ، عدد المدخلات لها لا يزيد عن دخلين أبدا كما هو الحال في البوابة XOR ، ويوضح شكل (٢ -١٥) الرمز المنطقي للبوابة.

جدول الحقيقة للبوابة XNOR موضح بالجدول (٢ -١٠)، ويلاحظ من الجدول أن الخرج (Y) لا يساوي (١) إلا إذا كان الدخلان A, B متساويين أي A = B = ٠ أو A = B = ١ ويعطي خرجا يساوي (٠) عندما يكون الدخلان مختلفين بمعنى أن يكون أحدهما (١) والآخر (٠) أو العكس، بمعنى آخر أنها تعطي خرجا يساوي (١) عندما يكون عدد الآحاد عند الدخل عدد زوجي، ولذا فإنه يطلق عليها بوابة اختبار الأرقام الثنائية الزوجية.

المدخلات		الخرج
A	B	Y
٠	٠	١
٠	١	٠
١	٠	٠
١	١	١

جدول (٢ -١٠) جدول الحقيقة للبوابة XNOR.



شكل (٢ -١٥) رمز البوابة XNOR.

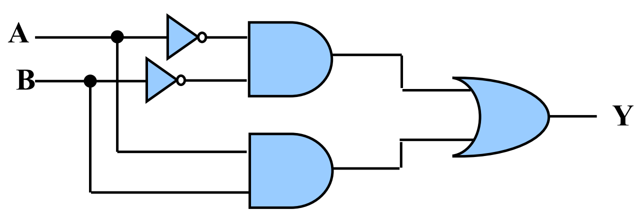
ومن جدول الحقيقة يمكن استنتاج التعبير البوليني لهذه البوابة وهو:

$$Y = AB + \overline{A}\overline{B}$$

والذي يرمز إليه إختصارا بالتعبير المنطقي:

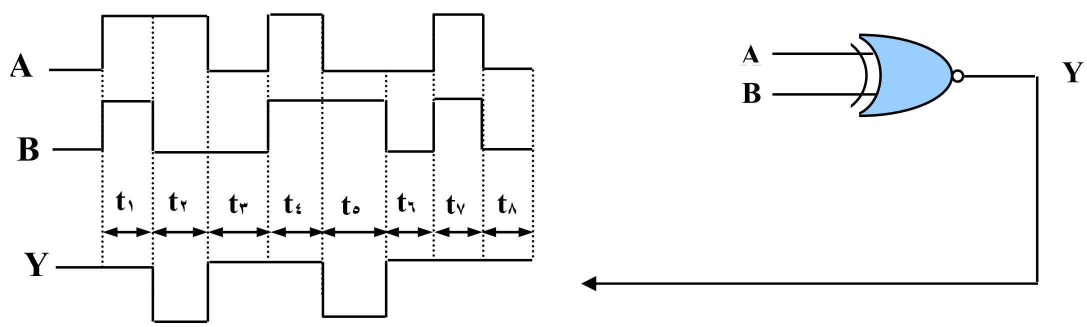
$$Y = A \odot B$$

والعلامة ⊙ تعني علامة التكافؤ. ومن التعبير البوليني السابق للبوابة XNOR يمكننا بناء البوابة باستخدام بوابات AND, OR, NOT ، وهذا ما يبينه الشكل (٢ -١٦) حيث تقوم هذه الدائرة المنطقية بوظيفة البوابة XNOR المنطقية.



شكل (٢ -١٦) البوابة XNOR ممثلة بالبوابات AND, OR, NOT.

شكل (٢ -١٧) يوضح بوابة XNOR ذات دخلين A, B لهما نبضات متغيرة المستوى، وعن طريق جدول الحقيقة للبوابة XNOR يمكننا الحصول على الخرج (Y) كما هو موضح بالشكل.



شكل (٢ -١٧) المخطط الزمني لبوابة XNOR.

٢ -١٠ قواعد الجبر البوليني Rules of Boolean Algebra

جدول (٢ -١١) يبين القواعد الأساسية للجبر البوليني والتي تستخدم في تناول وتبسيط التعبيرات البولينية.

١. $A + ٠ = A$	٢. $A + ١ = ١$
٣. $A \bullet ٠ = ٠$	٤. $A \bullet ١ = A$
٥. $A + A = A$	٦. $A + \overline{A} = ١$
٧. $A \bullet A = A$	٨. $A \bullet \overline{A} = ٠$
٩. $\overline{\overline{A}} = A$	١٠. $A + AB = A$

جدول (٢ -١١) القواعد الأساسية للجبر البوليني.

والآن سوف نرى كيفية تحقيق هذه القواعد وذلك من خلال تطبيقها على البوابات المنطقية التي سبق دراستها.

القاعدة (١): $A + ٠ = A$ هذه القاعدة يمكن فهمها بملاحظة ماذا يحدث عندما يكون أحد الدخلين لبوابة OR دائما يساوي (٠) والدخل الآخر، A، يمكن أن يأخذ القيمة (١) أو (٠). فإذا كان A=١ فإن الخرج يساوي (١) والذي يساوي A. وإذا كان A=٠ فإن الخرج يساوي (٠) وهو أيضا يساوي A. وبناء على ذلك فإن أي متغير يدخل على بوابة OR مع (٠) فإن الخرج يساوي قيمة هذا المتغير ($A + ٠ = A$).

القاعدة (٢): $A + ١ = ١$ هذه القاعدة تقول إذا كان أحد الدخلين لبوابة OR دائما يساوي (١) والدخل الآخر، A، يأخذ القيمة (١) أو القيمة (٠). وجود (١) على أحد الدخلين لبوابة OR يعطي دائما خرج

يساوي (١) بصرف النظر عن قيمة المتغير الذي على الدخل الآخر. وبناء على ذلك فإن أي متغير يدخل على بوابة OR مع (١) فإن الخرج دائما يساوي (١) ($A + ١ = ١$).

القاعدة (٣): $A \bullet ٠ = ٠$ هذه القاعدة تقول إذا كان أحد الدخلين لبوابة AND دائما يساوي (٠) والدخل الآخر، A، فإن الخرج دائما يساوي (٠) بصرف النظر عن قيمة المتغير الذي على الدخل الآخر. وبناء على ذلك فإن أي متغير يدخل على بوابة AND مع (٠) فإن الخرج دائما يساوي (٠) ($A \bullet ٠ = ٠$).

القاعدة (٤): $A \bullet ١ = A$ هذه القاعدة تقول إذا كان أحد الدخلين لبوابة AND دائما يساوي (١) والدخل الآخر، A، فإن الخرج يساوي قيمة المتغير (A)، فإذا كان المتغير A=٠ فإن خرج البوابة AND يساوي (٠)، وإذا كان المتغير A=١ فإن خرج البوابة AND يساوي (١) لأن الدخلين الآن قيمتهما تساوي (١). وبناء على ذلك فإن أي متغير يدخل على بوابة AND مع (١) فإن الخرج يساوي قيمة هذا المتغير ($A \bullet ١ = A$).

القاعدة (٥): $A + A = A$ مفهوم هذه القاعدة أنه إذا كان دخلا البوابة OR عليهما نفس المتغير A، فإن الخرج يكون قيمة هذا المتغير. فإذا كان المتغير A = ٠ فذلك يعني ٠ = ٠ + ٠، وإذا كان المتغير A = ١ فهذا يعني ١ = ١ + ١.

القاعدة (٦): $A + \overline{A} = 1$ يمكن شرح هذه القاعدة كالتالي: إذا دخل متغير A على أحد دخلي بوابة OR والمتغير $\overline{A}$ على المدخل الآخر لنفس البوابة فإن الخرج دائما يساوي (١). إذا كانت A=٠ يكون $0 + \overline{0} = 0 + 1 = 1$. وإذا كانت A = ١ يكون $1 + \overline{1} = 1 + 0 = 1$.

القاعدة (٧): $A \bullet A = A$ إذا دخل المتغير A على دخلي البوابة AND فإن الخرج يكون قيمة هذا المتغير. فإذا كان المتغير A = ٠ فذلك يعني ٠ = ٠ • ٠، وإذا كان المتغير A = ١ فهذا يعني ١ = ١ • ١، وفي كلتا الحالتين يكون خرج البوابة AND يساوي قيمة المتغير A.

القاعدة (٨): $A \bullet \overline{A} = 0$ إذا دخل متغير A على أحد دخلي بوابة AND والمتغير $\overline{A}$ على المدخل الآخر لنفس البوابة فإن الخرج دائما يساوي (٠)، وهذا من السهل فهمه لأن أحد الدخلين A أو $\overline{A}$ سوف يساوي (٠) دائما، وعندما يوجد (٠) على أحد دخلي بوابة AND فمن المؤكد أن الخرج يساوي (٠) أيضا.

القاعدة (٩): $\overline{\overline{A}} = A$ إذا تم عكس متغير مرتين تكون النتيجة هى قيمة هذا المتغير. إذا كان المتغير A = ٠ وتم عكسه نحصل على (١)، فإذا تم عكس (١) مرة أخرى نحصل على (٠) وهو يساوي قيمة المتغير الأصلي.

القاعدة (١٠): يمكن تحقيق هذه القاعدة باستخدام القاعدة (٢) والقاعدة (٤) كالآتي:

$$\begin{aligned} A + AB &= A(١ + B) \\ &= A(١) \\ &= A \end{aligned}$$

٢ -١١ التعبير البوليني لدائرة منطقية The Boolean Expression for a Logic Circuit

لاستنتاج التعبير البوليني لأي دائرة منطقية، نبدأ من المدخلات في أقصى اليسار متجهين إلى الخرج النهائي للدائرة وذلك بكتابة الخرج لكل بوابة. وكمثال على ذلك، نفترض الدائرة المنطقية الموضحة في شكل (٢ -١٨). ويمكن استنتاج التعبير البوليني لهذه الدائرة كما يلي:

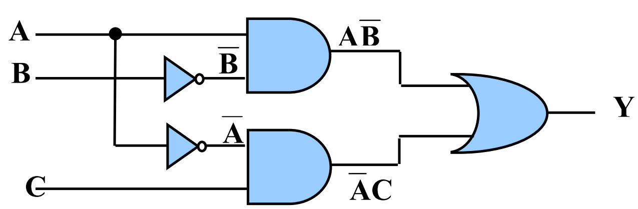
١. التعبير البوليني لبوابة AND والتي لها الدخلان $A, \ \overline{B}$ هو $A\overline{B}$.

٢. التعبير البوليني لبوابة AND والتي لها الدخلان $\overline{A}, C$ هو $\overline{A}C$.

٣. ويكون التعبير البوليني لبوابة OR والتي لها الدخلان $A\overline{B}, \ \overline{A}C$ هو $A\overline{B} + \overline{A}C$.

وعلى ذلك يكون الخرج النهائي للدائرة هو:

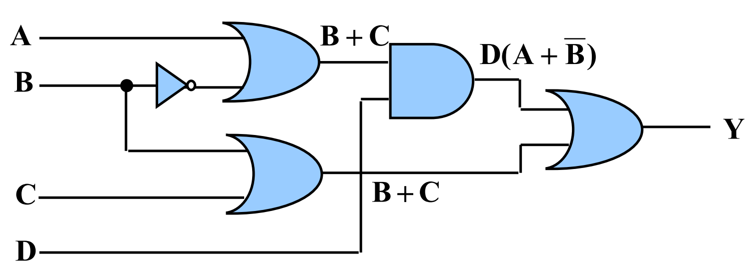
$$Y = A\overline{B} + \overline{A}C$$



شكل (٢ -١٨) دائرة منطقية تبين كيفية استنتاج التعبير البوليني للخرج.

مثال (٢ -٢): اكتب التعبير البوليني للدائرة المنطقية الموضحة في شكل (٢ -١٩).

الحل:



شكل (٢ -١٩) الدائرة المنطقية لمثال (٢ -٢) وتبين كيفية الحصول على التعبير البوليني للخرج.
ويكون التعبير البوليني لخرج الدائرة النهائي هو:

$$Y = D(A + \overline{B}) + (B + C)$$

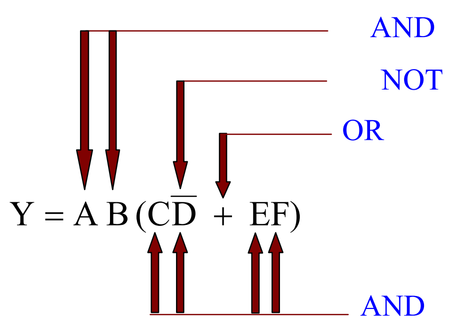
٢ -١٢ تمثيل دائرة منطقية باستخدام التعبير البوليني

Implementation of a Logic Circuit Using a Boolean Expression

عن طريق بعض الأمثلة التوضيحية سوف نناقش الآن كيف يمكن تمثيل دائرة منطقية ما بمعلومية التعبير البوليني لها. لنفترض الآن أننا نريد تمثيل التعبير البوليني الآتي:

$$Y = AB(C\overline{D} + EF)$$

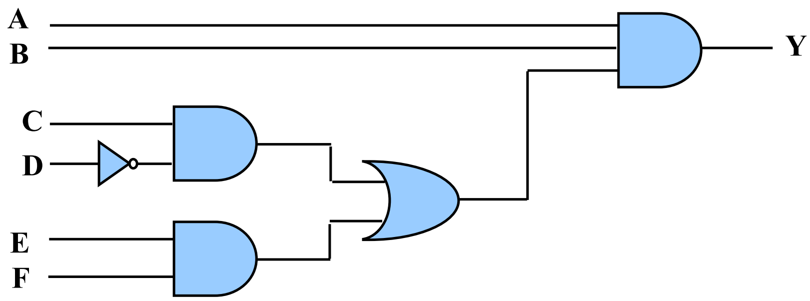
عند تقسيم هذا التعبير البوليني نجد أن المتغيرات $A,\ B$ ثم $(C\overline{D} + EF)$ تمثل ثلاث مدخلات لبوابة AND، والمتغير $(C\overline{D} + EF)$ يمكن تشكيله بأخذ $C, \overline{D}$ على دخلي بوابة AND، وأخذ E,F على دخلي بوابة AND أخرى، ثم نأخذ كل من خرج البوابتين AND على دخلي بوابة OR. ويمكن توضيح عملية التقسيم السابقة كالآتي:



قبل أن نبدأ في تمثيل هذا التعبير البوليني يجب أولا الحصول على الحد $(C\overline{D} + EF)$ ؛ ولكن قبل الحصول على هذا الحد علينا الحصول على الحدين $C\overline{D}, EF$ ؛ ولكن قبل ذلك يجب الحصول على المتغير $\overline{D}$ ، وبذلك كما نرى هناك سلسلة من العمليات المنطقية يجب أن تتم على الترتيب. وعلى ذلك فإن البوابات المنطقية المطلوبة لتمثيل التعبير البوليني $AB(C\overline{D} + EF)$ هي:

١. بوابة NOT لتمثيل المتغير $\overline{D}$.
٢. بوابتي AND لكل منهما مدخلان لتمثيل الحدين $C\overline{D}, EF$.
٣. بوابة OR ذات مدخلين لتمثيل الحد $(C\overline{D} + EF)$.
٤. بوابة AND لها ثلاثة مدخلات لتمثيل الخرج النهائي Y.

والدائرة المنطقية التي تمثل التعبير البوليني السابق موضحة في شكل (٢ -٢٠).



شكل (٢ -٢٠) الدائرة المنطقية للتعبير البوليني $\mathbf{AB(C\overline{D}+EF)}$.

٢ -١٣ تمثيل دائرة منطقية من خلال جدول الحقيقة

Implementation of a Logic Circuit via a Truth Table

سوف نتعرف في هذا الجزء على كيفية تمثيل دائرة منطقية من خلال جدول الحقيقة الخاص بها بدلا من التعبير البوليني، حيث يمكن لنا كتابة التعبير البوليني من جدول الحقيقة ومن ثم تمثيل الدائرة المنطقية. جدول (٢ -١٢) يبين جدول الحقيقة لدائرة منطقية ما، والمراد تمثيل هذه الدائرة والتي تحقق هذا الجدول. يمكن الحصول على التعبير البوليني من جدول الحقيقة كما يلي:

١. نحدد من جدول الحقيقة تشكيلة المدخلات التي تعطي الخرج $Y = ١$، ففي الصف الثالث من الجدول نجد أن الخرج $Y = ١$ حيث قيمة المدخلات هي $A = ٠, B = ١, C = ٠$، وتكتب بالتعبير البوليني على الشكل $\overline{A}B\overline{C}$ حيث يكتب المتغير برمزه إذا كان يساوي (١)، ويكتب بعكس رمزه إذا كان يساوي (٠)، وبالمثل فإن الخرج يساوي (١) في الصف السابع من الجدول والذي يكتب بالتعبير البوليني على الشكل $AB\overline{C}$.

المدخلات			الخرج
A	**B**	**C**	**Y**
٠	٠	٠	٠
٠	٠	١	٠
٠	١	٠	١
٠	١	١	٠
١	٠	٠	٠
١	٠	١	٠
١	١	٠	١
١	١	١	٠

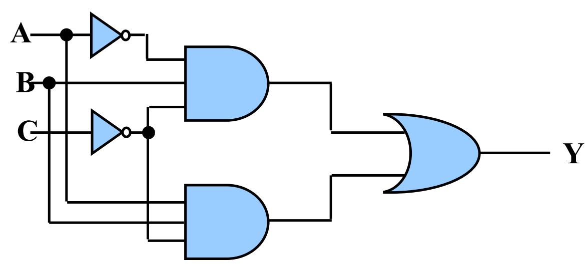
جدول (٢ -١٢) جدول الحقيقة لدائرة منطقية ما يراد تمثيلها.

٢. بتجميع التعبيرات البولينية التي تعطي الخرج $Y = ١$ عن طريق بوابة OR نحصل على:

$$Y = \overline{A}B\overline{C} + AB\overline{C}$$

الحد الأول في التعبير البوليني السابق $\overline{A}B\overline{C}$ يمكن تمثيله عن طريق تجميع المتغيرات الثلاثة $\overline{A}, B, \overline{C}$ على بوابة AND، والحد الثاني من التعبير البوليني $AB\overline{C}$ يمكن تمثيله عن طريق تجميع المتغيرات الثلاثة $A, B, \overline{C}$ على بوابة AND، وبتجميع الحدين الأول والثاني على بوابة OR يمكننا الحصول على التعبير البوليني للخرج Y.

والبوابات المنطقية المطلوبة لتمثيل التعبير البوليني السابق هي: بوابتان NOT لتمثيل كل من المتغيرين $\overline{A}, \overline{C}$؛ بوابتان AND ذات ثلاثة مدخلات لتمثيل الحدين $\overline{A}B\overline{C}$، $AB\overline{C}$، وبوابة OR بدخلين لنحصل منها على دالة الخرج النهائي $\overline{A}B\overline{C} + AB\overline{C}$، والدائرة المنطقية التي تمثل هذا التعبير البوليني موضحة في شكل (٢ -٢١).



شكل (٢ -٢١) الدائرة المنطقية للتعبير البوليني $\mathbf{\overline{A}B\overline{C} + AB\overline{C}}$.

مثال (٢ -٣): استنتج الدائرة المنطقية المطلوبة لتمثيل جدول الحقيقة الموضح في جدول (٢ -١٣).

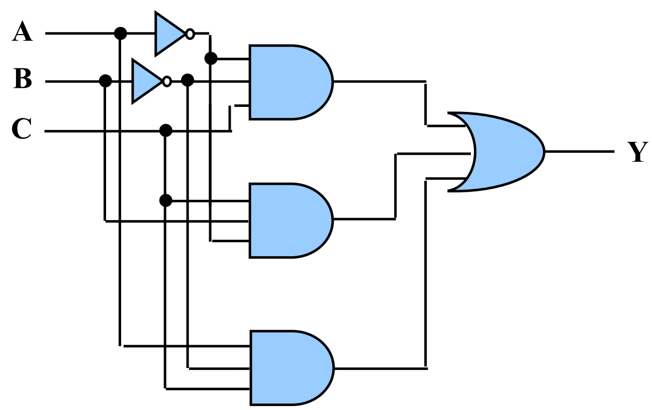
المدخلات			الخرج
A	**B**	**C**	**Y**
٠	٠	٠	٠
٠	٠	١	١
٠	١	٠	٠
٠	١	١	١
١	٠	٠	٠
١	٠	١	١
١	١	٠	٠
١	١	١	٠

جدول (٢ -١٣) جدول الحقيقة للدائرة المنطقية المراد تمثيلها.

الحل: التعبير البوليني لجدول الحقيقة المبين يمكن كتابته عن طريق تجميع الحدود التي تعطي الخرج Y = ١ (الحدود المظللة بالجدول) على بوابة OR كما يلي:

$$Y = \overline{A}\overline{B}C + \overline{A}BC + A\overline{B}C$$

ويكون التمثيل النهائي للدائرة كما هو موضح بشكل (٢ -٢٢).



شكل (٢ -٢٢) الدائرة المنطقية للتعبير البوليني $\overline{A}\overline{B}C + \overline{A}BC + A\overline{B}C$.

٢ -١٤ تحويل التعبير البوليني إلى جدول الحقيقة

Converting a Boolean Expression to a Truth Table

جدول الحقيقة ببساطة هو عبارة عن قائمة بالتشكيلات المحتملة لعدد المتغيرات وقيم الخرج المقابلة لها (٠ or١). وللتعبير البوليني المحتوي على متغيرين، هناك أربع تشكيلات مختلفة ($٤ = ٢^٢$)، وللتعبير المحتوي على ثلاثة متغيرات، هناك ثماني تشكيلات مختلفة ($٨ = ٢^٣$)، وهكذا.

لعمل جدول الحقيقة للتعبير البوليني، نبدأ بكتابة التشكيلات المختلفة حسب عدد المتغيرات الموجودة بالتعبير البوليني ثم نضع (١) في عمود الخرج (Y) لكل حد موجود في التعبير البوليني، ونضع (٠) أمام الحدود المتبقية، والمثال التالي يوضح ذلك.

مثال (٢ -٤): استنتج جدول الحقيقة للتعبير البوليني:

$$Y = \overline{A}\overline{B}\overline{C} + \overline{A}B\overline{C} + AB\overline{C} + ABC$$

الحل: هناك ثلاثة متغيرات (A, B, C) في التعبير البوليني المعطى، وبالتالي فهناك ثمانية احتمالات أو تشكيلات مختلفة لهذه المتغيرات كما هو موضح بالأعمدة الثلاثة على اليسار في الجدول (٢ -١٤).

القيم الثنائية لكل حد من الحدود الأربعة في التعبير البوليني هي:

$$\overline{A}B\overline{C} = 000,\ \overline{A}B\overline{C} = 010,\ AB\overline{C} = 110,\ ABC = 111$$

أمام كل من هذه القيم الثنائية يوضع (١) في عمود الخرج (Y) كما هو موضح بالجدول، ولكل التشكيلات الثنائية المتبقية يوضع (٠) في عمود الخرج (Y).

المدخلات			الخرج
A	B	C	Y
٠	٠	٠	١
٠	٠	١	٠
٠	١	٠	١
٠	١	١	٠
١	٠	٠	٠
١	٠	١	٠
١	١	٠	١
١	١	١	١

جدول (٢ -١٤) جدول الحقيقة للتعبير البوليني $\mathbf{Y = \overline{A}\overline{B}\overline{C} + \overline{A}B\overline{C} + AB\overline{C} + ABC}$.

٢ -١٥ تبسيط التعبيرات البولينية باستخدام الجبر البوليني

Simplification of Boolean Expressions Using Boolean algebra

تستخدم قواعد الجبر البوليني والتي سبق شرحها لتبسيط الدوال المنطقية (التعبيرات البولينية) وذلك لتمثيلها بأقل عدد من البوابات المنطقية، وكذلك بأقل عدد من المدخلات، ولذلك فإنه عند تمثيل هذه الدوال المنطقية عمليا، يجب أولا أن نضعها في أبسط صورة ممكنة لاقتصاديات التصميم، والمثال التالي يوضح كيفية إجراء عملية التبسيط.

مثال (٢ -٥): باستخدام قواعد الجبر البوليني بسط الدالة المنطقية الآتية:

$$Y = AB + A(A + C) + B(A + C)$$

الحل: الخطوة الأولى في عملية التبسيط هي فك الأقواس الموجودة بالدالة فنحصل على:

$$Y = AB + AA + AC + AB + BC$$

نعوض عن قيمة الحد AA بالمتغير A (راجع القاعدة رقم ٧ من قواعد الجبر البوليني) فتصبح الدالة:

$$Y = AB + A + AC + AB + BC$$

وبتطبيق القاعدة رقم ٥ حيث $A + A = A$، فإن $AB + AB = AB$، وتصبح الدالة:

$$Y = AB + A + AC + BC$$

وبأخذ المتغير A عامل مشترك بين الحد الأول والثاني والثالث فنحصل على:

$$Y = A(B + 1 + C) + BC$$

وبتطبيق القاعدة رقم ٢ حيث $A + ١ = ١$، نجد أن:

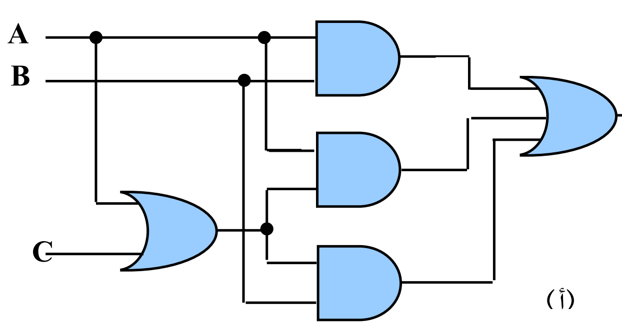
$$Y = A \bullet ١ + BC$$

وأخيرا بتطبيق القاعدة رقم ٤ حيث $A \bullet ١ = A$، نحصل على:

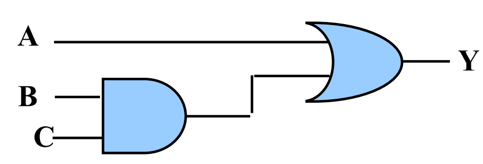
$$Y = A + BC$$

عند هذه المرحلة فإن التعبير البوليني قد تم وضعه في أبسط صورة ممكنة. يجب أن نلاحظ هنا أنه عند اكتساب الخبرة في تطبيق قواعد الجبر البوليني فليس من الضروري تبسيط الدالة على شكل خطوات، ولكننا نبين هنا فقط كيفية الوصول إلى الصورة النهائية للدالة المبسطة وما هي القواعد التي تم استخدامها.

شكل (٢ -٢٣) يوضح كيف أمكن تمثيل الدالة بعد تبسيطها بأقل عدد ممكن من البوابات حيث أمكن تمثيلها باستخدام بوابتين فقط (الشكل(ب))، بينما أحتاج تمثيل الدالة الأصلية قبل التبسيط إلى خمس بوابات (الشكل(أ)).



(أ)



(ب)

شكل (٢ -٢٣) تمثيل الدالة المنطقية لمثال (٢ -٥) قبل وبعد تبسيطها.

ومن المهم التحقق من أن هاتين الدائرتين متكافئتان، بمعنى أنه لأي تشكيلة من المدخلات A, B, C، نحصل على نفس الخرج من الدائرتين.

مثال (٢ -٦): ضع التعبير البوليني الآتي في أبسط صورة ثم ارسم الدائرة المنطقية للتعبير قبل وبعد التبسيط.

$$Y = \overline{A}\overline{B}\overline{C} + \overline{A}\overline{B}C + \overline{A}BC + ABC$$

الحل: بأخذ الحدين الأول والثاني مع بعضهما ، وكذلك الحدين الثالث والرابع، نحصل على:

$$\begin{aligned} Y &= (\overline{A}\overline{B}\overline{C} + \overline{A}\overline{B}C) + (\overline{A}BC + ABC) \\ &= \overline{A}\overline{B}(\overline{C} + C) + BC(\overline{A} + A) \end{aligned}$$

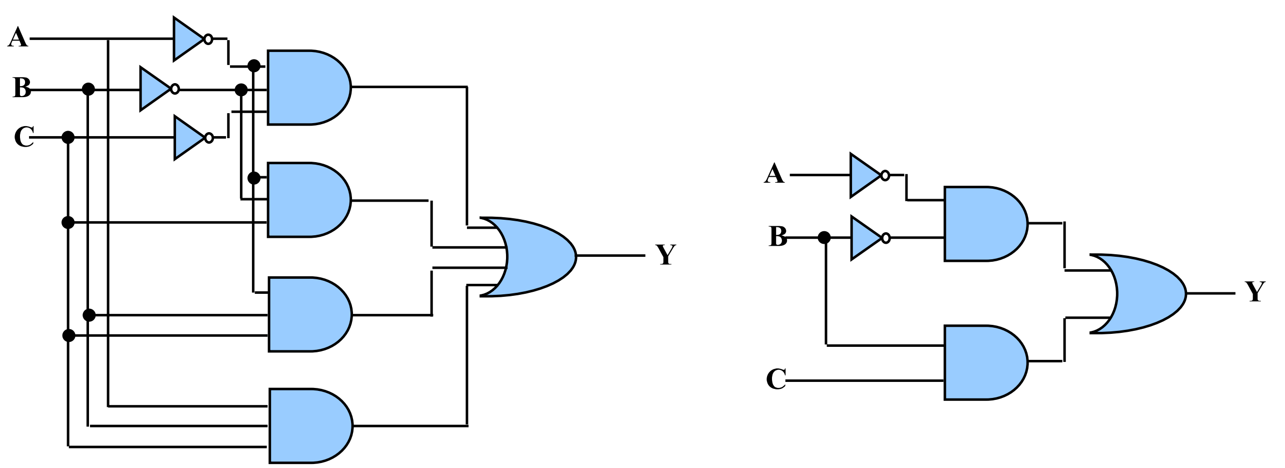
وبتطبيق القاعدة رقم ٦ نحصل على:

$$Y = \overline{A}\overline{B} \bullet 1 + BC \bullet 1$$

ثم بتطبيق القاعدة رقم ٤ نحصل على الصورة النهائية للتعبير البوليني وهي:

$$Y = \overline{A}\overline{B} + BC$$

شكل (٢ -٢٤) يوضح تمثيل التعبير البوليني بالبوابات قبل وبعد عملية التبسيط.

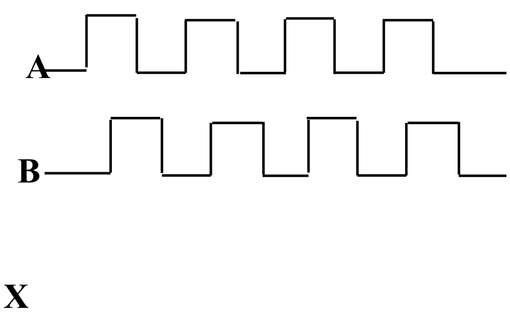


(أ) (ب)

شكل (٢ -٢٤) تمثيل الدالة المنطقية لمثال (٢ -٦) قبل وبعد تبسيطها.

تدريبــــات

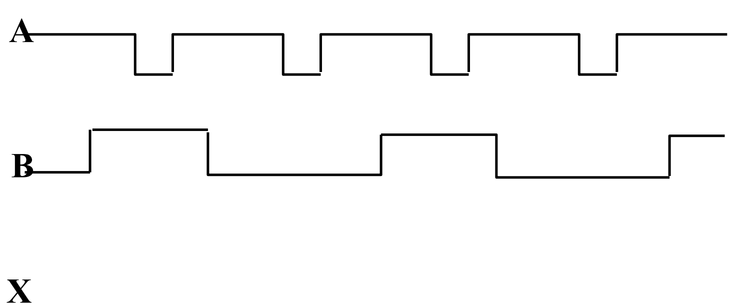
١) ارسم شكل المخطط الزمني للخرج X لبوابة AND ذات المدخلين A,B ، إذا كان شكل نبضات الدخل على المدخلين موضح في شكل -١.



شكل -١

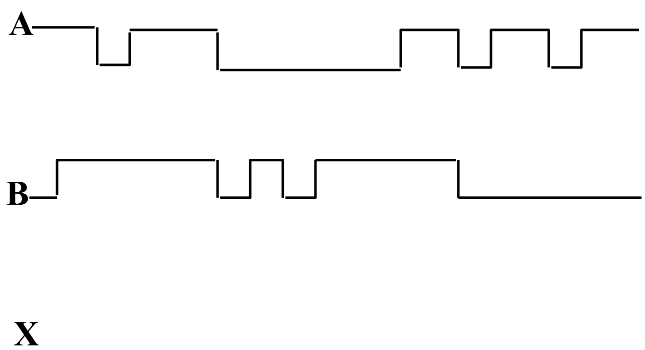
٢) ارسم شكل المخطط الزمني للخرج X لبوابة OR ذات المدخلين A,B ، إذا كان شكل نبضات الدخل على المدخلين موضح في شكل -١.

٣) ارسم شكل المخطط الزمني للخرج X لبوابة NAND ذات المدخلين A,B ، إذا كان شكل نبضات الدخل على المدخلين موضح في شكل -٢.



شكل -٢

٤) ارسم شكل المخطط الزمني للخرج X لبوابة NOR ذات المدخلين A,B ، اذا كان شكل نبضات الدخل على المدخلين موضح في شكل -٣.

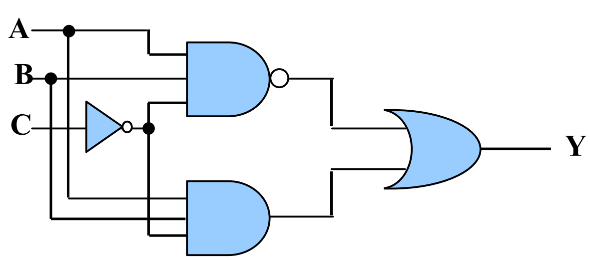


شكل -٣

٥) ارسم شكل المخطط الزمني للخرج X لبوابة XOR ذات المدخلين A,B ، اذا كان شكل نبضات الدخل على المدخلين موضح في شكل -٣.

٦) ارسم شكل المخطط الزمني للخرج X لبوابة XNOR ذات المدخلين A,B ، اذا كان شكل نبضات الدخل على المدخلين موضح في شكل -٣.

٧) اكتب التعبير البوليني للدائرة الموضحة في شكل -٤.



شكل -٤

٨) ارسم الدائرة المنطقية لكل من التعبيرات المنطقية الآتية:

a) $A\overline{B} + \overline{A}B$ b) $AB + \overline{AB} + \overline{A}BC$

c) $\overline{A}B(C + \overline{D})$ d) $A + B[C + D(B + \overline{C})]$

٩) استنتج الدائرة المنطقية لتمثيل جدول الحقيقة الموضح.

المدخلات			الخرج
A	**B**	**C**	**Y**
٠	٠	٠	٠
٠	٠	١	١
٠	١	٠	٠
٠	١	١	١
١	٠	٠	٠
١	٠	١	١
١	١	٠	٠
١	١	١	١

١٠) استنتج جدول الحقيقة للتعبيرات البولينيه الآتية:

a) $(A + B)C$ b) $(A + B)(\overline{B} + C)$

c) $A(AC + \overline{A}B)$ d) $A(A + \overline{A}B)$

١١) باستخدام قواعد الجبر البوليني بسط التعبيرات الآتية:

a) $(A + \overline{B})(A + C)$ b) $\overline{A}B + \overline{A}B\overline{C} + \overline{A}BCD + \overline{A}B\overline{C}\overline{D}E$

b) $(A + \overline{A})(AB + AB\overline{C})$ d) $AB + (\overline{A} + \overline{B})C + AB$

دوائر منطقية

الدوائر المنطقية التوافقية

الدوائر المنطقية التوافقية

٣

الأهداف العامة للوحدة

عندما تكمل هذه الوحدة يكون لديك القدرة على:

- معرفة نظريتي ديمورجان.
- معرفة الخواص العامة للبوابة NAND والبوابة NOR.
- تمثيل الدوائر المنطقية التوافقية باستخدام بوابات NAND و NOR.
- تبسيط التعبيرات البولينية باستخدام خرائط كارنوف.
- معرفة وتمثيل دوائر الجمع والطرح الثنائي.

٣ -١ مقدمة Introduction

في الوحدة السابقة تمت دراسة البوابات المنطقية كأساسيات منفردة، واستعرضنا كيفية تصميم الدوائر المنطقية البسيطة باستخدام هذه البوابات. عندما يتم توصيل البوابات المنطقية مع بعضها البعض لتعطي لنا خرج محدد لعدد ما من تشكيلات المدخلات أو المتغيرات، مع عدم وجود عناصر تخزين، فإن الدائرة التي نحصل عليها تُصنف كدائرة منطقية توافقية. في الدوائر المنطقية التوافقية، يكون مستوى الخرج (٠ أو ١) في أي لحظة معتمداً فقط على مستوى المدخلات للدائرة.

في هذه الوحدة سوف نتناول بالدراسة كيفية تمثيل الدوائر المنطقية التوافقية باستخدام البوابات NAND والبوابات NOR فقط مع دراسة بعض النظريات والتي تساعدنا في عملية التمثيل بهذه البوابات. وسوف نتناول بالتحليل أيضاً طريقة التبسيط للتعبيرات البولينية باستخدام خريطة كارنوف (Karnaugh-Map) والتي يطلق عليها أيضاً اسم خريطة – K (K–map).

في نهاية هذه الوحدة سوف نقوم بدراسة وتحليل وتصميم الدوائر المنطقية التوافقية لعمليات الجمع والطرح الثنائي بأنواعها.

٢ -٣ نظريات ديمورجان Demorgan's Theorems

نظريات ديمورجان تعتبر جزءً هاماً من الجبر البوليني، فهذه النظريات تستخدم لتحويل التعبيرات الجبرية من وضعية AND الأساسية إلى وضعية OR وبالعكس. كما تسمح لنا بحذف العلامات الفوقية (bars) من المتغيرات المتعددة، ويمكن كتابة نظريتا ديمورجان لمتغيرين على الشكل التالي:

نظرية ديمورجان الأولى: $\overline{A + B} = \overline{A} \bullet \overline{B}$

نظرية ديمورجان الثانية: $\overline{A \bullet B} = \overline{A} + \overline{B}$

النظرية الأولى تغير من وضعية OR الأساسية إلى وضعية AND كما هو موضح في شكل (٣ -١) حيث تكافئ البوابة NOR في الطرف الأيسر البوابة AND ولكن بمدخلين معكوسين في الطرف الأيمن حيث تقوم الدائرة الصغيرة في المدخل مقام بوابة العاكس.

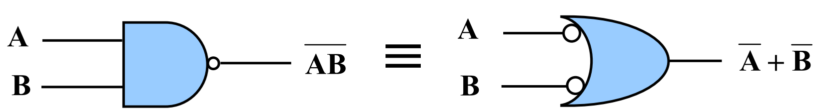
ويمكن إثبات هذه النظرية عن طريق جدول الحقيقة كما هو مبين في الجدول (٣ -١). يطلق على البوابة التي في الطرف الأيمن اسم بوابة AND السالبة (negative AND).

شكل (٣ -١) التغير من وضعية OR إلى وضعية AND.

المدخلات		الخرج	
A	B	$\overline{A+B}$	$\overline{A} \bullet \overline{B}$
٠	٠	١	١
٠	١	٠	٠
١	٠	٠	٠
١	١	٠	٠

جدول (٣ -١) اثبات نظرية ديمورجان الأولى.

وتغير النظرية الثانية من وضعية AND الأساسية إلى وضعية OR كما هو موضح في شكل (٣ -٢) حيث تكافئ البوابة NAND في الطرف الأيسر البوابة OR بمدخلين معكوسين في الطرف الأيمن (تقوم الدائرة الصغيرة في الدخل مقام بوابة العاكس)، ويمكن أيضاً إثبات هذه النظرية عن طريق جدول الحقيقة المبين في الجدول (٣ -٢). ويطلق أيضاً على البوابة التي على اليسار اسم بوابة OR السالبة (negative OR).



شكل (٣ -٢) التغير من وضعية AND إلى وضعية OR.

المدخلات		الخرج	
A	B	$\overline{A \bullet B}$	$\overline{A} + \overline{B}$
٠	٠	١	١
٠	١	٠	٠
١	٠	٠	٠
١	١	٠	٠

جدول (٣ -٢) اثبات نظرية ديمورجان الثانية.

نظريات ديمورجان يمكن تطبيقها أيضاً على التعبيرات البولينية والتي لها أكثر من متغيرين. والأمثلة الآتية توضح كيفية تطبيق نظريات ديمورجان على ثلاثة متغيرات وأربعة متغيرات.

مثال (٣ -١): طبق نظريات ديمورجان على التعبير البوليني التالي:

$$Y = \overline{(A+\overline{B}+\overline{C})\bullet(\overline{A}+B+\overline{C})}$$

الحل:

$$\begin{aligned}
Y &= \overline{(A+\overline{B}+\overline{C})\bullet(\overline{A}+B+\overline{C})} \\
&= \overline{(A+\overline{B}+\overline{C})}+\overline{(\overline{A}+B+\overline{C})} \\
&= \overline{A}\,\overline{\overline{B}}\,\overline{\overline{C}}+\overline{\overline{A}}\,\overline{B}\,\overline{\overline{C}} = \overline{A}BC+A\overline{B}C
\end{aligned}$$

مثال (٣ -٢): طبق نظريات ديمورجان على التعبير البوليني التالي:

$$Y = \overline{(\overline{A}+B)+CD}$$

الحل:

$$\begin{aligned}
Y &= \overline{(\overline{A}+B)+CD} \\
&= \overline{(\overline{A}+B)}.\overline{CD} \\
&= (\overline{\overline{A}}.\overline{B})(\overline{C}+\overline{D}) \\
&= A\overline{B}(\overline{C}+\overline{D})
\end{aligned}$$

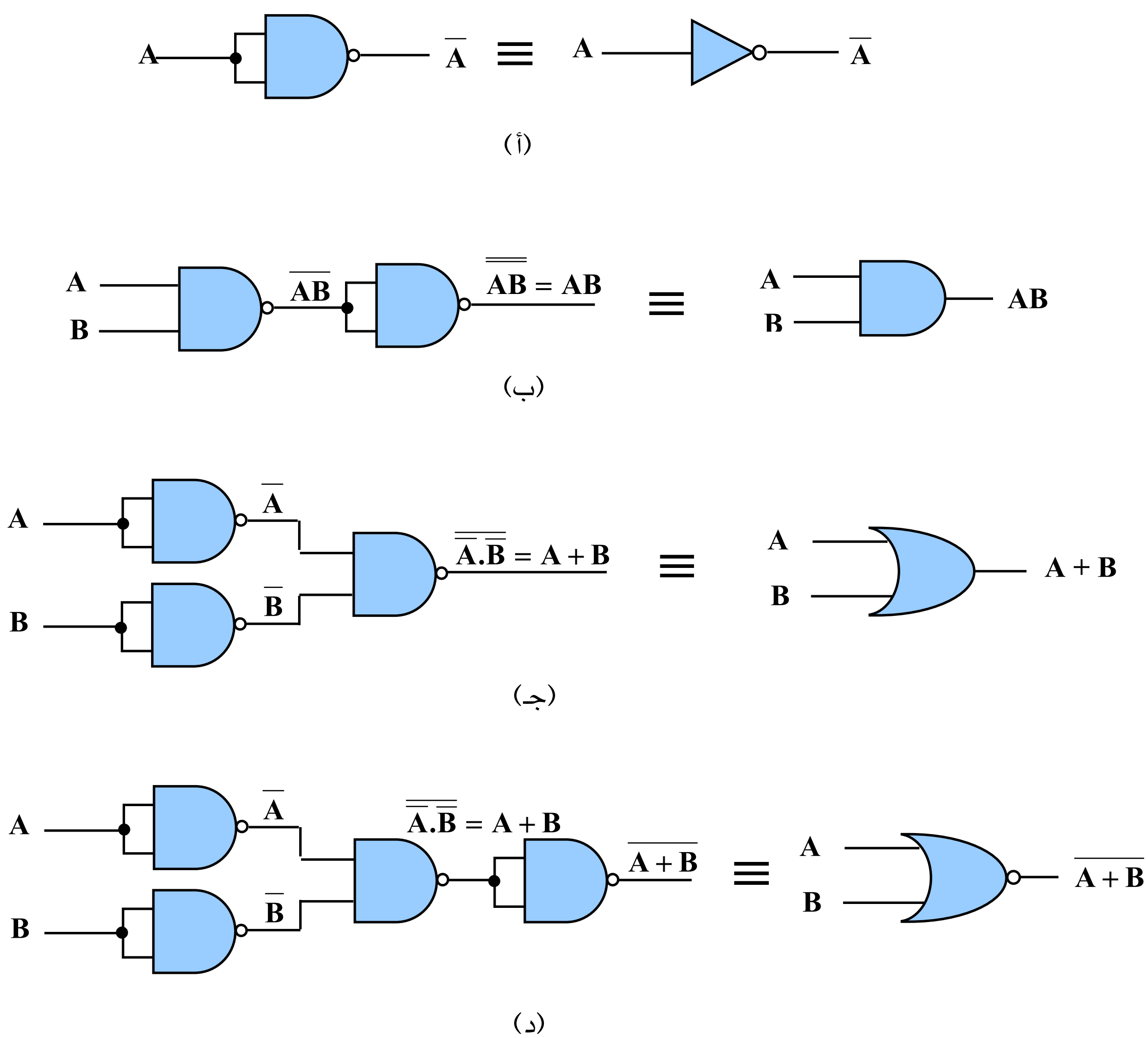
٣ -٣ الخواص العامة لبوابات NOR , NAND

The Universal Property of NAND and NOR Gates

في الوحدة السابقة استعرضنا كيفية تمثيل الدوائر المنطقية باستخدام بوابات AND، وبوابات OR، والعواكس. وهنا سوف نناقش استخدام بوابات NAND وبوابات NOR كبوابات عامة (Universal Gates) لتمثيل أي تعبير بوليني. ومعنى كلمة بوابة عامة يعني أنه يمكن استخدامها كعاكس وتركيبة من بوابات NAND يمكننا استخدامها في تمثيل بوابة AND، وكذلك NOR. وبالمثل فمعنى كلمة بوابة NOR عامة تعني أنه يمكن استخدامها كعاكس وتركيبة من بوابات NOR يمكننا إستخدامها في تمثيل بوابة AND، OR وكذلك NAND.

٣ -٣ -١ البوابة NAND كعنصر منطقي عام NAND gate as a Universal Logic Element

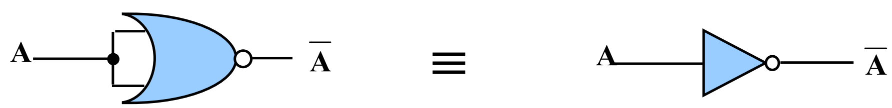
البوابة NAND هي بوابة عامة لأنه يمكن استخدامها في تنفيذ عملية العاكس، وعملية AND، وعملية OR، وكذلك عملية NOR. والعاكس يمكن بناؤه من البوابة NAND عن طريق توصيل جميع المدخلات في مدخل واحد كما هو موضح في الشكل ٣ -٣ (أ) وذلك لبوابة NAND ذات مدخلين. ويمكن توليد عملية AND باستخدام بوابات NAND فقط كما هو موضح في شكل ٣ -٣(ب). والبوابة OR يمكن بناؤها باستخدام بوابات NAND كما في شكل ٣ -٣(جـ). وأخيراً البوابة NOR يمكن بناءها كما هو موضح في شكل ٣ -٣(د).



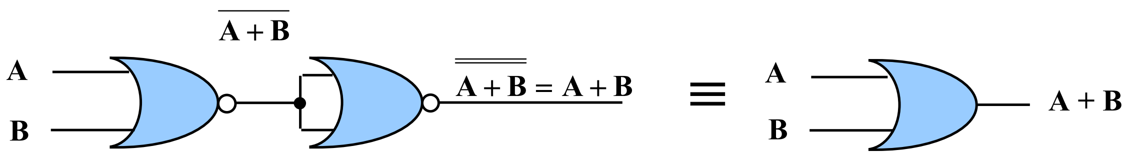
شكل (٣ -٣) التطبيق العام لبوابات NAND.

٣ -٣ -٢ البوابة NOR كعنصر منطقي عام NOR Gate as a Universal Logic Element

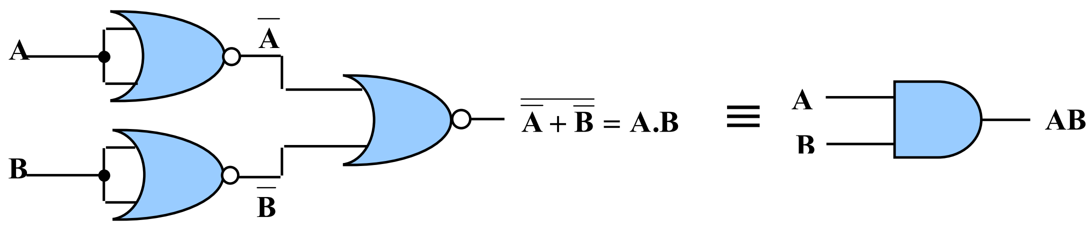
مثل بوابة NAND، فإن البوابة NOR يمكن استخدامها لبناء بوابات عاكس، AND، OR، وكذلك بوابة NAND. شكل (٣ -٤) يوضح كيفية توصيل البوابة NOR لتقوم بعمل بوابة NOTوبوابة OR وبوابة وكذلك بوابة NAND.



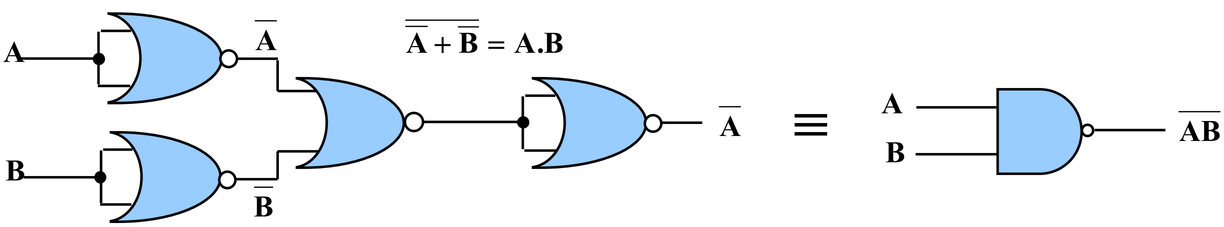
(أ)



(ب)



(جـ)



(د)

شكل (٣ -٤) التطبيق العام لبوابات NOR.

٣ -٤ تصميم الدوائر المنطقية التوافقية باستخدام بوابات NAND ، NOR
Design of Combinational Logic Circuits using NAND and NOR Gates

سوف نستعرض هنا كيفية استخدام بوابات NAND، وبوابات NOR وذلك لتمثيل الدوال المنطقية مع الأخذ بعين الاعتبار أن البوابة NAND تكافئ البوابة OR السالبة (Negative-OR) ، والبوابة NOR تكافئ البوابة AND السالبة (Negative - AND). كما سوف نري أنه باستخدام بوابتي OR، AND السالبتين أنه بالإمكان قراءة المخطط المنطقي (Logic diagram) للدائرة.

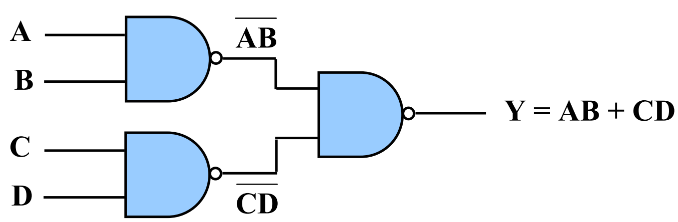
٣ -٤ -١ التصميم باستخدام بوابة NAND   NAND Logic

كما تعلمنا سابقاً، أن بوابة NAND تؤدي دالة NAND أو دالة OR السالبة، لأنه باستخدام نظرية ديمورجان الثانية:

$$\overline{A \bullet B} = \overline{A} + \overline{B}$$

NAND   Negative-OR

فلنأخذ على سبيل المثال الدائرة المنطقية الموضحة في شكل (٣ -٥).



شكل (٣ -٥) دائرة منطقية ممثلة باستخدام بوابات NAND فقط.

التعبير البوليني للخرج (Y) لهذه الدائرة يمكن استنتاجه كما في الخطوات الآتية:

$$Y = \overline{(\overline{AB})(\overline{CD})}$$

وبتطبيق نظرية ديمورجان الثانية نحصل على:

$$Y = \overline{\overline{AB}} + \overline{\overline{CD}}$$

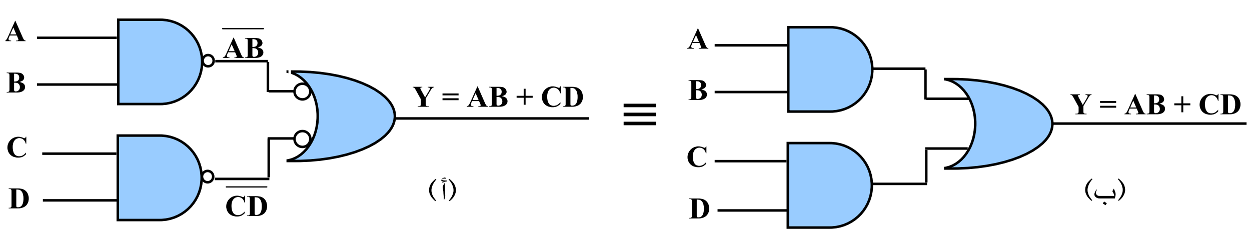
وبحذف الإشارات الفوقية (bars) نحصل على ما يلي:

$$Y = AB + CD$$

نلاحظ أنه في آخر خطوة للحصول على الخرج (Y)، AB+CD ، في شكل بوابتي AND وبوابة OR. هذا الشكل للتعبير البوليني للخرج (Y) يبين لنا أن البوابتين NAND على اليمين في

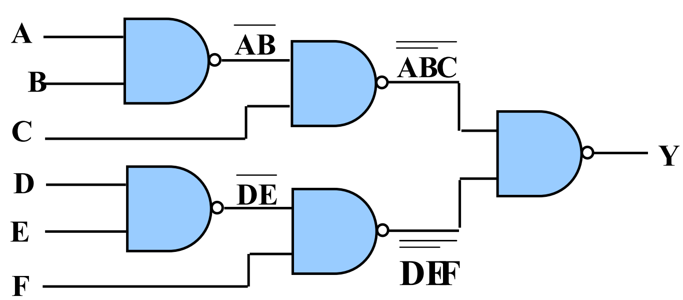
شكل(٣ -٥) يقومان بعمل بوابتي AND وأن بوابة NAND الثالثة تقوم بعمل بوابة OR. ويمكن تمثيل نفس التعبير البوليني للخرج (Y) كما في الشكل ٣ -٦(أ) حيث تم استبدال البوابة NAND على اليمين ببوابة OR السالبة. وحيث إن توصيل عاكسين على التوالي يلغيان بعضهما فإننا بذلك نحصل على الشكل ٣ -٦(ب)، وبالتالي فإن الدائرة في شكل (٣-٥) تكافئ الدائرة في شكل ٣ -٦(ب)، ويقال أن:

(NAND-NAND-NAND) تكافئ (AND-AND-OR)



شكل (٣ -٦) إثبات أن AND-AND-OR تكافئ الدائرة في شكل (٣ -٥).

شكل (٣ -٧) يوضح دائرة منطقية ممثلة عن طريق بوابات NAND والمطلوب إعادة هذا المخطط المنطقي باستخدام بوابات OR -السالبة.

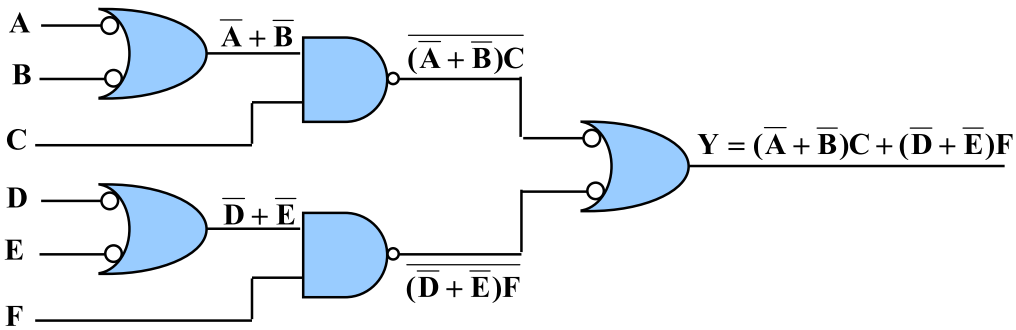


شكل (٣ -٧) الدائرة المنطقية المطلوب تمثيلها باستخدام بوابات OR -السالبة.

نحصل أولا على معادلة الخرج (Y) للدائرة في شكل (٣ -٧):

$$F = \overline{\overline{[(\overline{AB})C]} \bullet \overline{[(\overline{DE})F]}}$$
$$= \overline{\overline{[(\overline{A}+\overline{B})C]} \bullet \overline{[(\overline{D}+\overline{E})F]}}$$
$$= \overline{\overline{(\overline{A}+\overline{B})C}} + \overline{\overline{(\overline{D}+\overline{E})F}}$$
$$= (\overline{A}+\overline{B})C + (\overline{D}+\overline{E})F$$

وباستخدام بوابة OR -السالبة- المكافئة لبوابة NAND نحصل على الدائرة المكافئة كما في شكل (٣ -٨)، ويمكن كتابة معادلة الخرج (Y) مباشرة من خلال العمليات المنطقية لكل بوابة.



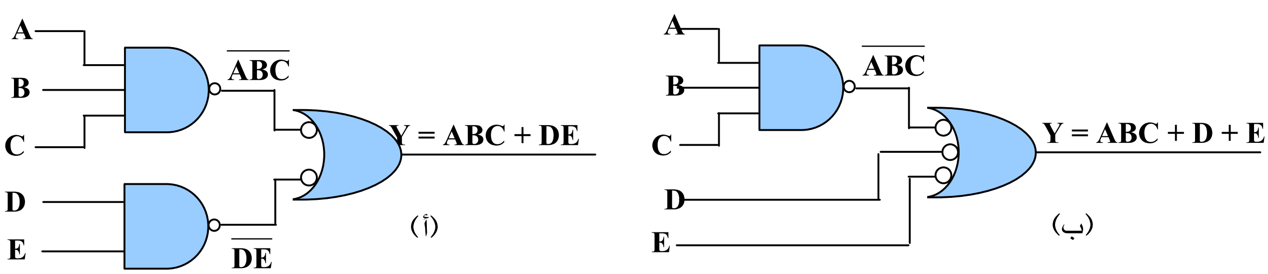
شكل (٣ -٨) الدائرة المكافئة لشكل (٣ -٧) باستخدام بوابات OR -السالبة.

مثال (٣ -٣): حقق كلا من التعبيرين المنطقيين الآتيين مستخدما بوابات NAND فقط:

(a) $Y = ABC + DE$

(b) $Y = ABC + \overline{D} + \overline{E}$

الحل: انظر إلى الشكل (٣ -٩).



شكل (٣ -٩) الدائرتان المكافئتان للتعبيرين المنطقيين لمثال (٣ -٣).

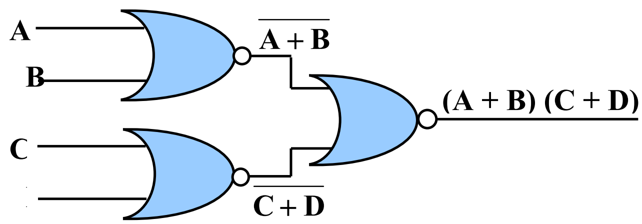
٣ -٤ -٢ التصميم باستخدام بوابة NOR   NOR Logic

كما ذكرنا سابقا أن البوابة NOR تؤدي دالة NOR أو دالة AND -السالبة لأنه باستخدام نظرية ديمورجان الثانية:

$$\overline{A+B} = \overline{A} \bullet \overline{B}$$

NOR   Negative-AND

فلنأخذ كمثال الدائرة المنطقية الموضحة في شكل (٣ -١٠).



شكل (٣ -١٠) دائرة منطقية ممثلة باستخدام بوابات NOR فقط.

ويمكن استنتاج التعبير البوليني لهذه الدائرة كما يلي:

$$Y = \overline{\overline{(A+B)} + \overline{(C+D)}}$$

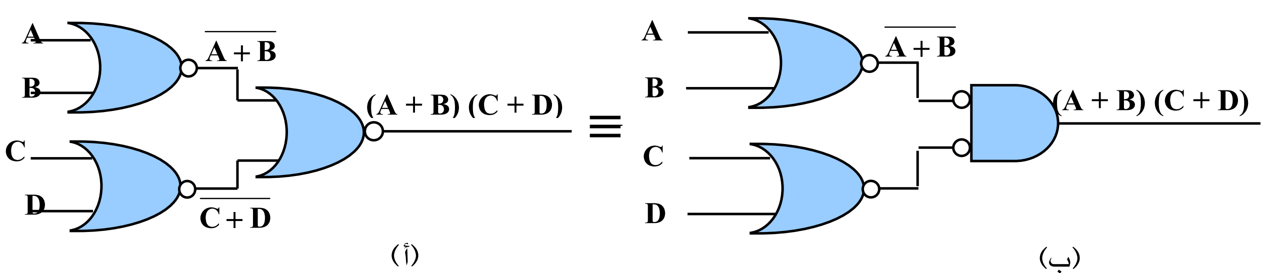
وبتطبيق نظرية ديمورجان الأولى نحصل على:

$$Y = \overline{\overline{(A+B)}} \bullet \overline{\overline{(C+D)}}$$

وبحذف الإشارات الفوقية نجد أن:

$$Y = (A+B) \bullet (C+D)$$

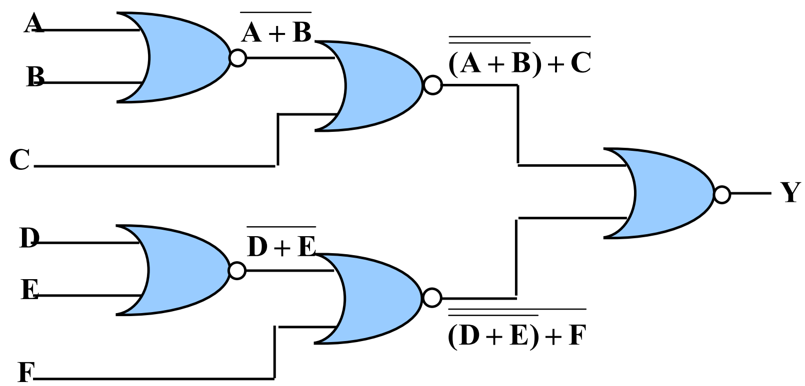
نلاحظ أن التعبير (A + B)(C + D) يتكون من بوابتي OR وبوابة AND، وهذا يوضح أن البوابتين على اليسار تكافئان بوابتي OR والبوابة على اليمين تكافئ بوابة AND كما هو موضح في شكل ٣ -١١(أ). وهذه الدائرة أعيد رسمها في الشكل ٣ -١١(ب) باستخدام بوابة AND -السالبة.



شكل (٣ -١١) الدائرة المكافئة لشكل (٣ -١٠) باستخدام بوابات AND -السالبة.

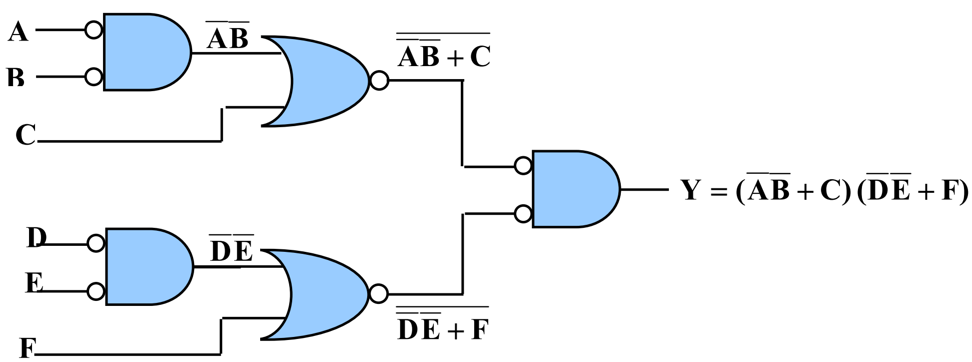
شكل (٣ -١٢) يوضح دائرة منطقية ممثلة ببوابات NOR، والمطلوب إعادة تمثيل الدائرة باستخدام بوابة AND -السالبة. نحصل أولا على الخرج (Y) للدائرة كما يلي:

$$Y = \overline{\overline{[\overline{(A+B)}+C]}+\overline{[\overline{(D+E)}+F]}}$$
$$= \overline{\overline{[\bar{A}\bar{B}+C]}+\overline{[\bar{D}\bar{E}+F]}}$$
$$= (\bar{A}\bar{B}+C)(\bar{D}\bar{E}+F)$$



شكل (٣ -١٢) دائرة منطقية ممثلة ببوابات NOR فقط.

وباستخدام بوابة AND -السالبة المكافئة لبوابة NOR نحصل على الدائرة في شكل (٣ -١٣).

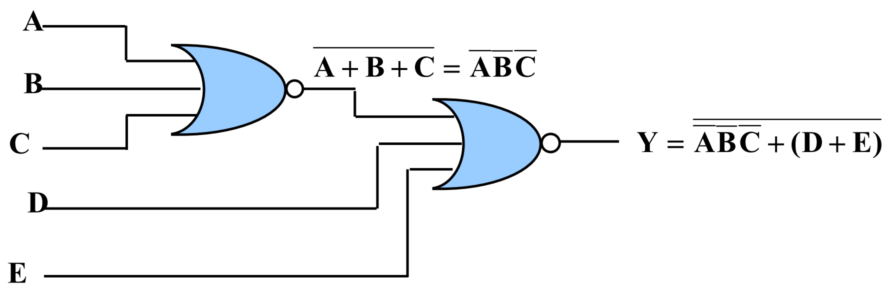


شكل (٣ -١٣) الدائرة المكافئة للدائرة في شكل (٣ -١٢).

مثال (٣ -٤): حقق التعبير المنطقي الآتي باستخدام بوابات NOR فقط:

الحل: انظر إلى الشكل (٣ -١٤).

$$Y = \overline{\overline{A}\,\overline{B}\,\overline{C} + (D + E)}$$



شكل (٣ -١٤) الدائرة المنطقية ممثلة باستخدام بوابات NOR فقط.

٣ -٥ خريطة كارنوف Karnaugh Map

خريطة كارنوف أو خريطة -K هي طريقة مرئية لتبسيط التعبيرات الجبرية، وإذا ما استخدمت بطريقة جيدة فسوف تعطي لنا التعبير البوليني في أبسط صورة ممكنة. وكما رأينا في الوحدة السابقة فإن استخدام قواعد الجبر البوليني لتبسيط تعبير جبري ما يعتمد إلى حد كبير على الإلمام بجميع قواعد الجبر البوليني وكذلك القابلية لتطبيقه، وعادة فإن المهارة غالباً تمثل عامل هام في التبسيط باستخدام قواعد الجبر المنطقي. من ناحية أخرى فإن خريطة كارنوف تقدم لنا طريقة سهلة للتبسيط.

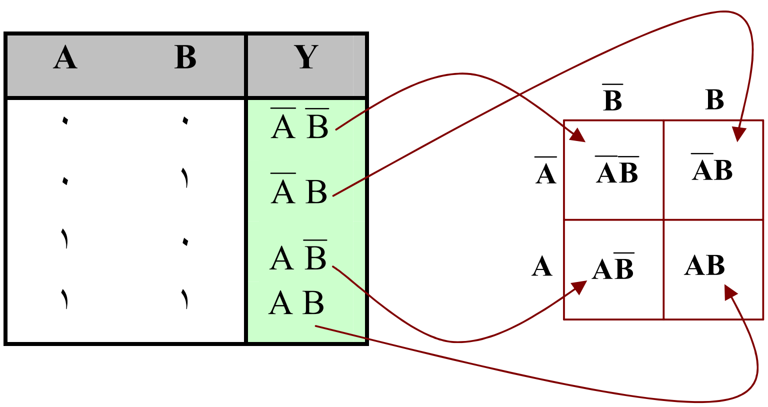
وخريطة كارنوف تماثل جدول الحقيقة لأنها تعطي لنا كل القيم المحتملة للمدخلات ونتيجة الخرج لكل قيمة. وبدلاً من تنظيمها على شكل أعمدة وصفوف مثل جدول الحقيقة، فإن خريطة كارنوف عبارة عن مصفوفة (array) من الخلايا (cells) ، وتمثل كل خلية القيمة الثنائية لإحدى تشكيلات المدخلات. وترتب الخلايا بطريقة تجعل عملية التبسيط للتعبير المعطى وتجميع الخلايا في غاية السهولة.

خريطة كارنوف يمكن استخدامها مع تعبيرات بولينية لها متغيران ، ثلاثة ، أربعة، أو خمسة متغيرات، ولكننا سنكتفي هنا بالشرح حتى أربعة متغيرات فقط لتوضيح أساسيات التبسيط. ويلاحظ أنه عند ازدياد عدد المتغيرات عن خمسة فأكثر فإن استخدام خريطة كارنوف يزداد صعوبة لذا يتم اللجوء إلى استخدام طرق أخرى خارج نطاق الحقيبة مثل طريقة كواين ماكلوسكي (Quine - McClusky) حيث يمكن استخدامها لعدد كبير من المتغيرات ويمكن برمجة هذه الطريقة على الحاسب بشكل سهل. عدد الخلايا في خريطة كارنوف يساوي عدد التشكيلات المحتملة

للمدخلات، ويماثل ذلك عدد الصفوف في جدول الحقيقة. ولعدد ثلاثة متغيرات يكون عدد الخلايا يساوي $8 = 2^3$ ولعدد أربعة متغيرات يكون عدد الخلايا يساوي $16 = 2^4$.

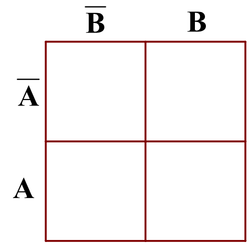
٣ -٦ التبسيط باستخدام خرائط كارنوف Simplification using Karnaugh-map

عرفنا سابقاً أن عدد الخلايا في خريطة كارنوف يعتمد على عدد المتغيرات (المدخلات). وكمثال في شكل (٣ -١٥)، هناك متغيران فقط هما (A، B) والمتمم لهما $(\overline{A},\overline{B})$ وبناء على ذلك فإن خريطة كارنوف تحتوي (كما في جدول الحقيقة لمتغيرين) فقط على أربعة تشكيلات (٠٠،٠١،١٠،١١).



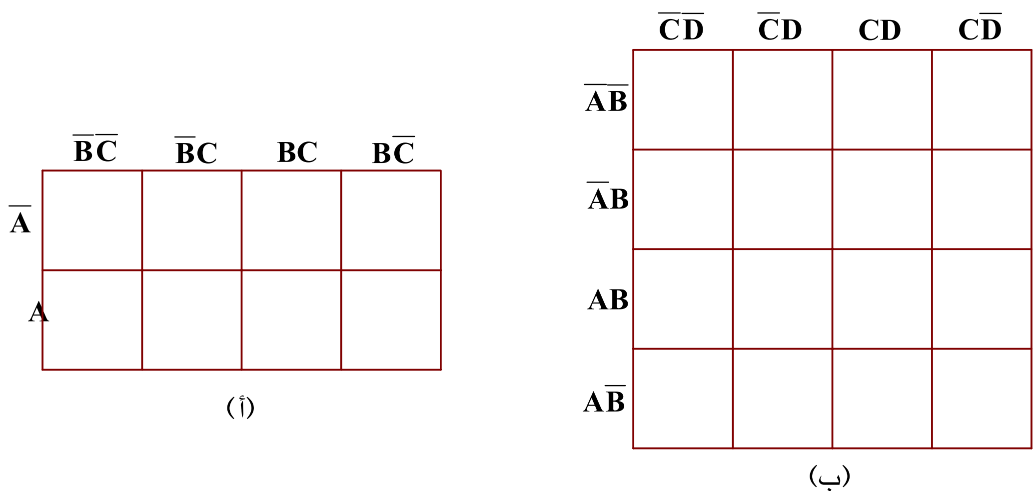
شكل (٣ -١٥) إعادة ترتيب جدول الحقيقة في خريطة كارنوف.

وكل خلية في خريطة كارنوف ذات المتغيرين تمثل واحد من الأربع تشكيلات للدخل. عملياً علامات الدخل (Input Labels) توضع خارج الخلايا كما هو موضح في شكل (٣ -١٦) وتطبق على كل من الصف والعمود للخلايا. فمثلاً، الصف الذي أمامه المتغير $\overline{A}$ يطبق على الخلايا العليا، بينما الذي أمامه A يطبق على الخلايا السفلى. ونرى في أعلى الخريطة المتغير $\overline{B}$ يطبق على الخلايا التي على اليسار، بينما المتغير B يطبق الخلايا التي على اليمين. وكمثال، فإن الخلية العليا التي على اليمين تمثل تشكيلة الدخل $\overline{A}B$.



شكل (٣ -١٦) خريطة كارنوف لمتغيرين (٤ = ٢^{٢} خلايا).

شكل ٣ -١٧(أ)، ٣ -١٧(ب) يوضحان هيئة خريطة كارنوف لثلاثة متغيرات (ثماني خلايا)، وأربعة متغيرات (ستة عشر خلية).

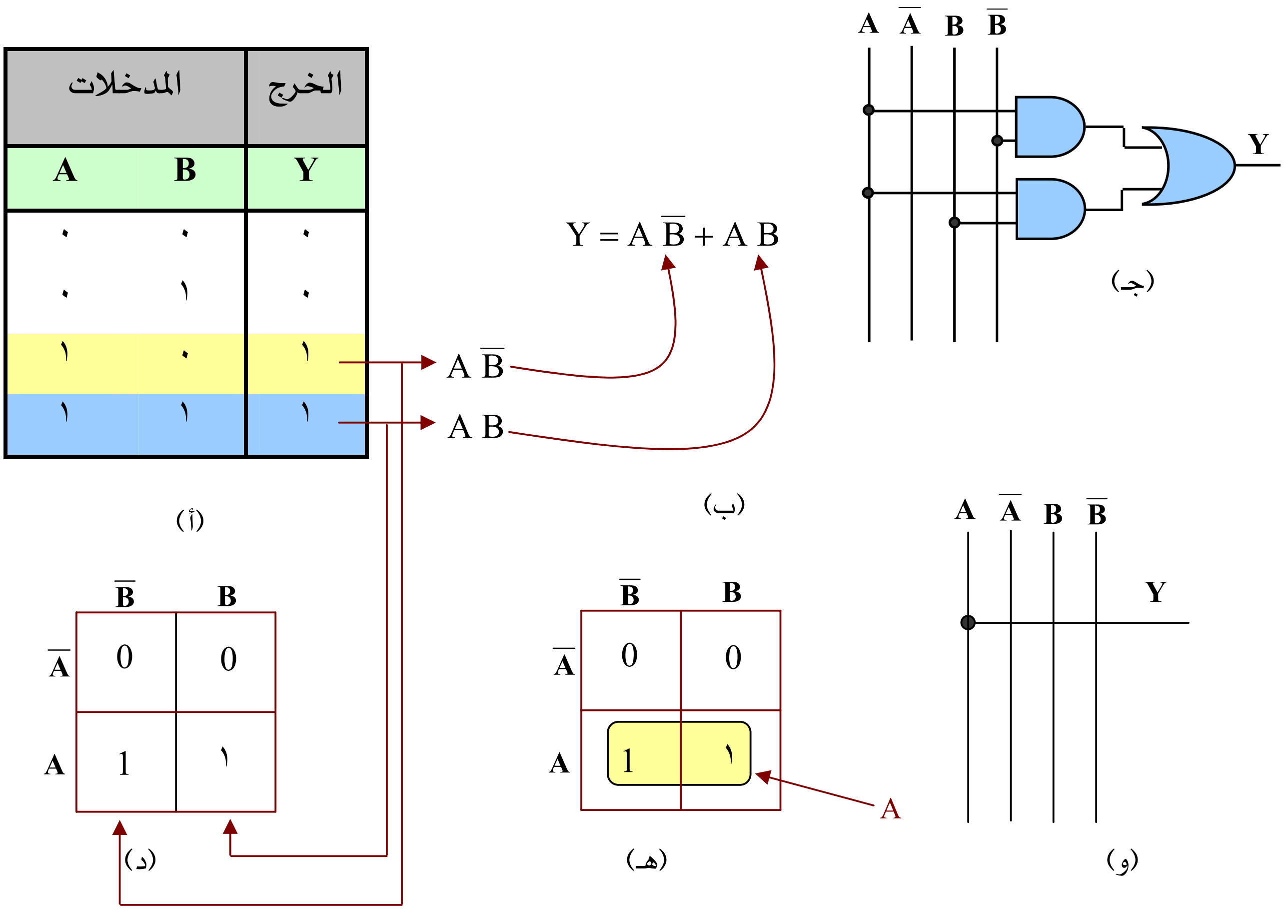


شكل (٣ -١٧) خريطة كارنوف لثلاثة واربعة متغيرات.

والآن بعد معرفتنا لكيفية إنشاء خريطة كارنوف، فسوف نرى كيف يمكن أن تستخدم لتبسيط الدوائر المنطقية. وكمثال على ذلك، نفترض أننا نريد تصميم دائرة منطقية لها جدول الحقيقة الموضح في شكل ٣ -١٨(أ).

الخطوة الأولى هي الحصول على التعبير البوليني من خلال جدول الحقيقة، وذلك بكتابة التشكيلة التي أمامها (١) في الخرج وبعد ذلك نجمع هذه التشكيلات باستخدام بوابة OR كما في شكل ٣ -١٨(ب).

الدائرة المنطقية المكافئة لهذه المعادلة موضحة في شكل ٣ -١٨(جـ). الخطوة التالية هي تمثيل هذا التعبير البوليني على خريطة كارنوف لمتغيرين كما نرى في شكل ٣ -١٨(د).



شكل (٣ -١٨) كيفية استخدام خريطة كارنوف في تبسيط دائرة منطقية.

عند تمثيل التعبير البوليني على خريطة كارنوف يجب أن نتذكر أن كل خلية تمثل تشكيلة من التشكيلات الأربع المحتملة للمدخلات في جدول الحقيقة. الخرج (١) في جدول الحقيقة يجب أن يظهر (١) في الخلية المكافئة له على خريطة كارنوف، والخرج (٠) في جدول الحقيقة يجب أن يظهر (٠) في الخلية المكافئة له على خريطة كارنوف. وبناءً على ذلك فإن (١) سوف يظهر في الخلية السفلى على اليسار (يمثل $A\bar{B}$)، وفي الخلية السفلى على اليمين (يمثل AB). والتشكيلات الأخرى للدخل $(\bar{A}B, \bar{A}\,\bar{B})$ وكلاهما يعطي (٠) في الخرج، وبناءً عليه يجب وضع (٠) في هاتين الخليتين العلويتين.

تبيسط المعادلات البولينية بصفة عامة يمكن الحصول عليه عن طريق تطبيق قاعدة المتممات (Complements)، والتي تقول أن $A + \bar{A} = 1$. والآن وبعد تمثيل المعادلة البولينية على خريطة كارنوف كما في شكل ٣ -١٨(د)، الخطوة التالية هي تجميع الحدود ثم نحدد العامل المشترك بينها.

فـاذا نظرنـا إلى خريطـة كـارنوف في شـكل ٣ -١٨(د) فسـوف نـرى أن الخلايـا المتجـاورة (adjacent cells) تختلف في متغير واحد فقط. وهذا يعني أننا لو حركنا أي منهما من مكانه إلى الخلية المجاورة له رأسياً أو أفقياً، فلن يحدث تغيير إلا في متغير واحد فقط. وبتجميع الخلايا المتجاورة المحتوية على (١) كما نرى من الشكل ٣ -١٨(هـ) فإنه يمكن تبسيط الخلايا باستخدام قاعدة المتممات وجعلها حد واحد. في هذا المثال الخلايا $AB, A\overline{B}$ تحتوي على B ، $\overline{B}$ وبالتالي يتم حذف هذه المتممات، وتكون النتيجة، A كما يلي:

$$Y = A\overline{B} + AB \text{ (الأزواج المجمعة)}$$

$$Y = A(\overline{B} + B)$$
$$= A \bullet 1 = A$$

هذا التحليل يمكن استنتاجه بدراسة جدول الحقيقة للدائرة الموضحه في شكل ٣ -١٨(أ) والذي نرى فيه أن الخرج (Y) يتبع تماماً الدخل (A). وبناء على ذلك تكون الدائرة المكافئة كما هو موضح في شكل ٣ -١٨(و).

مثال (٣ -٥): صمم دائرة منطقية في أبسط صورة لجدول الحقيقة الموضح في شكل ٣ -١٩(أ) مبيناً كل خطوة في عملية التبسيط.

الحل: لدينا هنا ثلاثة متغيرات، والخطوة الأولى هي رسم خريطة كارنوف لثلاثة متغيرات، كما هو موضح في شكل ٣ -١٩(ب).

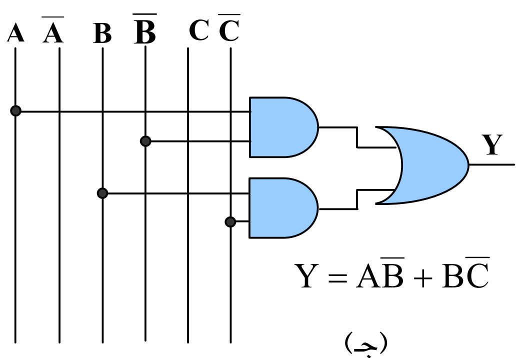
الخطوة الثانية أن ننظر إلى الخرج الذي يساوي (١) في جدول الحقيقة في شكل ٣ -١٩(أ) ثم نقوم بوضع هذه الآحاد في الخلايا المكافئة لها على خريطة كارنوف كما هو موضح في شكل ٣ -١٩(ب). وبعد وضع (٠) في الخلايا الفارغة المتبقية، نجمع الآحاد في شكل أزواج كما في شكل ٣ -١٩(ب) ، ثم نحدد من خلال الصف والعمود المتغيرات المشتركة في هذه المجموعات (الأزواج) لنرى أي متغير سوف يتم حذفه تبعاً لقاعدة المتممات. في المجموعة التي على اليمين $A, \overline{A}$ يتم حذفهم والنتيجة $\overline{B}C$ ، وفي المجموعة التي على اليسار يتم حذف $C, \overline{C}$ والنتيجة $A\overline{B}$.

والحدود السابقة المبسطة سوف تشكل لنا المعادلة البولينية المكافئة بعد التبيسط والدائرة المنطقية، كما نرى في شكل ٣ -١٩(جـ). وفي هذا المثال نرى أن المعادلة الأصلية تتكون من أربعة حدود كل حد منها يمثل بوابة AND بثلاثة مداخل مجمعة على بوابة OR بأربعة مداخل أي أن عدد المداخل الكلية يساوي ١٦ مدخلاً، وبعد التبسيط أصبحت الدائرة تتكون من حدين كل منهما ممثل

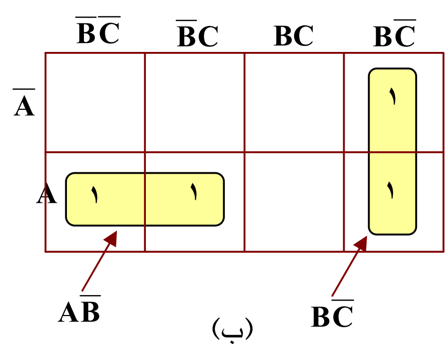
ببوابة AND بمدخلين مجمعين على بوابة OR بمدخلين أيضاً، وبالتالي يصبح عدد المداخل الكلية للدائرة بعد التبسيط يساوي ٦ مدخلات كما نرى في الشكل ٣ -١٩(جـ).

المدخلات			الخرج
A	B	C	Y
٠	٠	٠	٠
٠	٠	١	٠
٠	١	٠	١
٠	١	١	٠
١	٠	٠	١
١	٠	١	١
١	١	٠	١
١	١	١	٠

(أ)



(جـ)

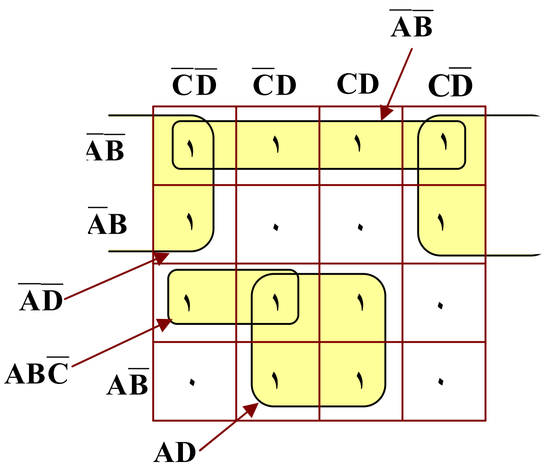


(ب)

شكل (٣ -١٩) تصميم دائرة منطقية باستخدام خريطة كارنوف.

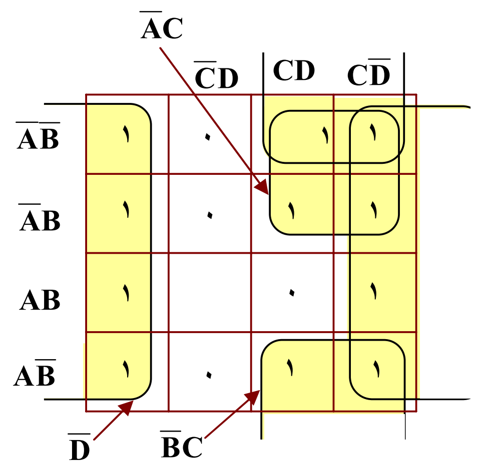
الآحاد (1's) في خريطة كارنوف يمكن أن تجمع كأزواج (مجموعات من اثنين) أو مجموعات من أربعة ، أو ثمانية، أو ستة عشر وهكذا لكل القوى ٢. شكل (٣ -٢٠) يوضح بعض الأمثلة للتجميع، وكيف أن خريطة كارنوف تستخدم لتبسيط التعبيرات البولينية الكبيرة. لاحظ أن المجموعات الكبيرة أي التي تحتوي على عدد كبير من الآحاد (1's) تعطي لنا حد صغير وعليه تكون البوابات المستخدمة في التصميم لها مدخلات قليلة. ولهذا السبب يجب أن نبدأ بالبحث عن المجموعات التي تحتوي على أكبر عدد من الآحاد، فإن لم نجد نبحث عن الأقل وهكذا (بمعنى أننا نبحث عن المجموعات التي تحتوي

على ثماني آحاد ، فإن لم نجد نبحث عن المجموعات التي تحتوي على أربعة آحاد ، وأخيراً فإن لم نجد نبحث عن المجموعات التي تحتوي على زوج من الآحاد).



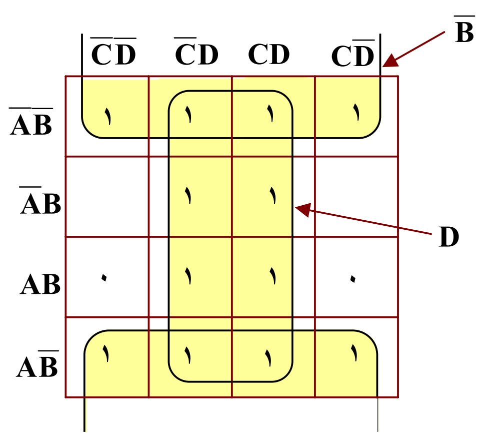
$$Y = \overline{A}\,\overline{B}\,\overline{C}\,\overline{D} + \overline{A}\,\overline{B}\,\overline{C}D + \overline{A}\,\overline{B}CD + \overline{A}\,\overline{B}C\overline{D}$$
$$+ \overline{A}B\overline{C}\,\overline{D} + \overline{A}B C\overline{D} + AB\overline{C}\,\overline{D} + AB\overline{C}D$$
$$+ ABCD + A\overline{B}\,\overline{C}D + A\overline{B}CD \quad \text{(قبل التبسيط)}$$
$$Y = AB\overline{C} + AD + \overline{A}B\overline{D} + \overline{A}\,\overline{B} \quad \text{(بعد التبسيط)}$$

(أ)



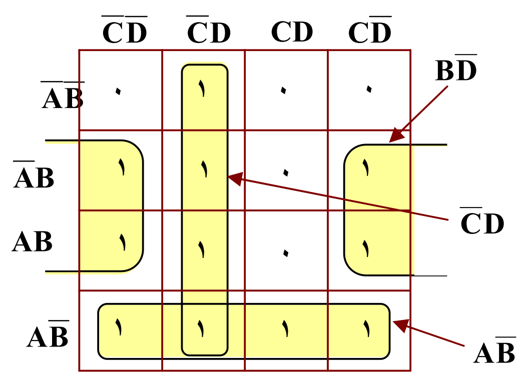
$$Y = \overline{A}\,\overline{B}\,\overline{C}\,\overline{D} + \overline{A}\,\overline{B}CD + \overline{A}\,\overline{B}C\overline{D} + \overline{A}B\overline{C}\,\overline{D}$$
$$+ \overline{A}BCD + \overline{A}BC\overline{D} + AB\overline{C}\,\overline{D} + ABC\overline{D}$$
$$+ A\overline{B}\,\overline{C}\,\overline{D} + A\overline{B}CD + A\overline{B}C\overline{D} \quad \text{(قبل التبسيط)}$$
$$Y = \overline{A}C + \overline{B}C + \overline{D} \quad \text{(بعد التبسيط)}$$

(ب)



$$Y = \overline{A}\,\overline{B}\,\overline{C}\,\overline{D} + \overline{A}\,\overline{B}\,\overline{C}D + \overline{A}\,\overline{B}CD + \overline{A}\,\overline{B}C\overline{D}$$
$$+ \overline{A}B\overline{C}D + \overline{A}BCD + A\overline{B}CD + ABCD$$
$$+ A\overline{B}\,\overline{C}\,\overline{D} + A\overline{B}\,\overline{C}D + AB\overline{C}D + A\overline{B}C\overline{D} \quad \text{(قبل التبسيط)}$$
$$Y = \overline{B} + D \quad \text{(بعد التبسيط)}$$

(حـ)



$$Y = \overline{A}\,\overline{B}\,\overline{C}D + \overline{A}B\overline{C}\,\overline{D} + \overline{A}B\overline{C}D + \overline{A}BC\overline{D}$$
$$+ AB\overline{C}\,\overline{D} + AB\overline{C}D + ABC\overline{D} + A\overline{B}\,\overline{C}\,\overline{D}$$
$$+ A\overline{B}\,\overline{C}D + A\overline{B}CD + A\overline{B}C\overline{D} \quad \text{(قبل التبسيط)}$$
$$Y = \overline{C}D + A\overline{B} + B\overline{D} \quad \text{(بعد التبسيط)}$$

(د)

شكل (٣ -٢٠) أمثلة مختلفة عن التجميع في خرائط كارنوف.

مثال ٣ -٦: اكتب التعبير الجبري الذي يمثله جدول الحقيقة المبين في شكل ٣ -٢١(أ) ثم قم بتبسيطه باستخدام خريطة كارنوف.

المدخلات				الخرج
A	B	C	D	Y
٠	٠	٠	٠	٠
٠	٠	٠	١	١
٠	٠	١	٠	٠
٠	٠	١	١	١
٠	١	٠	٠	٠
٠	١	٠	١	١
٠	١	١	٠	٠
٠	١	١	١	١
١	٠	٠	٠	٠
١	٠	٠	١	٠
١	٠	١	٠	٠
١	٠	١	١	١
١	١	٠	٠	٠
١	١	٠	١	٠
١	١	١	٠	٠
١	١	١	١	١

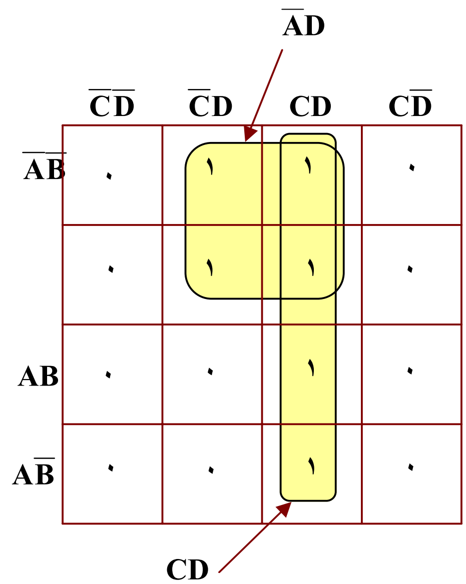
شكل ٣ -٢١(أ) جدول الحقيقة المطلوب تبسيط الدالة له.

الخطوة الأولى للحصول على التعبير الجبري هي كتابة الحدود التي تعطي الخرج (Y) في جدول الحقيقة والمساوي للقيمة (١)، كما في شكل ٣ -٢١(أ).

وبتجميع هذه الحدود يمكننا استنتاج التعبير الجبري وهو كما يلي:

$$Y = \overline{A}\,\overline{B}\,\overline{C}D + \overline{A}\,\overline{B}CD + \overline{A}B\overline{C}D + \overline{A}BCD + A\overline{B}CD + ABCD$$

والخطوة التالية هي رسم خريطة كارنوف لأربعة متغيرات كما نرى في شكل ٣ -٢١(ب)، ونقوم بوضع الأحاد التي في عمود الخرج (Y) من جدول الحقيقة في الخلايا المكافئة لها على خريطة كارنوف.



شكل ٣ -٢١(ب) خريطة كارنوف للدالة في مثال ٣ -٦.

وبالنظر إلى خريطة كارنوف في شكل ٣ -٢١(ب) نجد أنه يمكن تجميع الآحاد في مجموعتين كل مجموعة تحتوي على أربعة من الآحاد (١'s). وبالتالي فإن الشكل المربع العلوي والذي يحتوي على أربعة آحاد المتغير B المتغير $\overline{B}$ يمكن حذفهما وبالمثل المتغير C، المتغير $\overline{C}$ وتكون النتيجة هي $\overline{A}D$. وكذلك بالنسبة للشكل المستطيل على الخريطة والذي يحتوي على أربعة آحاد فإنه يمكن حذف كل من المتغيرات B ، $\overline{B}$ ، A ، $\overline{A}$ والنتيجة هي CD. والتعبير الجبري المبسط على ذلك يكون :

$$Y = \overline{A}D + CD$$

٣ -٧ دوائر الجمع والطرح الثنائية Binary Adders and Subtractors

سبق وأن درسنا في الوحدة الأولى النظم العددية المختلفة في الدوائر الرقمية وكذلك العمليات الحسابية لكل نظام، ثم درسنا في الوحدة الثانية الأنواع المختلفة للبوابات المنطقية وكيفية عملها. وهنا سوف نتناول بالدراسة كيفية إجراء عمليات الجمع والطرح الثنائي فقط بواسطة البوابات المنطقية كأحد العمليات الرئيسية في الأنظمة الرقمية أو ما يطلق عليه الدوائر الحسابية للجمع والطرح الثنائي.

٣ -٧ -١ دائرة الجامع النصفي The Half-Adder Circuit

سبق وأن درسنا القواعد الأربعة للجمع الثنائي ، والجدول (٣ -٣) مراجعة لهذه القواعد حيث المدخلات هي A,B والخرج يمثل حاصل الجمع [Sum(S)] والباقي المرحل أو الحامل [Carry (C)].

المدخلات		الخرج		
A	B	S	C	
٠	٠	٠	٠	٠ + ٠ = ٠ مع عدم وجود حامل
٠	١	١	٠	٠ + ١ = ١ مع عدم وجود حامل
١	٠	١	٠	١ + ٠ = ١ مع عدم وجود حامل
١	١	٠	١	١ + ١ = $١٠_٢$ or $٢_{١٠}$ والتي تمثل ٠ وحامل ١

جدول (٣ -٣) القواعد الأربعة للجمع الثنائي.

وبدراسة عمود الجمع (S) في جدول الحقيقة نجد أنه يماثل تماماً خرج البوابة (XOR). والآن إذا نظرنا إلى عمود الحامل (c) نجد أنه يماثل تماماً خرج البوابة AND. شكل ٣ -٢٢(أ) يوضح كيفية توصيل البوابتين لجمع الدخلين A, B والحصول على الخرجين C, S واللذان يتبعان جدول الحقيقة السابق. وتسمى الدائرة باسم الجامع النصفي.

شكل (٣ -٢٢) الدائرة المنطقية للجامع النصفي.

والمخطط الصندوقي لدائرة الجامع النصفي موضحة في شكل ٣ -٢٢(ب) حيث يرمز الحرفان HA إلى كلمتي (**H**alf **A**dder) أي الجامع النصفي. والدالة المنطقية المبسطة للخرجين S,C يمكن الحصول عليهما مباشرة من جدول الحقيقة، وبالرجوع إلى الجدول نجد أن:

$$S = \overline{A}B + A\overline{B}$$

$$C = AB$$

٣ -٧ -٢ دائرة الجامع الكامل The Full-Adder Circuit

عند دراستنا لأمثلة جمع الأعداد الثنائية وجدنا أنه عند جمع خانتين (٢-bits) غالباً ما يتبقى مقدار يسمى الباقي أو المرحل أو الحامل (carry) والذي يجب أن يرحل ليجمع مع الخانة التالية، وعلى

هذا فإنه في أحد الأعمدة يكون الجمع لثلاثة أرقام أو خانات (bits) وليس لرقمين فقط وبالتالي فإن الجامع النصفي لن يستطيع العمل في هذه الحالة، ونكون في حاجة إلى دائرة جديدة تستطيع جمع ثلاثة أرقام في نفس الوقت، وهذه الدائرة تسمى بدائرة الجامع الكامل.

ودائرة الجامع الكامل هي دائرة توافقية تستطيع جمع ثلاثة أرقام (bits) في نفس الوقت، وهي تتكون من ثلاثة مدخلات وخرجين، اثنان من المدخلات هما A,B يمثلان الرقمين المراد جمعهما والدخل الثالث C_{in} (Input carry) يمثل الرقم الباقي أو المرحل من جمع الرقمين السابقين. وهناك خرجان هما الحامل (Carry) ، والمجموع (Sum). جدول الحقيقة لدائرة الجامع الكامل موضح بالجدول (٣ -٤).

المدخلات			الخرج		
A	B	C_{in}	S	C	
٠	٠	٠	٠	٠	٠ + ٠ + ٠ = ٠ مع عدم وجود حامل
٠	٠	١	١	٠	٠ + ٠ + ١ = ١ مع عدم وجود حامل
٠	١	٠	١	٠	٠ + ١ + ٠ = ١ مع عدم وجود حامل
٠	١	١	٠	١	٠ + ١ + ١ = $١٠_{٢}$ or $٢_{١٠}$ والتي تمثل ٠ وحامل ١
١	٠	٠	١	٠	١ + ٠ + ٠ = ١ مع عدم وجود حامل
١	٠	١	٠	١	١ + ٠ + ١ = $١٠_{٢}$ or $٢_{١٠}$ والتي تمثل ٠ وحامل ١
١	١	٠	٠	١	١ + ١ + ٠ = $١٠_{٢}$ or $٢_{١٠}$ والتي تمثل ٠ وحامل ١
١	١	١	١	١	١ + ١ + ١ = $١١_{٢}$ or $٣_{١٠}$ والتي تمثل ١ وحامل ١

جدول (٣ -٤) قواعد الجمع في حالة الجامع الكلي.

الأعمدة الثلاثة الأولى في الجدول تمثل الدخل والمكون من A, B, C وبذلك يكون عدد احتمالات الدخل يساوي ($2^3 = 8$) ثماينة احتمالات. أما بالنسبة لأعمدة الخرج والمكونة من C, S فإنه يتم الحصول عليها من حاصل الجمع الرياضي للمدخلات الثلاثة وكما هو مبين في الجدول السابق. نلاحظ أنه يمكن كتابة التعبير المنطقي الذي يمثل الخرج S, C من جدول الحقيقة كما يلي:

$$S = \overline{A}\,\overline{B}C_{in} + \overline{A}B\overline{C}_{in} + A\overline{B}\,\overline{C}_{in} + ABC_{in}$$
$$C = \overline{A}BC_{in} + A\overline{B}C_{in} + AB\overline{C}_{in} + ABC_{in}$$

وللوصول إلى الشكل النهائي والمبسط لدائرة الجامع الكامل، يجب البدء بكتابة المعادلتين السابقتين للوصول إلى التمصيم الأمثل ولنبدأ بمعادلة الخرج S:

$$S = \overline{A}\overline{B}C_{in} + \overline{A}B\overline{C}_{in} + A\overline{B}\overline{C}_{in} + ABC_{in}$$
$$= (\overline{A}B + A\overline{B})\overline{C}_{in} + (\overline{A}\overline{B} + AB)C_{in}$$

المقدار $\overline{A}B + A\overline{B}$ يمثل معادلة XOR بدخلين، والمقدار $\overline{A}\overline{B} + AB$ يمثل معادلة XNOR بدخلين ويمكن وضع المعادلة السابقة على الصورة التالية:

$$S = (A \oplus B)\overline{C}_{in} + (\overline{A \oplus B})C_{in}$$

وبالنظر إلى هذه المعادلة نجد أنها تمثل XOR بدخلين أحدهما $(A \oplus B)$ والآخر C_{in} وبالتالي فإن الصورة النهائية لمعادلة S تصبح:

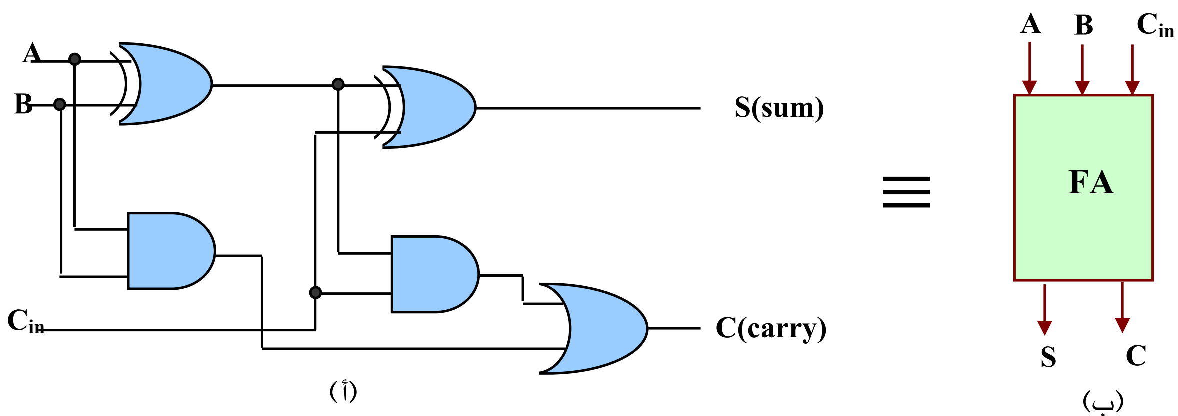
$$S = (A \oplus B) \oplus C_{in} = A \oplus B \oplus C_{in}$$

أي أن معادلة S يمكن تمثيلها باستخدام بوابتي XOR ، الأولى دخلها A, B والثانية دخلها هو خرج الأولى مع C_{in}.

والآن لنبدأ في تحليل معادلة C للوصول إلى التمثيل الأمثل لها:

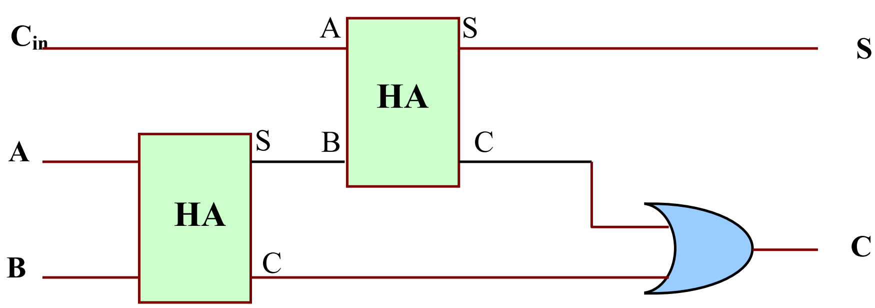
$$C = \overline{A}BC_{in} + A\overline{B}C_{in} + AB\overline{C}_{in} + ABC_{in}$$
$$= (\overline{A}B + A\overline{B})C_{in} + AB(\overline{C}_{in} + C_{in})$$
$$= (A \oplus B)C_{in} + AB \Leftarrow (\overline{C}_{in} + C_{in} = 1)$$

وتمثيل معادلة S ومعادلة C بالبوابات موضح في شكل ٣ -٢٣(أ). والمخطط الصندوقي لدائرة الجامع الكامل موضح في شكل ٣ -٢٣(ب) حيث يرمز الحرفان FA إلى اختصار كلمتي (**F**ull **A**dder) أي الجامع الكامل.



شكل (٣ -٢٣) الدائرة المنطقية للجامع الكامل.

ومن الدائرة في شكل ٣ -٢٣(أ) يتضح لنا أن الجامع الكامل يتكون من دائرتين للجامع النصفي مع بوابة OR والمخطط الصندوقي للجامع الكامل باستخدام عدد ٢ جامع نصفي وبوابة OR موضح في الشكل (٣ -٢٤).



شكل (٣ -٢٤) المخطط الصندوقي للجامع الكامل.

٣ -٧ -٣ دائرة الطارح النصفي Half Subtractor Circuit

إن طرح عددين ثنائيين يمكن أن يتم عن طريق أخذ المتمم للمطروح ثم نجمع الناتج على المطروح منه. بهذه الطريقة عملية الطرح أصبحت عملية جمع وتتطلب جامع كامل أو عدد منه لتمثيل الدائرة. ومن الممكن تمثيل الطرح باستخدام الدوائر المنطقية بطريقة مباشرة، كما نجريها بالورقة والقلم. وبهذه الطريقة، كل خانة (bit) من المطروح تطرح من الخانة المقابلة لها من المطروح منه للحصول على خانة (bit) حاصل الطرح أو الفرق (difference). إذا كانت خانة المطروح منه أصغر من خانة المطروح،

فهناك واحد (١) سوف يستعار (Borrowed) من الخانة التي تليه. وكما أن هناك جامع نصفي وجامع كامل ، فيوجد لدينا أيضاً طارح نصفي وطارح كامل.

والطارح النصفي هو دائرة توافقية تطرح خانتين (٢-bits) وتعطي لنا خرجاً يمثل الفرق بينهما ولها أيضاً خرج آخر يساوي (١) في حالة الاستعارة أو الاستلاف. وسنرمز للمطروح منه بالرمز A والمطروح بالرمز B. ولتنفيذ $(A - B)$ يجب أن نختبر مقدار كل من B, A. لو كان $A \geq B$ ، نحصل على ثلاثة احتمالات وهي : ٠ = ١ − ١, ١ = ٠ − ١, ٠ = ٠ − ٠ وتسمى النتيجة خانة الفرق (Difference bit). إذا كان A<B يكون لدينا ١ − ٠ ، ومن الضروري استعارة واحد (١) من المرحلة التالية. والواحد المستعار يضيف ٢ على المطروح منه، كما في النظام العشري، حيث الاستعارة تضيف عشرة (١٠) على خانة المطروح منه. وبما أنه أصبح المطروح منه يساوي (٢) ، فإن الفرق يصبح ١ = ١ − ٢.

والطارح النصفي يحتاج ألى خرجين، أحدهما يمثل الفرق ويرمز له بالرمز (D) والخرج الثاني يمثل الاستعارة أو الاستلاف ويرمز له بالرمز (B_0).

جدول الحقيقة والذي يوضح العلاقة بين المدخلات والخرج للطارح النصفي موضح في جدول (٣ -٥). والتعبير البوليني للخرج (D)، الخرج (B_0) للطارح النصفي يمكن استنتاجه مباشرة من جدول الحقيقة:

$$D = \overline{A}B + A\overline{B}$$

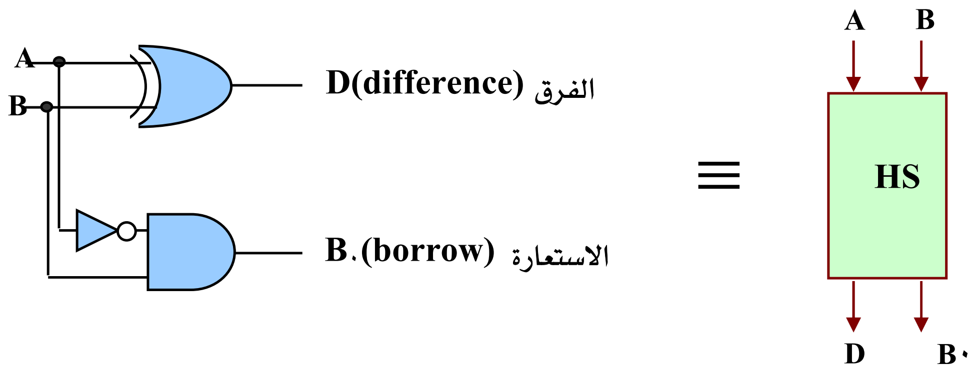
$$B_0 = \overline{A}B$$

المدخلات		الخرج	
A	B	D	B_0
٠	٠	٠	٠
٠	١	١	١
١	٠	١	٠
١	١	٠	٠

جدول (٣ -٥) القواعد الأربعة للطرح الثنائي.

نلاحظ من معادلة الخرج (D) أنه يماثل تماماً الخرج (S) في لجامع النصفي وبذلك يمكن تمثيله عن طريق بوابة XOR ، بينما الخرج (B_0) يختلف عن الخرج (C) في الجامع النصفي بأن المتغير A معكوس ويمكن تمثيل الخرج (B_0) أيضاً عن طريق بوابة AND لها الدخلين $\overline{A}$ ، B.

شكل ٣ -٢٥(أ) يوضح كيفية تمثيل الطارح النصفي، بينما شكل ٣ -٢٥(ب) يمثل المخطط الصندوقي له ، حيث يرمز الحرفان HS إلى اختصار كلمتي (**H**alf **S**ubtractor).



شكل (٣ -٢٥) الدائرة المنطقية للطارح النصفي.

٣ -٧ -٤ دائرة الطارح الكامل The Full-Subtractor Circuit

الطارح الكامل هو دائرة توافقية تؤدي عملية الطرح بين رقمين (٢-bits) مأخوذاً في الاعتبار أن (١) ربما يستعار من الرقم الذي يليه. هذه الدائرة لها ثلاثة مدخلات ومخرجان. المدخلات الثلاثة هي A, B, B_{in} وترمز إلى المطروح منه (A) والمطروح (B) والاستلاف السابق (B_{in}) على الترتيب. الخرجين D, B_0 يرمزان إلى الفرق والمستعار. جدول الحقيقة لهذه الدائرة موضح في الجدول (٣ -٦).

المدخلات			الخرج	
A	B	B_{in}	D	B.
٠	٠	٠	٠	٠
٠	٠	١	١	١
٠	١	٠	١	١
٠	١	١	٠	١
١	٠	٠	١	٠
١	٠	١	٠	٠
١	١	٠	٠	٠
١	١	١	١	١

جدول (٣ -٦) قواعد الطرح في حالة الطارح الكلمل.

حيث إن الصفوف الثمانية تحت المدخلات تمثل التشكيلات المحتملة من 0's,1's التي يمكن أن يأخذها المتغير الثنائي. أما 0's,1's للمتغيرات في الخرج فإنه يمكن تحديدها من العلاقة $A-B-B_{in}$. التشكيلات التي لها $B_{in}=0$ كأنها تمثل الأربعة احتمالات في جدول الحقيقة للجامع النصفي. عندما يكون $A=0, B=0, B_{in}=1$ يجب أن نستعير (١) من المرحلة المقبلة والذي يجعل $B_0=1$ ونضيف (٢) على A، وبالتالي نقول ١ = ١ – ٠ – ٢، ويكون $D=1$.

وعندما يكون $A = 0, B = 1, B_{in} = 1$ يجب أن نستعير (١) من المرحلة المقبلة والذي يجعل $B_0 = 1$ ، A = ٢ ، وبالتالي نقول ٠ = ١ – ١ – ٢، ويكون $D = 0$.

وعندما يكون $A = 1, B = 0, B_{in} = 1$ ، فإن $A - B - B_{in} =$ ٠ وهذا يجعل $B_0 = 0$ ، $D = 0$.

وأخيرا عندما يكون $A = 1, B = 1, B_{in} = 1$ يجب أن نستعير (١) من المرحلة المقبلة والذي يجعل $B_0 = 1$ ، A=٣، ويكون ١ = ١ – ١ – ٣، ويكون $D = 1$.

ويمكن كتابة الدالة المنطقية للطارح الكامل من جدول الحقيقة كما يلي:

$$D = \overline{A}\overline{B}B_{in} + \overline{A}B\overline{B}_{in} + A\overline{B}\overline{B}_{in} + ABB_{in}$$

وهي تماثل تماما معادلة (S) في الجامع الكامل، وبالتالي يمكن وضعها في الصورة النهائية لها على الشكل:

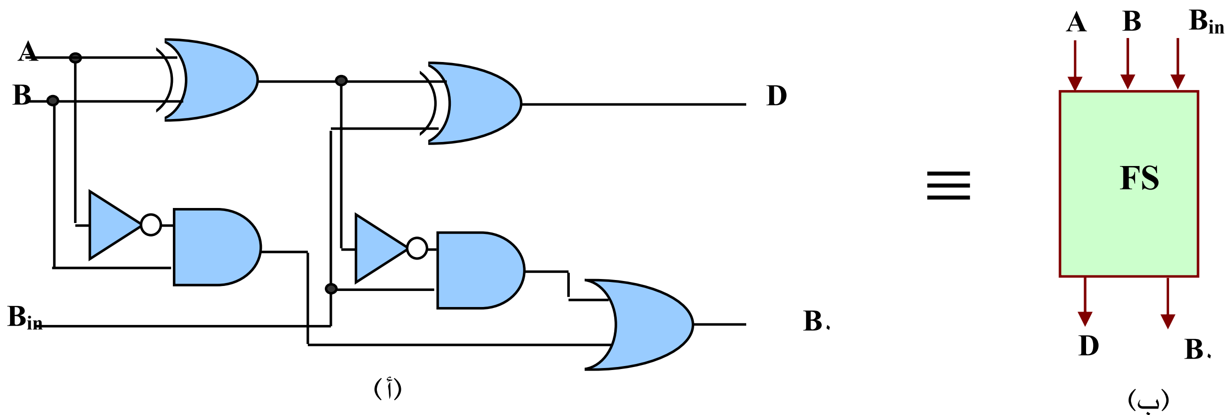
$$D = (A \oplus B) \oplus B_{in} = A \oplus B \oplus B_{in}$$

وبالنسبة للخرج الثاني (.B)، فتكون شكل الدالة له كالآتي:

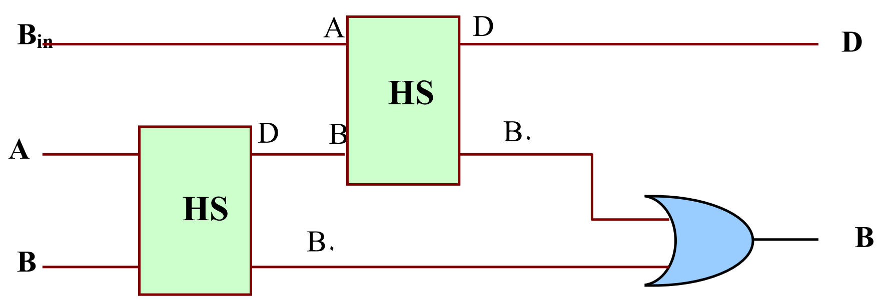
$$B_0 = \overline{A}\overline{B}B_{in} + \overline{A}B\overline{B}_{in} + \overline{A}BB_{in} + ABB_{in}$$
$$= B_{in}(\overline{AB} + AB) + \overline{A}B(\overline{B}_{in} + B_{in})$$
$$B_0 = B_{in}(\overline{A \oplus B}) + \overline{A}B \Leftarrow (\overline{B}_{in} + B_{in} = 1)$$

وتمثيل معادلتي الخرج (D), (.B) موضح في شكل ٣ -٢٦(أ)، والمخطط الصندوقي لدائرة الطارح الكامل موضح بشكل ٣ -٢٦(ب)، حيث يرمز الحرفان FS إلى اختصار كلمتي (**F**ull **S**ubtractor) أي الطارح الكامل.

وبالرجوع الى الدائرة في شكل ٣ -٢٦(أ) يتضح لنا أن الطارح الكامل يتكون من دائرتين للطارح النصفي مع بوابة OR، والمخطط الصندوقي للطارح الكامل باستخدام عدد ٢ طارح نصفي وبوابة OR موضح في الشكل (٣ -٢٧).



شكل (٣ -٢٦) الدائرة المنطقية للطارح الكامل.



شكل (٣ -٢٧) المخطط الصندوقي للطارح الكامل.

تدريبـــات

١) طبق نظريات ديمورجان على كل من التعبيرات الآتية:

a) $\overline{A\bar{B}(C+\bar{D})}$

b) $\overline{AB(CD+EF)}$

c) $\overline{(A+\bar{B}+C+\bar{D})}+\overline{ABC\bar{D}}$

d) $\overline{\overline{(\bar{A}+B+C+D)}\;\overline{(A\bar{B}\bar{C}D)}}$

٢) حقق كل من التعبيرات المنطقية الآتية مستخدما بوابات NAND فقط:

a) $ABCD+\bar{D}E$

b) $A\bar{B}C+AB+\bar{D}$

c) $A\bar{B}\bar{C}+D+E$

d) $A\bar{B}C+\bar{A}BC+ABC+AB\bar{C}$

٣) حقق كل من التعبيرات المنطقية الآتية مستخدما بوابات NOR فقط:

a) $(A+B+C)\,(A+\bar{B})$

b) $\overline{\bar{A}B\bar{C}+(D+\bar{E})}$

c) $(\bar{A}B+C)\,(D\bar{E}+\bar{F})$

d) $\overline{\overline{(A+\bar{B})}+\overline{(\bar{C}+D)}}$

٤) باستخدام خرائط كارنوف صمم دائرة منطقية في أبسط صورة لجدول الحقيقة الموضح:

المدخلات			الخرج
A	B	C	Y
٠	٠	٠	١
٠	٠	١	١
٠	١	٠	٠
٠	١	١	٠
١	٠	٠	١
١	٠	١	٠
١	١	٠	١
١	١	١	١

٥) باستخدام خرائط كارنوف بسط كل من التعبيرات البولينية الآتية:

a) $F_1 = A\overline{B}\overline{C}D + A\overline{B}C\overline{D} + ABC\overline{D} + \overline{A}B\overline{C}D + AB\overline{C}D + \overline{A}BC\overline{D}$

b) $F_2 = ABC\overline{D} + \overline{A}B\overline{C}D + A\overline{B}\overline{C}D + AB\overline{C}D + \overline{A}BC\overline{D} + ABC\overline{D} + A\overline{B}C\overline{D}$

c) $F_3 = \overline{A}B\overline{C}D + \overline{A}B\overline{C}\overline{D} + AB\overline{C}\overline{D} + AB\overline{C}D + A\overline{B}\overline{C}D$

d) $F_4 = \overline{A}\overline{B}\overline{C}\overline{D} + +\overline{A}\overline{B}\overline{C}D + \overline{A}B\overline{C}\overline{D} + \overline{A}B\overline{C}D + \overline{A}BCD + \overline{A}BC\overline{D} + A\overline{B}\overline{C}D + A\overline{B}CD$

٦) في دائرة الجامع الكلي والموضحة في شكل(٣ -٢٣)، حدد الحالة المنطقية (٠ or ١) عند كل خرج بوابة للمدخلات الآتية:

a) $A = ١, B = ١, C_{in} = ١$
b) $A = ٠, B = ١, C_{in} = ١$
c) $A = ٠, B = ١, C_{in} = ٠$
d) $A = ١, B = ١, C_{in} = ٠$

٧) ما هي القيم المنطقية للمدخلات لدائرة الجامع الكلي والتي تعطي في الخرج القيم المنطقية الآتية:

a) $S = ٠, C_{out} = ٠$
b) $S = ١, C_{out} = ٠$
c) $S = ١, C_{out} = ١$
d) $S = ٠, C_{out} = ١$

٨) في دائرة الطارح الكلي والموضحة في شكل(٣ -٢٦)، حدد الحالة المنطقية (٠ or ١) عند كل خرج بوابة للمدخلات الآتية:

a) $A = ١, B = ١, B_{in} = ١$
b) $A = ١, B = ٠, B_{in} = ١$
c) $A = ١, B = ١, B_{in} = ٠$
d) $A = ٠, B = ١, B_{in} = ١$

دوائر منطقية

الدوائر المنطقية المتعاقبة

الدوائر المنطقية المتعاقبة

٤

الأهداف العامة للوحدة

عندما تكمل هذه الوحدة يكون لديك القدرة على:

- معرفة دوائر المساكات وجدول الحقيقة لها وكيفية رسم المخطط الزمني للدائرة.
- معرفة دوائر القلابات وجدول الحقيقة لها وكيفية رسم المخطط الزمني للدائرة.
- معرفة دوائر القلابات من النوع التابع -المتبوع وكيفية رسم المخطط الزمني لها.
- معرفة دوائر المزمنات المختلفة وأوضاع التشغيل لها.
- معرفة وتمثيل دائرة المزمن ٥٥٥ وأوضاع التشغيل له.
- معرفة الأنواع المختلفة لمسجلات الإزاحة.
- معرفة الأنواع المختلفة للعدادات الثنائية غير المتزامنة والمتزامنة ورسم نبضات الخرج لها.
- معرفة الفرق بين العدادات الثنائية غير المتزامنة والمتزامنة.

الجزء الأول

٤ -١ مقدمة Introduction

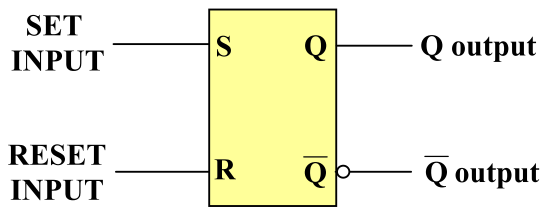
تصنف الدوائر المنطقية إلى نوعين رئيسيين، النوع الأول ويسمى بالدوائر المنطقية التوافقية (Combinational Logic Circuits) وفيها يعتمد خرج الدائرة في أية لحظة زمنية على المدخلات الموجودة في تلك اللحظة، وقد سبق دراسة هذا النوع من الدوائر في الوحدتين الثانية والثالثة على التوالي، أما النوع الآخر فيسمى بالدوائر المنطقية التعاقبية (Sequential Logic Circuits) ويتميز هذا النوع من الدوائر بوجود ذاكرة (Memory) حيث يعتمد خرج الدائرة في لحظة ما علي الدخل المطبق والخرج السابق للدائرة.

في الدوائر المنطقية التوافقية تكون وحدة البناء الأساسية هي البوابات المنطقية، بينما في الدوائر المنطقية التعاقبية تكون وحدة البناء هي دائرة القلاب (Flip-Flop Circuit)، والقلاب عبارة عن دائرة رقمية منطقية عملها الأساسي هو تخزين المعلومات بسعة خانة رقمية واحدة إما صفر (٠) أو واحد منطقي (١). ويوجد القلاب في إحدى حالتين مستقرتين إحداهما تمثل الرقم الثنائي (١) أو المنطق (١)، والثانية تمثل الرقم الثنائي (٠) أو المنطق (٠). وإذا وضع القلاب في إحدى حالتي الاستقرار فإنه يظل فيها طالما تم تزويده بمصدر القدرة اللازمة أو حتى يتم تغيير هذه الحالة وذلك بتطبيق مستويات دخل منطقية مناسبة في الدخل وكما سيتضح ذلك من خلال دراستنا للأنواع المختلفة للقلابات والتي يطلق عليها أيضاً اسم متعددة الاهتزازات ثنائية الإستقرار (Bistable Multivibrator). ويمكن بناء القلابات من بوابات NAND أو بوابات NOR أو شراؤها على شكل دوائر متكاملة رقمية (Digital Integrated Circuits). وأخيراً يمكن ربط القلابات لتكوين دوائر منطقية مثل المؤقتات أو المزمنات (Timers)، والعدادات (Counters)، ومسجلات الإزاحة (Shift Registers) وغيرها حيث سنقوم بدراسة هذه الدوائر في هذه الوحدة كل على حدة.

٤ -٢ المساكات Latches

دائرة المساك هي نوع من عناصر التخزين ثنائية الاستقرار والتي عادة ما توضع في تصنيف منفصل عن دوائر القلابات. والمساكات من حيث طبيعة العمل تشبه دوائر القلابات لأنها عنصر ثنائي الاستقرار يمكن وضعه في إحدى حالتي الاستقرار بواسطة نظام التغذية الخلفية والذي فيه يوصل الخرج خلفياً إلى الدخل المعاكس. والفرق الرئيسي بين المساكات والقلابات هو في الطريقة المستخدمة لتغيير حالتي الاستقرار فقط.

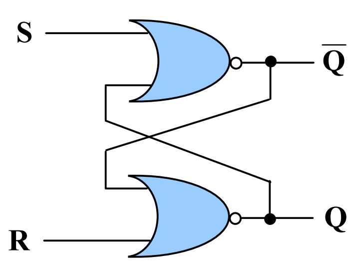
والمساك (Latch) هو نوع من المهتز متعدد التوافقيات ثنائي الاستقرار (Bistable Multivibrator). يوضح شكل (٤ -١) الرمز المنطقي لدائرة المساك من النوع S-R ومنه يتضح وجود مدخلين يرمز لأحدهما بالرمز **S** ويعرف بالمدخل الفعال أو مدخل الوضع في الحالة "١" (Set Input) ويرمز للآخر بالرمز **R** ويعرف بالمدخل غير الفعال أو مدخل الوضع في الحالة "٠" (Reset Input) كما يوجد لها مخرجان يزمز لأحدهما بالرمز Q ويعرف بالمخرج الطبيعي ويزمز للآخر بالرمز $\overline{Q}$ ويعرف بالمخرج المتمم.



شكل (٤ -١) الرمز المنطقي لدائرة المساك من النوع S-R.

ويقال أن دائرة المساك في حالة فعالة أو نشطة (Set Condition) عندما يكون $Q = ١, \ \overline{Q} = ٠$ ويقال أنها في حالة غير فعالة أو خاملة (Reset Condition) عندما يكون $Q = ٠, \ \overline{Q} = ١$. ومن التعريف الأساس للمساك نجد أنه عندما نؤثر على المدخل S بالمستوى المنطقي (١) يكون المستوى المنطقي للخرج $Q = ١$ (الحالة الفعالة) بغض النظر عن حالة Q السابقة، وفي نفس الوقت يكون المستوى المنطقي للخرج $\overline{Q} = ٠$. وإذا أثرنا على الدخل R بالمستوى المنطقي $Q = ٠$ (الحالة غير الفعالة) بينما يكون المستوى المنطقي للخرج $\overline{Q} = ١$، أما إذا أثرنا على كل من S,R في نفس الوقت بالمستوى المنطقي (١) فإن مستوى الخرج المنطقي يصير غير محدد وغير معروف (unpredictable)، ويجب محاولة تفادي ذلك حتى نتجنب الإخلال بدائرة المساك.

ويمكن بناء دائرة المساك S-R من بوابتي NOR باستخدام خاصية التغذية الخلفية المرتدة من مخرج إحدى البوابتين إلى مدخل البوابة الأخرى كما هو موضح في شكل (٤ -٢).



شكل(٤ -٢) دائرة المساك S-R ذو المدخلات الفعالة العالية.

ونظراً لأن المستوى المنطقي الفعال لبوابة NOR هو (١) (أي مستوى الدخل الذي يحدث عنده تغير في حالة الخرج)، لذا فإن جدول الحقيقة لدائرة المساك في هذه الحالة يأخذ الصورة الموضحة في جدول (٤ -١)، وتسمى الدائرة في هذه الحالة بدائرة المساك ذات المدخلات الفعالة العالية (Active High Inputs).

المدخلات		الخرج	وضع التشغيل
S	R	Q	(Mode of Operation)
٠	٠	Q.	وضع الإمساك (عدم التغير) No Change
٠	١	٠	الوضع الغير فعال Latch RESETS
١	٠	١	الوضع الفعال Latch SETS
١	١	?	وضع الخطر أو وضع غير مسموح به Invalid condition

جدول (٤ -١) جدول الحقيقة لدائرة المساك S-R ذات المدخلات العالية.

وبالنظر إلى جدول الحقيقة الموضح يمكننا ملاحظة الآتي:

١- عند وجود المستوى المنطقي (٠) على المدخلين S,R في نفس الوقت لا تتغير حالة المساك أي تظل قيمة الخرج (Q) كما هي (السطر الأول في جدول الحقيقة) ويعرف هذا الوضع بوضع الإمساك أو عدم التغيير.

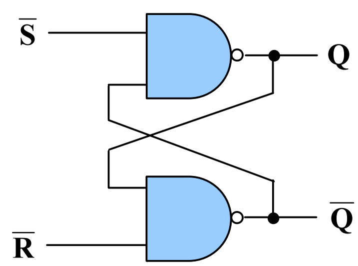
٢- عندما يتغير المستوى المنطقي على الدخل R من (٠) إلى (١) يتغير المستوى المنطقي للخرج Q إلى (٠) أي أن Q = ٠ (الحالة غير الفعالة) كما في السطر الثاني في الجدول ، أما إذا كان الخرج Q = ٠ أصلاً فيظل كما هو بدون تغيير.

٣- عندما يتغير المستوى المنطقي على الدخل S من (٠) إلى (١) تتغير قيمة المستوى المنطقي على الخرج Q من (٠) إلى (١) أي أن Q = ١ (الحالة الفعالة) كما في السطر الثالث في الجدول، أما إذا كان الخرج Q = ١ أصلاً فيظل كما هو بدون تغير.

٤- غير مسموح بوجود المستوى المنطقي (١) على المدخلين S,R في نفس الوقت نظراً لأنه يمثل الحالة الفعالة للبوابة NOR ، ومن ثم تصير المخارج في هذه الحالة غير معرفة كما في السطر الأخير من الجدول.

٥- حالة المخارج تتغير فقط عندما تتغير المداخل وتحتفظ المخارج بحالتها بدون أي تغير إذا ظلت المداخل بدون تغير، أي أن دائرة المساك تمسك على حالة معينة إذا لم تتغير المداخل، ومن ثم قيل أن لها خاصية الاحتفاظ بالبيانات بصفة مؤقتة.

ويمكن بناء دائرة المساك من بوابتي NAND كما في شكل (٤ -٣) ونظراً لأن المستوى الفعال لبوابة NAND هو (٠) لذا فإن جدول الحقيقة في هذه الحالة يأخذ الصورة الموضحة في جدول (٤ -٢) وتمسى الدائرة في هذه الحالة بدائرة المساك ذات المدخلات الفعالة المنخفضة (Active Low Inputs).



شكل (٤ -٣) دائرة المساك S-R ذو المدخلات الفعالة المنخفضة.

المدخلات		الخرج	وضع التشغيل
$\overline{S}$	$\overline{R}$	Q	(Mode of Operation)
٠	٠	?	وضع الخطر أو وضع غير مسموح به Invalid condition
٠	١	١	الوضع الفعال Latch SETS
١	٠	٠	الوضع غير الفعال Latch RESETS
١	١	Q_0	وضع الإمساك (عدم التغير) No Change

جدول (٤ -٢) جدول الحقيقة لدائرة المساك S-R ذات المدخلات المنخفضة.

وبالنظر إلى جدول الحقيقة الموضح يمكننا ملاحظة الآتي:

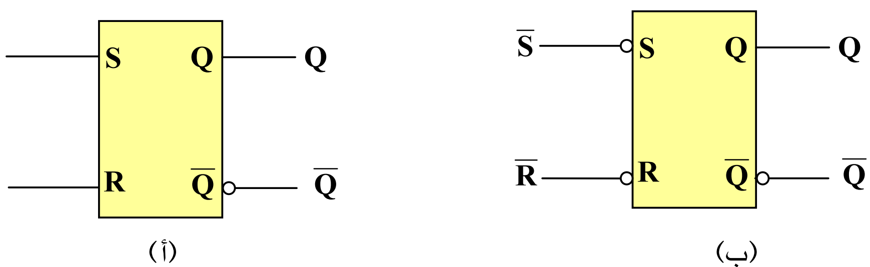
١- وجود المستوى المنطقي (١) على المدخلين في نفس الوقت لا يغير حالة دائرة المساك ويظل المخرج Q كما هو (السطر الأخير).

٢- عندما يكون المستوى المنطقي على المدخل $\overline{S}$ = ٠ ، المدخل $\overline{R}$ = ١ يتغير المستوى المنطقي للخرج إلى (١) كما في السطر الثاني من الجدول ، أما إذا كان الخرج Q = ١ أصلاً فيظل كما هو بدون أي تغيير.

٣- عندما يكون المستوى المنطقي على المدخل $\overline{S}=1$ ، المدخل $\overline{R}=0$ يتغير المستوى المنطقي للخرج إلى (٠)، انظر السطر الثالث من الجدول، أما إذا كان الخرج $Q=0$ أصلاً فيظل كما هو بدون تغير.

٤- غير مسموح بوجود المستوى (٠) على المدخلين في نفس الوقت نظراً لأنه يمثل المستوى الفعال لبوابة NAND ومن ثم فإن حالة المخارج تكون غير معروفة.

الشكل (٤ -٤) يوضح الرمز المنطقي (Logic Symbol) لدائرة المساك ذات المدخلات الفعالة العالية ودائرة المساك ذو المدخلات الفعالة المنخفضة.

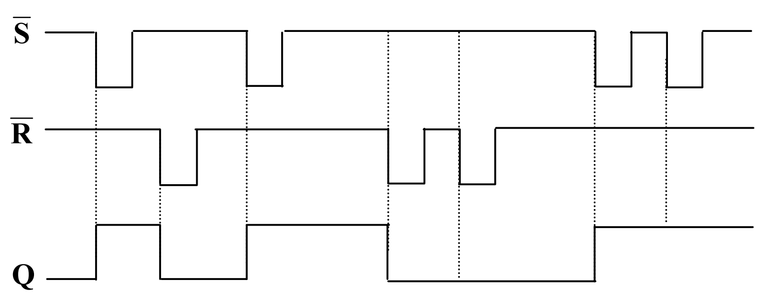


شكل (٤ -٤) الرمز المنطقي لدائرة المساك ذات المدخلات الفعالة العالية والمنخفضة.

المثال التالي يوضح كيفية عمل دائرة المساك ذات المدخلات الفعالة المنخفضة وذلك عن طريق وضع نبضات على كل من $\overline{S},\overline{R}$ وملاحظة شكل الخرج (Q). وسوف نتجنب وضع $\overline{S}=0,\overline{R}=0$ ، حيث أن حالة الخرج لا تكون معروفة في هذه الحالة.

مثال ٤ -١: إذا كان شكل نبضات الدخل لكل من $\overline{S},\overline{R}$ في شكل (٤ -٥). ارسم شكل نبضات الخرج (Q) بفرض أن الحالة التي عليها الخرج Q قبل تطبيق أول نبضة لكلا الدخلين هي $Q=0$.

الحل:



شكل (٤ -٥) المخطط الزمني لدائرة المساك.

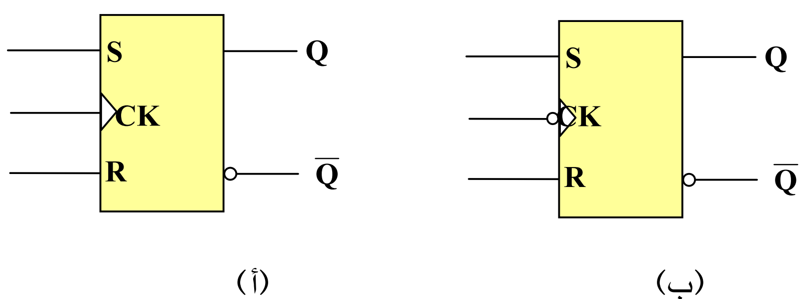
٤ -٣ القلاب S-R المتزامن Clocked S-R Flip–Flop

يعرف المساك S-R أو $\overline{S}-\overline{R}$ الأساسي السابق دارسته بالمساك غير المتزامن نظراً لتغير وضع الخرج الطبيعي (Q) مباشرة مع تغيير المدخلات فور التأثير بالمستوى المنطقي الفعال كما يحدث في الدوائر المنطقية التوافقية، ولذلك فإن الدوائر المنطقية التوافقية ودوائر المساك تعمل بشكل لا تزامني.

إن النظم الإلكترونية المنطقية تحتاج إلى دوائر مساك متزامن (قلاب متزامن) للتغلب على المشاكل التي قد تحدث عن تأخير انتقال المعلومات خلال النظام مما يعوق تسلسل المعلومات طبقاً للتوقيت الزمني المطلوب، ولذا فإن القلاب S-R المتزامن يعمل وفقاً لنبضات توافق أو توقيت أي يعمل تزامنياً.

ويمكن القول بأن كلمة تزامن تعني أن الخرج سوف يتغير فقط عند نقطة محددة من نبضات التزامن أو ما يطلق عليها نبضات الساعة (Clock Pulse) وسوف تكتب اختصاراً (CK)، وبذلك يمكن القول أن التغير في المخرج يحدث متزامناً مع نبضة الساعة.

شكل (٤ -٦) يوضح الرمز المنطقي لقلاب S-R المتزامن وفيه نلاحظ وجود مدخل إضافي لنبضة التزامن أو نبضة الساعة (CK).

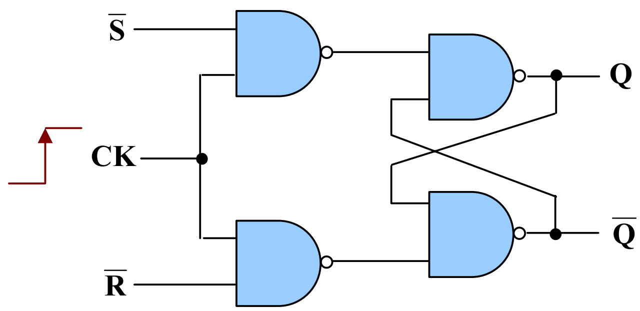


شكل (٤ -٦) الرمز المنطقي للقلاب S-R المتزامن.

في الشكل ٤ -٦(أ) نلاحظ عدم وجود حلقة دائرية صغيرة أمام مدخل نبضة الساعة وهذا يعني أن خرج القلاب S-R لن يتغير إلا مع وصول حافة النبضة الموجبة (Positive Edge Trigger) أي الحافة التي تتغير من (٠) إلى (١)، بينما في الشكل ٤ -٦(ب) نلاحظ وجود هذه الحلقة الدائرية الصغيرة وهذا يعني أن خرج القلاب سوف يتغير مع وصول حافة النبضة السالبة (Negative Edge Trigger) أي الحافة التي تتغير من (١) إلى (٠).

شكل (٤ -٧) يبين دائرة القلاب S-R المتزامن باستخدام بوابات NAND، حيث أضيفت بوابتي NAND إلى المساك الأساسي وذلك لإضافة خاصية التزامن له. ويتم نقل البيانات الموجودة على مدخل

البيانات S,R إلى المخرج (Q) عندما تكون نبضة التزامن عند الحافة الموجبة حيث تعمل كنبضة سماح لنقل البيانات من الدخل إلى الخرج.



شكل (٤ -٧) دائرة القلاب S-R المتزامن.

جدول الحقيقة (٤ -٣) يبين بالتفصيل طريقة تشغيل القلاب S-R المتزامن على النحوالتالي:

١ - عندما تصل نبضة التزامن CK إلى المدخل، بينما المداخل S,R عند المستوى المنطقي (٠) فإن الخرج لا يتغير أي يظل كما كان قبل مجيء نبضة التزامن ويعرف هذا الوضع بالإمساك.

٢ - عندما يتم التأثير على المدخل R بالمستوى العالي (S = ٠,R = ١) وتنتقل نبضة التزامن من (٠) إلى (١) فإن الخرج يصبح مساوياُ للصفر (٠) ويقال أن القلاب في الحالة غير الفعالة (Reset).

٣ - عند التأثير على المدخل S بالمستوى المنطقي العالي (S = ١,R = ٠) وتنتقل نبضة التزامن من (٠) إلى (١) فإن الخرج Q = ١ ويقال أن القلاب في الحالة الفعالة (Set).

والوضع المحظور عندما يكون S = ١, R = ١ لا يستخدم كما قلنا سابقاً لأن حالة المخرج في هذه الحالة تكون غير معروفة.

المدخلات			الخرج	وضع التشغيل
S	R	CK	Q	(Mode of Operation)
٠	٠	X	Q.	وضع الإمساك (عدم التغير) No Change
٠	١	↑	٠	الوضع غير الفعال Latch RESETS
١	٠	↑	١	الوضع الفعال Latch SETS
١	١	↑	?	وضع الخطر أو وضع غير مسموح به Invalid condition

نبضة الساعة تتغير من (٠) الى (١) = ↑

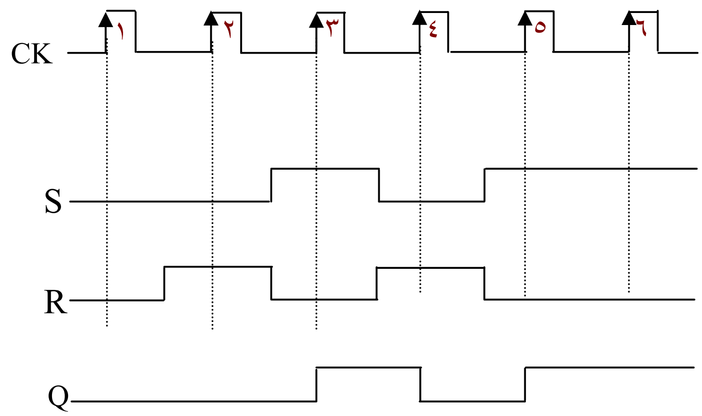
لا يهم = X

الخرج الموجود قبل وصول أول نبضة تزامن = Q.

جدول (٤ -٣) جدول الحقيقة لدائرة القلاب S-R المتزامن.

ونظرية العمل وجدول الحقيقة للقلاب S-R الذي يعمل مع حافة النبضة السالبة [أي التي تتغير من (١) إلى (٠)] تماثل تماماً القلاب السابق مع اختلاف واحد فقط أن التغير في الخرج سوف يحدث مع تغير تبضة التزامن من (١) إلى (٠).

مثال ٤ -٢: ارسم شكل نبضات الخرج (Q) لدائرة القلاب S-R والموضحة في شكل (٤ -٦)، إذا كان شكل نبضات الدخل لكل من S,R,CK موضح في شكل (٤ -٧). افترض أن دائرة القلاب تعطي خرج Q = ٠ قبل وصول أول بنضة من نبضات التزامن.



شكل (٤ -٧) المخطط الزمني لدائرة القلاب S-R المتزامن.

الحل:

١- عند نبضة التزامن الأولى S = ٠, R = ٠، وبالتالي الخرج (Q) لن يتغير أي أن Q = ٠.

٢- عند نبضة التزامن الثانية S = ٠, R = ١، وبالتالي يظل الخرج (Reset)Q = ٠.

٣- عند نبضة التزامن الثالثة S = ١, R = ٠، وبالتالي يتحول الخرج Q إلى (١) أي أن (Set)Q = ١.

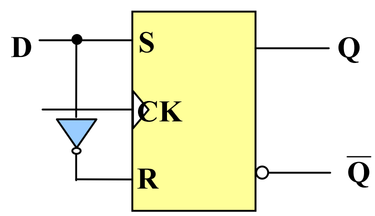
٤- عند نبضة التزامن الرابعة S = ٠, R = ١، وبالتالى يكون الخرج (Reset)Q = ٠.

٥- عند نبضة التزامن الخامسة S = ١, R = ٠، وبالتالي يكون الخرج (Set)Q =١.

٦- عند نبضة التزامن السادسة S = ١, R = ٠، وبالتالي يظل الخرج يساوي (١) أي أن Q = ١.

٤-٤ دائرة القلاب من النوع D   D-Type Flip-Flop

الدائرة القلابة من النوع D يمكن استخدامها كوحدة تخزين لخانة واحدة (Single Bit) من المعلومات (٠ أو ١). وبإضافة بوابة عاكس إلى دائرة القلاب S-R المتزامن تتحول إلى دائرة قلاب من النوع D كما هو موضح في شكل (٤ -٨).



شكل (٤ -٨) دائرة القلاب من النوع D.

نلاحظ أن دائرة القلاب من النوع D بدخل واحد فقط وهو الدخل D بالإضافة إلى نبضة التزامن CK. فاذا كان D عند المستوى المنطقي (١) عندما تصل نبضة التزامن إلى المدخل CK، فإن خرج دائرة القلاب يكون هو المستوى المنطقي (١) [Set]، لأنه في هذه الحالة يكون الدخل S = ١، والدخل R = ٠ وبالرجوع إلى جدول الحقيقة لدائرة القلاب S-R المتزامن (جدول ٤ -٣) نجد أن الخرج Q = ١. وإذا كان D عند المستوى المنطقي (٠) عندما تصل نبضة التزامن إلى المدخل CK، فإن خرج دائرة القلاب يكون هو المستوى المنطقي (٠) [Reset]، لأنه في هذه الحالة يكون الدخل S = ٠، الدخل R = ١ وبالنظر إلى جدول (٤ -٣) نجد أن الخرج Q = ٠. في الحالة الفعالة (Set) نقول أنه تم تخزين (١) بدائرة القلاب ، وفي الحالة غير الفعالة (٠) نقول أنه تم تخزين (٠) بدائرة القلاب.

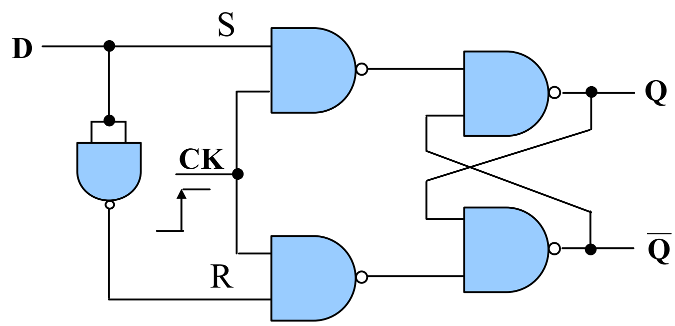
وطريقة التشغيل السابقة لدائرة القلاب من النوع D والذي يتغير الخرج له عند الحافة الموجبة لنبضة التزامن (Positive Edge Trigger) موضحة في الجدول (٤ -٤).

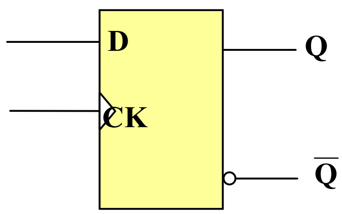
المدخلات		الخرج	وضع التشغيل
D	CK	Q	(Mode of Operation)
١	↑	١	الحالة الفعالة (SET) (stores a ١)
٠	↑	٠	الحالة الغير فعالة (RESET) (stores a ٠)

↑ = نبضة الساعة تتغير من (٠) الى (١)

جدول (٤ -٣) جدول الحقيقة لدائرة القلاب D المتزامن.

ونلاحظ من الجدول أن الخرج (Q) يتبع الدخل (D) عند وصول نبضة التزامن. والشكل (٤ -٩) يوضح الرمز المنطقي للقلاب D ذي المدخل الواحد للبيانات (D) بالإضافة إلى مدخل نبضات التزامن (CK) ويسمى القلاب أحياناً بقلاب التأخير الزمني. كما يبين الشكل (٤ -١٠) كيفية بناء دائرة القلاب D باستعمال بوابات NAND.

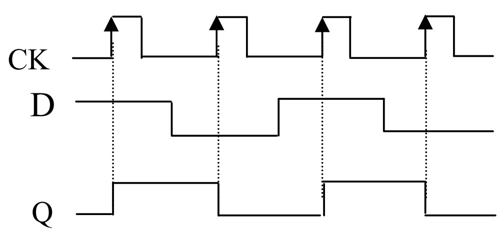




شكل (٤ -١٠) دائرة القلاب D باستعمال بوابات NAND. شكل (٤ -٩) الرمز المنطقي للقلاب D.

مثال ٤ -٣: ارسم شكل نبضات الخرج (Q) لدائرة القلاب من النوع D والموضحة في شكل (٤ -٩) إذا كان شكل نبضات الدخل (D) موضح في شكل (٤ -١١). افرض أن دائرة القلاب تعطي خرج $Q = ٠$ قبل وصول أول نبضة تزامنية.

الحل:



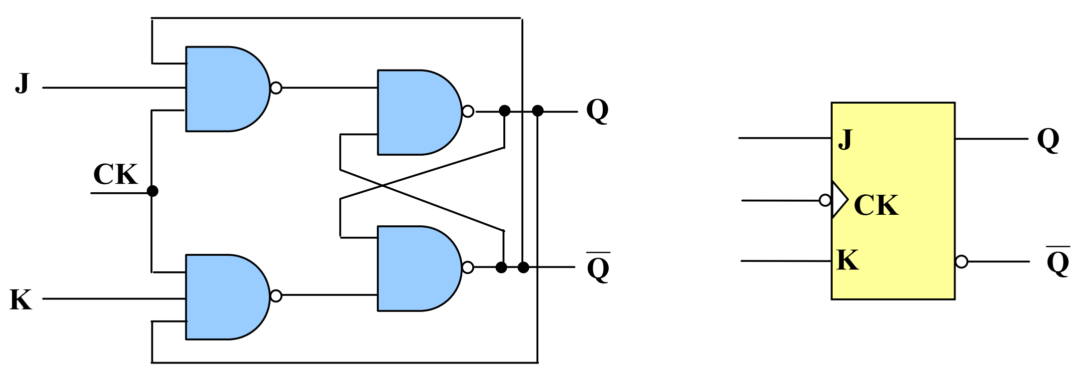
شكل (٤ -١١) المخطط الزمني لدائرة القلاب من النوع D.

الخرج (Q) يتبع حالة الدخل (D) عند الوقت الذي تتغير فيه نبضة التزامن من (٠) إلى (١) أي عند الحافة الموجبة.

٤ -٥ القلاب J-K المتزامن J-K Flip Flop

تعتبر دائرة القلاب J-K من أكثر أنواع القلابات استخداماً. والرمزان J,K يمثلان الدخل لهذا القلاب، وليس اختصاراً لأي كلمة كما في حالة القلاب S-R سوى أنهما حرفيان متتاليان من الحروف الهجائية. وطريقة عمل القلاب J-K تماثل تماماً القلاب S-R في الأوضاع الثلاثة الأولى للتشغيل وهي عدم التغير أو الإمساك والحالة الفعالة (Set) والحالة غير الفعالة (Reset). والفرق فقط أن القلاب J-K ليس له حالة حظر كما هو الحال في حالة القلاب S-R.

الشكل (٤ -١٢) يبين دائرة القلاب J-K المتزامن وكذلك الرمز المنطقي له. وكما ذكرنا سابقاً فإن هذا القلاب يقوم بجميع أعمال القلاب S-R المتزامن يضاف إليها السماح بتحديد شروط الخرج عندما تكون المداخل J,K عند المستوى المنطقي (١) وفي وجود نبضة التزامن.



شكل (٤ -١٢) دائرة القلاب J-K المتزامن والرمز المنطقي له.

نلاحظ من شكل (٤ -١٢) أن دائرة هذا القلاب مختلفة عن دائرة القلاب SR حيث أن الخرج Q، $\overline{Q}$ موصلان على الدخل مرة أخرى.

والجدول (٤ -٥) يوضح جدول الحقيقة للقلاب J-K ويبين السطر الأول حالة الإمساك أو عدم التغيير عندما يكون كل من J,K مساوياً للصفر (٠)، بينما يبين السطر الثاني من الجدول حالة الخمول أو المسح (Reset) أو الحالة (٠) عندما تكون المداخل J = ٠, K = ١ مع وصول نبضة التزامن، أما السطر الثالث فيبين الوضع في الحالة الفعالة (Set) للقلاب J-K عندما تكون المداخل J = ١, K = ٠ مع وصول نبضة التزامن. ويبين السطر الرابع حالة هامة من حالات القلاب J-K تسمى وضع التبدل (Toggle)، فعندما يكون كل من الدخلين J,K في المستوى المنطقي (١) فإن الخرج Q يتحول إلى الحالة العكسية له عندما تصل نبضة التزامن إلى المدخل CK.

المدخلات			الخرج	وضع التشغيل (Mode of Operation)
J	K	CK	Q	
٠	٠	↓	Q.	وضع الإمساك (عدم التغير) No Change
٠	١	↓	٠	الوضع غير الفعال (RESET)
١	٠	↓	١	الوضع الفعال (SET)
١	١	↓	$\overline{Q_0}$	وضع التبديل Toggle

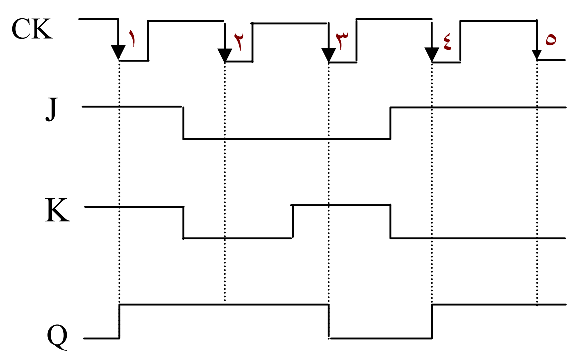
↓ = نبضة الساعة تتغير من (١) الى (٠)

Q. = الخرج الموجود قبل وصول أول نبضة تزامن

جدول (٤ -٥) جدول الحقيقة للقلاب J-K المتزامن.

مثال ٤ -٤: ارسم شكل نبضات الخرج (Q) لدائرة القلاب J-K والموضحة في شكل (٤ -١٢) إذا كان شكل نبضات الدخل لكل من J-K وكذلك CK موضح في شكل (٤ -١٣). افترض أن القلاب يعطي خرج Q = ٠ قبل وصول أول نبضة تزامن.

الحل:



شكل (٤ -١٣) المخطط الزمني لدائرة القلاب J-K المتزامن.

١- عند وصول نبضة التزامن الأولى، كل من J,K يساوي (١) ولأن هذا وضع التبديل فإن الخرج Q تحول إلى المستوى (١).

٢- عند نبضة التزامن الثانية يكون وضع الإمساك أو عدم التغيير هو الموجود نظراً لأن J = K = ٠.

٣- عند حدوث النبضة الثالثة، يكون J = ٠, K = ١ وهو وضع (Reset) وبالتالي تكون Q = ٠.

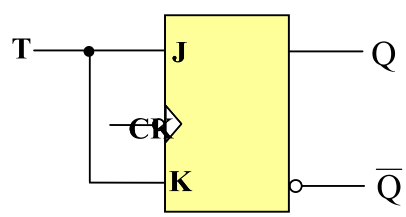
٤- عند حدوث النبضة الرابعة، يكون J = ١, K = ٠ وهو وضع (Set) وعليه يكون Q = ١.

٥- الوضع (Set) يستمر مع وصول النبضة الخامسة نظراً لعدم تغير J,K وبالتالي يظل الخرج Q على الوضع (١).

٤ -٦ دائرة القلاب من النوع T   T-Type Flip-Flop

دائرة القلاب من النوع T يمكن بناؤها من دائرة القلاب J-K المتزامن وذلك بربط كل من الدخلين J,K مع بعضهما البعض كما هو موضح في شكل (٤ -١٤)، ومنه نلاحظ أن القلاب من النوع T له دخل واحد فقط وهو الدخل T بالإضافة إلى نبضة التزامن. والرمز T هو اختصار لكلمة (Toggle) وتعنى التبديل أو تغيير الحالة.

عند توصيل الدخل (T) بالمستوى المنطقي (١) مع تغذية المدخل CK بنبضات التزامن، ومع استمرار تدفق نبضات التزامن على المدخل CK يبدأ الخرج في التبديل أو التغيير ويحدث التبديل عند الطرف الهابط لنبضة التوقيت وهو ما تشير إليه الدائرة الصغيرة أمام المدخل CK في شكل (٤ -١٤).



شكل (٤ -١٤) الرمز المنطقي لدائرة القلاب من النوع T.

وجدول الحقيقة لدائرة القلاب من النوع T موضح في جدول (٤ -٦).

المدخلات		الخرج	وضع التشغيل
T	CK	Q	(Mode of Operation)
٠	↓	Q.	وضع الإمساك (عدم التغير) No Change
١	↓	$\overline{Q}_0$	وضع التبديل Toggle

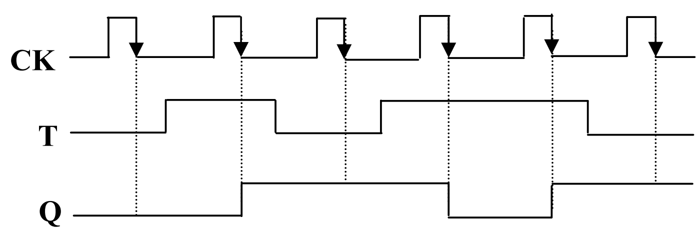
نبضة الساعة تتغير من (١) الى (٠) = ↓

الخرج الموجود قبل وصول أول نبضة تزامن = Q.

جدول (٤ -٥) جدول الحقيقة للقلاب من النوع T.

مثل ٤ -٥: ارسم شكل نبضات الخرج Q لدائرة القلاب من النوع (T) والموضحة في شكل (٤ -١٤) إذا كان الدخل T وكذلك الدخل CK كما هو موضح في شكل (٤ -١٥) وبافتراض أن القلاب يعطي خرج Q = ٠ قبل وصول أول نبضة تزامن.

الحل:



شكل (٤ -١٥) المخطط الزمني لدائرة القلاب من النوع T.

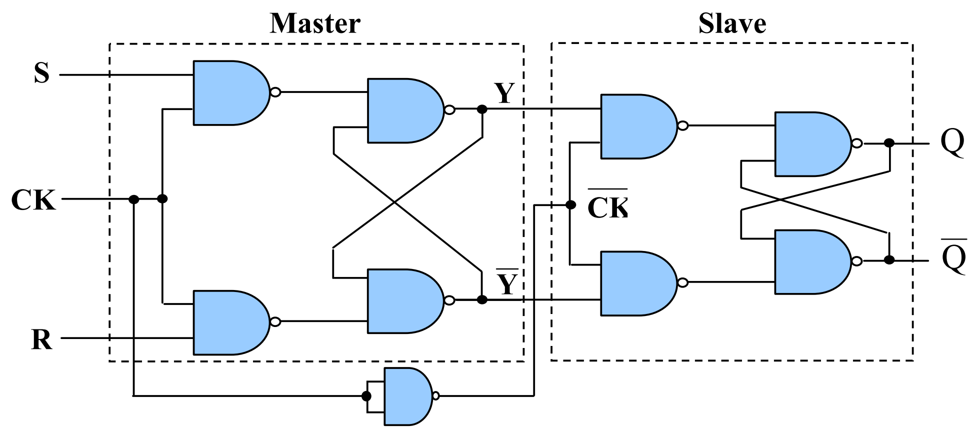
من الشكل نجد أن الخرج Q يتغير إذا كانت T = ١ وذلك مع نبضة التزامن الهابطة، فعند نبضة التزامن الأولى فإن T = ٠ وبالتالي فإن Q لن يتغير أي أن Q = ٠، وعند النبضة الثانية T = ١ إذن يتغير الخرج Q من (٠) إلى (١) وهكذا.

٤ -٧ قلاب التابع – المتبوع Master-Slave Flip-Flop

من دراستنا السابقة لدوائر القلابات المختلفة رأينا كيف يمكن التحكم في تشغيلها عن طريق الحافة الموجبة أو السالبة لنبضة التزامن (Edge Triggered) .

وهناك نوع آخر من دوائر القلابات يتم التحكم في تشغيلها عن طريق الاستجابة لمستوى النبضة (Pulse Triggered) والتي تسمى بقلاب التابع – المتبوع (Master-Slave)، ولذلك فإن هذا النوع من القلابات يحتاج إلى نبضة كاملة من نبضات التزامن (Complete Clock Pulse) لتغيير حالة الخرج أي لتشغيل الدائرة.

شكل ٤ -١٦(أ) يوضح دائرة قلاب S-R من النوع التابع -المتبوع، وهي تحتوي على دائرتين من قلاب S-R المتزامن وتسمى الأولى بالتابع (Master) والأخرى بالمتبوع (Slave)، المرحلة الأولى (Master) من دائرة القلاب تستقبل نبضات التزامن (CK) مباشرة، بينماتستقبل المرحلة الثانية (Slave) عكس إشارة نبضة التزامن ($\overline{CK}$).



شكل ٤ -١٦(أ) دائرة القلاب S-R التابع - المتبوع.

وبالرجوع إلى شكل نبضات التزامن لكل من $\overline{CK}$ ، CK في شكل ٤ -١٦(جـ)، نلاحظ أن الجزء التابع (Master) من الدائرة يتم تشغيله عندما تكون نبضة التزامن (CK) موجبة ، والجزء المتبوع (Slave) من الدائرة من ناحية أخرى يتم تشغيله عندما تكون نبضة التزامن سالبة لأنه في هذه الحالة تكون نبضة التزامن المعكوسة ($\overline{CK}$) موجبة.

وبناء على ذلك فهناك خطوتان تحدثان قبل أن يتغير كل من $\overline{Q}$ ، Q استجابة للدخل S,R:

الخطوة الأولى: خلال المستوى المنطقي (High) للنبضة (CK) فإن دائرة التابع (Master) تكون في وضع التشغيل (Enabled) ويكون شكل الخرج لها إما في الحالة الفعالة (Set) أو الحالة غير الفعالة (Reset) أو في وضع عدم التغيير حسب مستوى الدخلين S,R.

الخطوة الثانية: خلال المستوى المنطقي (Low) للنبضة (CK) فإن دائرة المتبوع (slave) تكون في وضع التشغيل (Enabled) ويتبع الخرج Q المستوى المنطقي الموجود على الدخل Y.

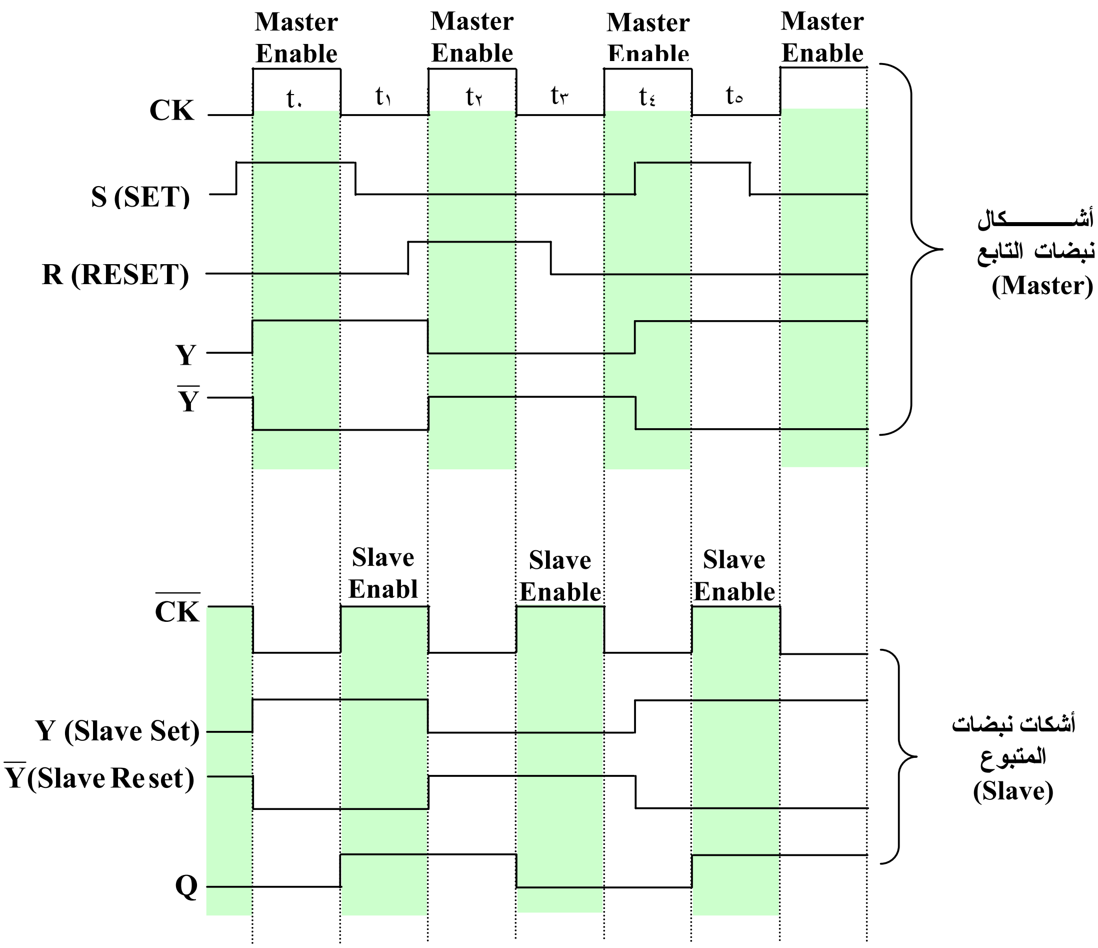
جدول الحقيقة الموضح في شكل ٤ -١٦(ب) يلخص لنا كيفية عمل دائرة القلاب من النوع S-R التابع -المتبوع. وكما نرى فإن الجدول يماثل تماماً جدول الحقيقة لدائرة القلاب S-R المتزامن. ونرى في العمود (CK) من الجدول نبضة تزامنية كاملة وبالتالى فإن الدائرة تحتاج إلى كل من المستوى (High) والمستوى (Low) لنبضة التزامن لتشغيل كل جزء منها.

شكل ٤ -١٦(جـ) يوضح الرسم البياني الزمني لقلاب S-R التابع -المتبوع، ومن خلال نبضات التزامن (CK) سوف ننتقل خلال الأزمنة من t. إلى $t_٥$ لنرى كيف تستجيب الدائرة للتغيير في الدخلين S,R.

- عند الزمن t_0 ، تكون دائرة التابع (Master) في وضع التشغيل (Enabled) عن طريق المستوى الموجب (High) لنبضة التزامن (CK) وعند هذه اللحظة فإن $S = 1, R = 0$ وهي الحالة الفعالة (Set) لدائرة التابع، ويكون الخرج $Y = 1$ ($\overline{Y} = 0$).
- عند الزمن t_1، تكون دائرة التابع مفصولة (Disabled) عن طريق النبضة السالبة (Low) للدخل CK، بينما تكون دائرة المتبوع (Slave) في وضع التشغيل (Enabled) وذلك عن طريق النبضة الموجبة (High) للدخل $\overline{CK}$. وحيث إن $Y, \overline{Y}$ يمثلان الدخل لدائرة المتبوع، فإن الخرج Q يكون في الحالة الفعالة (Set) أي أن $Q = 1$. وهذا يوضح كيف أن دائرة المتبوع ببساطة تأخذ الموجود على دخلها وتضعه على خرجها عندما تكون في وضع التشغيل عن طريق نبضة التزامن (عندما كانت $Y = 1, \overline{Y} = 0$ فإن الخرج $Q = 1, \overline{Q} = 0$ عندما تكون نبضة التزامن $\overline{CK} = 1$) . وعلى ذلك يمكن القول بأن دائرة القلاب الثانية تابعة لدائرة القلاب الأولى.

المدخلات			الخرج	وضع التشغيل
S	R	CK	Q	(Mode of Operation)
٠	٠	⎍	Q_0	وضع الإمساك (عدم التغير)
٠	١	⎍	٠	الوضع الغير فعال (RESET)
١	٠	⎍	١	الوضع الفعال(SET)
١	١	⎍	؟	وضع الحظر

شكل ٤ -١٦ (ب) جدول الحقيقة لدائرة القلاب S-R التابع -المتبوع.



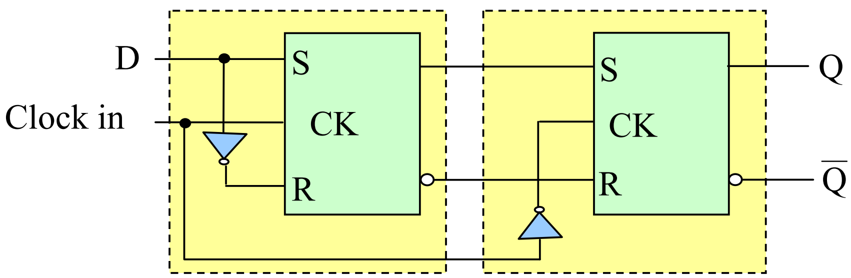
شكل ٤ -١٦(جـ) المخطط الزمني لدائرة القلاب S-R التابع المتبوع.

- عند الزمن t_2، تكون دائرة التابع في وضع التشغيل، عن طريق النبضة الموجبة (High) للدخل CK وعند هذه اللحظة تكون $S = ٠, R = ١$ فيكون الخرج $Y = 0, \overline{Y} = 1$ أي في الحالة الغير فعالة (Reset).
- عند الزمن t_3، تفصل دائرة التابع عن طريق النبضة السالبة (Low) للدخل CK، بينما تكون دائرة المتبوع في وضع التشغيل. وحيث أن دخل دائرة المتبوع هو الحالة غير الفعالة (Reset) فعلية يكون خرج المتبوع هو $Q = ٠$.
- عند الزمن t_4، يكون الدخلان S,R في الوضع (Low) وعلية تظل قيمة الخرج Y عند آخر وضع لها، والذي كان هو الوضع غير الفعال ($Y = ٠$). وفي منتصف الفترة الزمنية t_4، فإن الدخل S تغير إلى الوضع (High) وعليه فإن الخرج أصبح في الوضع $Y = ١$.

- عند الزمن t_5، دائرة التابع مفصولة بينما تكون دائرة المتبوع في وضع التشغيل، وبالتالي فإن الخرج Y = ١ يصل إلى الخرج Q فيصبح Q = ١.

المدخلات		الخرج	وضع التشغيل
D	**CK**	**Q**	**(Mode of Operation)**
١	⎍	١	الحالة الفعالة (SET) (stores a ١)
٠	⎍	٠	الحالة غير الفعالة (RESET) (stores a ٠)

(أ)

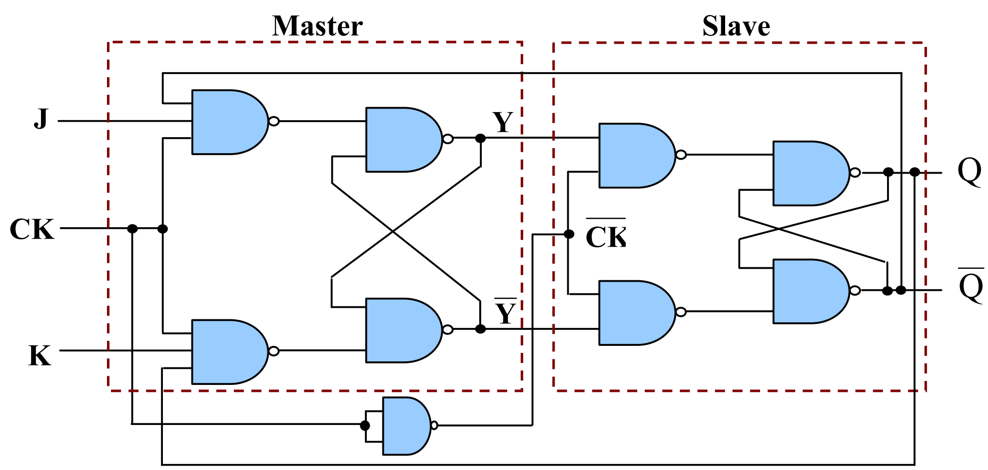


(ب)

شكل (٤ -١٧) دائرة القلاب من النوع D التابع - المتبوع وجدول الحقيقة التابع لها.

شكل ٤ -١٧(أ) يوضح دائرة قلاب من النوع D على شكل التابع–المتبوع، بينما شكل ٤ -١٧(ب) يبين جدول الحقيقة التابع لها. مثل دائرة القلاب S-R التابع–المتبوع، فإن دائرة القلاب D التابع–المتبوع تحتاج إلى نبضة تزامنية كاملة عند الدخل CK لحدوث تغير في الخرج Q.

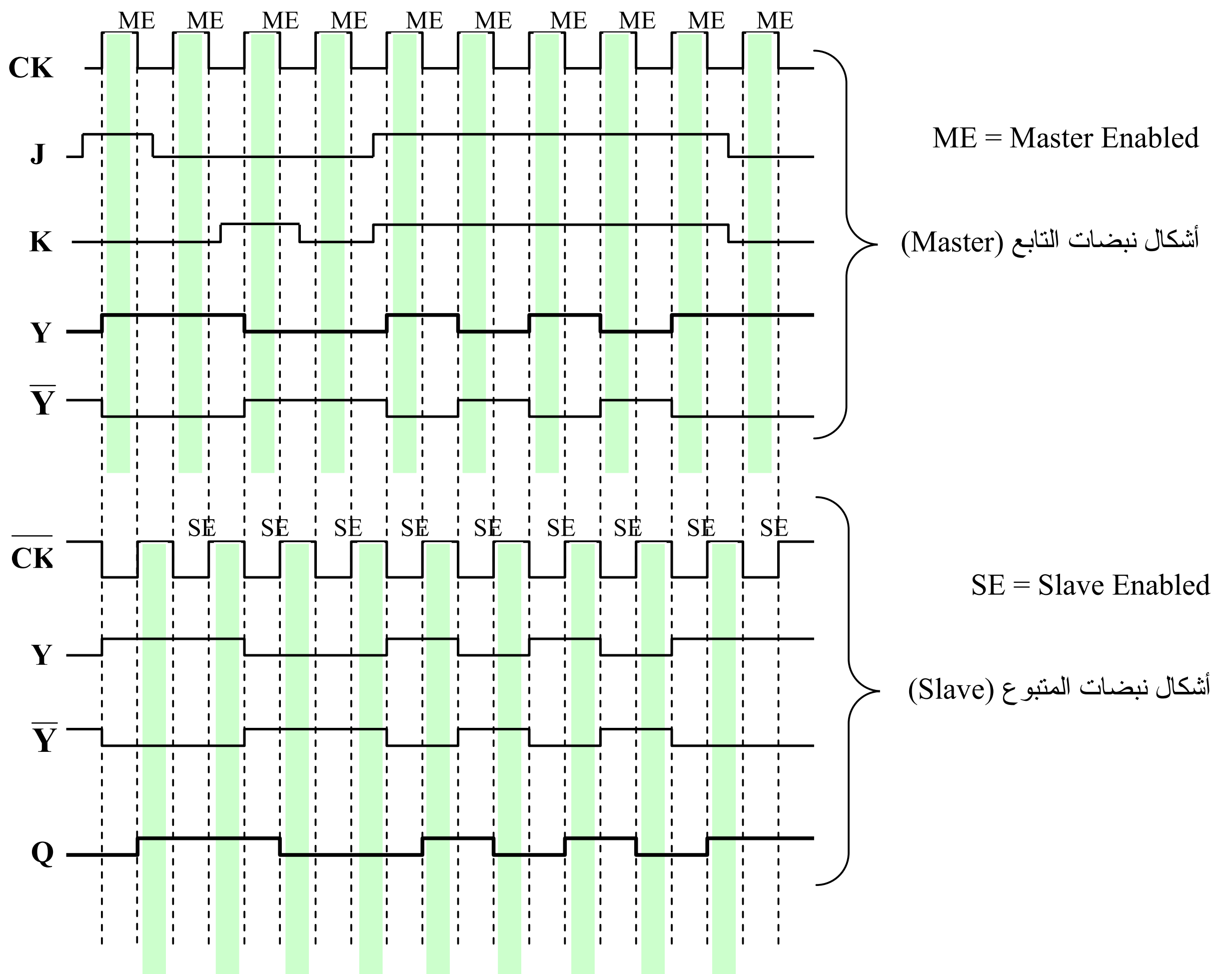
شكل ٤ -١٨(أ) يوضح دائرة القلاب J-K التابع–المتبوع، والشكل ٤ -١٨(ب) يلخص كيفية عمل هذه الدائرة عن طريق جدول الحقيقة المبين. ويوضح الشكل ٤ -١٨(جـ) الرسم البياني الزمني لقلاب J-K التابع–المتبوع ويمكن معرفة كيفية الحصول على شكل نبضات الخرج (Q) بالرجوع إلى جدول الحقيقة للدائرة بالإضافة إلى الاستعانة بما سبق شرحه في دائرة القلاب S-R التابع–المتبوع.



شكل ٤ -١٨(أ) دائرة القلاب J-K التابع -المتبوع.

المدخلات			الخرج	وضع التشغيل
J	K	CK	Q	(Mode of Operation)
٠	٠	⎍	Q.	وضع الإمساك (عدم التغير)
٠	١	⎍	٠	الوضع غير الفعال (RESET)
١	٠	⎍	١	الوضع الفعال (SET)
١	١	⎍	$\overline{Q}_0$	وضع التبديل (Toggle)

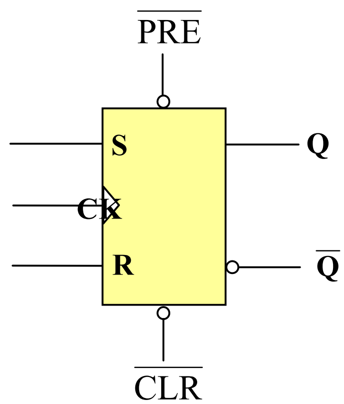
شكل ٤ -١٨(ب) جدول الحقيقة لدائرة القلاب J-K التابع -المتبوع.



شكل ٤ -١٨ (جـ) المخطط الزمني لدائرة J-K التابع -المتبوع.

وعادة تزود جميع دوائر القلابات السابق شرحها بمدخلين غير متزامنين أي لا يعملان مع نبضات التزامن. أحدهما الدخل غير الفعال للضبط المسبق (PRESET) ويختصر إلى $(\overline{\text{PRE}})$ والآخر يسمى الدخل غير الفعال للمسح (CLEAR) ويختصر إلى $(\overline{\text{CLR}})$ والشكل (٤ -١٩) يوضح الرمز المنطقي لدائرة قلاب S-R مزودة بالدخلين $\overline{\text{PRE}}$ ، $\overline{\text{CLR}}$. وهذان المدخلان هامان للغاية فعند توصيل مصدر القدرة إلى أجهزة النظم الرقمية، فإن دوائر القلابات يمكن أن تبدأ بالحالة الفعالة (SET) أي Q = ١ ، أو الحالة غير الفعالة (RESET) أي Q = ٠ ، ويمكن أن يكون أي من الخرجين ذو نتائج غير مرغوبة في حالة كون الخرج Q سيتم استعماله للتحكم في عناصر خارجية. ولهذا السبب فإن الدخل (RESET) والدخل (CLEAR) يضافان دائماً كدخل مباشر في معظم شرائح دوائر القلابات. والمدخل $(\overline{\text{PRE}})$ يستخدم للضبط المسبق، وذلك لتغيير المخرج Q بصورة غير متزامنة ليصبح (١) عند وضع $\overline{\text{PRE}} = 0$ ،

والمدخل ($\overline{CLR}$) يستخدم كمدخل لمسح أو تغيير المخرج Q بصورة غير متزامنة ليصبح (٠) عند وضع $\overline{CLR} = 0$. وجدول (٤ -٧) يوضح كيفية العمل لهذين المدخلين في دائرة القلاب S-R ويلاحظ من الجدول أنه عندما تكون $\overline{CLR} = 1$ وفي نفس الوقت $\overline{PRE} = 0$ (نشطه) فإن الخرج Q يصبح يساوي (١)، بصرف النظر عن قيمة المدخلات CK, S, R . في السطر الثاني من الجدول نجد $\overline{PRE} = 1$ وكذلك $\overline{CLR} = 0$ (نشطة) وهذا يتسبب في جعل قيمة الخرج Q تساوي (٠) وبصرف النظر عن قيم المدخلات CK, S, R.



شكل (٤ -١٩) الرمز المنطقي لدائرة القلاب S-R مزودة بالدخلين $\overline{PRE}$ ، $\overline{CLR}$.

المدخلات					الخرج	وضع التشغيل
$\overline{PRE}$	$\overline{CLR}$	CK	S	R	Q	(Mode of Operation)
٠	١	X	X	X	١	الوضع الفعال (SET)
١	٠	X	X	X	٠	الوضع غير الفعال (RESET)
٠	٠	X	X	X	?	حالة الحظر

جدول (٤ -٧) كيفية عمل المدخلان $\overline{PRE}$ ، $\overline{CLR}$ في دائرة القلاب S-R.

الجزء الثاني

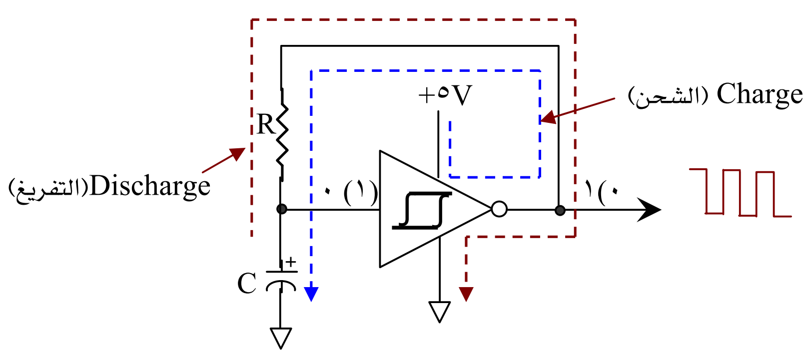
٤ -٨ دوائر المزمنات Timer Circuits

التوقيت هو كل شيء في الدوائر الرقمية ، وللتحكم في الوقت للدوائر الرقمية، فإن إشارة الساعة (Clock Signal) أو إشارة التزامن تكون موزعة خلال النظام الرقمي. هذه الإشارة يمكن توليدها عن طريق مولد نبضات. وهذه الإشارة الحادة (Sharp) عند الحافة الموجبة (Positive Edge) والحادة عند الحافة السالبة (Negative Edge) تستخدم للتحكم في تتابع العمليات في الدوائر الرقمية.

ودوائر J-K, S-R,D-Type القلابة كلها تعتبر أمثلة على متعدد الاهتزازات ثنائي الاستقرار (Bistable Multivibrator)، وذلك لأن لها حالتين (bi) مستقرتين (Set and Reset States). وسوف نناقش هنا بالدارسة، متعدد الاهتزازات غير مستقر (Astable Multivibrator) والذي ليس له حالة مستقرة وعادة ما يستخدم كمولد للنبضات، والنوع الثالث لمتعدد الاهتزازات هو أحادي الاستقرار (Monostable Multivibrator) والذي له فقط حالة استقرار واحدة (Mono) وحينما يتم تنشيط (Triggered) فإنه يولد نبضة مستطيلة (Rectangular Pulse) لها عرض ثابت (Fixed Duration).

٤ -٨ -١ دائرة متعدد الإهتزازات غير المستقر Astable Multivibrator Circuit

دائرة متعدد الإهتزازات غير المستقر والذي يطلق عليه أحياناً اسم طليق الحركة (Free running) يمكن بناؤة من البوبات المنطقية كما هو موضح في شكل (٤ -٢٠) والذي يوضح كيفية توصيل العاكس (Inverter) من نوع (Schmitt-trigger) ليعمل كمولد نبضات.



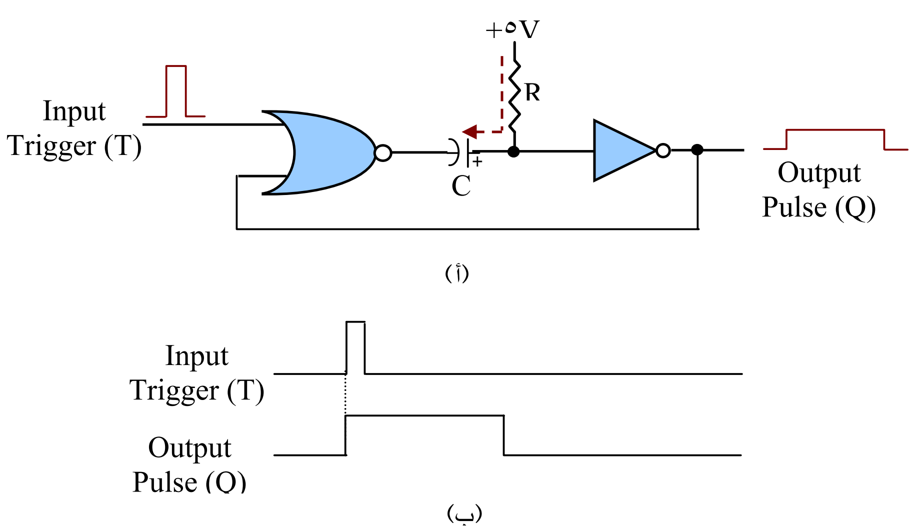
شكل (٤ -٢٠) دائرة متعدد الإهتزازات غير المستقر.

عندما يوصل مصدر القدرة أولاً إلى هذه الدائرة، فإن المكثف لا يحتوي على شحنة والجهد عليه يساوي (٠)، وهذا المستوى (Low) يتم عكسه عن طريق بوابة العاكس (Not) فيعطي خرج (High). المكثف (C) يبدأ في الشحن من خلال المقاومة (R)، وبزيادة الشحنة الموجبة على المكثف بعد فترة من الزمن والذي يعتمد على قيمة كل من R, C، تصل هذه الشحنة إلى الحد الكافي ليمثل الدخل (High) على العاكس. هذا الدخل سوف يتسبب في جعل خرج العاكس (Low)، وبالتالي فإن المكثف يبدأ بالتفريغ. وعندما تصل الشحنة على المكثف إلى المستوى (Low)، فإن العاكس سوف يعطي في الخرج (High) وبالتالي تتكرر الدورة مرة أخرى.

٤ -٨ -٢ دائرة متعدد الإهتزازات أحادي الإستقرار Monostable Multivibrator Circuit

شكل ٤ -٢١(أ) يوضح دائرة متعدد الإهتزازات أحادي الإستقرار. عندما تكون نبضة القادح (Trigger) في المستوى (Low)، وفي نفس الوقت الخرج Q يساوي (Low)، فإن الخرج من البوابة NOR يكون (High) وبناء علية فإن الخرج من دائرة العاكس يكون (Low) تاركاً الدائرة في هذه الحالة المستقرة.

وعندما تكون نبضة القادح (High)، تتسبب في جعل خرج البوابة NOR في الوضع (Low). هذا الانتقال من (High) إلى (Low) لخرج البوابة NOR، مربوط بدخل دائرة العاكس عن طريق المكثف، والذي يعطي (High) على طرف الخرج Q كما هو موضح من الرسم البياني للنبضات في شكل ٤ -٢١ (ب). هذا الخرج Q يغذي خلفياً إلى الدخل الآخر للبوابة NOR ويحافظ على خرج البوابة في الوضع (Low) حتى بعد انتهاء نبضة القادح.

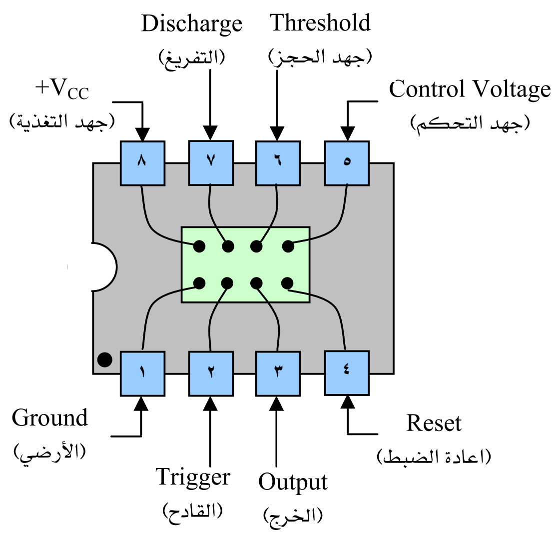


شكل (٤ -٢١) دائرة متعدد الإهتزازات احادي الاستقرار.

خرج البوابة NOR سوف يجعل هناك فرق جهد حول شبكة المقاومة والمكثف (resistor–capacitor network)، وبناء على ذلك فإن المكثف سوف يبدأ في الشحن. وبعد فترة من الزمن تعتمد على قيمة كل من المكثف C والمقاومة R، فإن الشحنة على المكثف تكون كافية لجعل دخل العاكس في المستوى (High) وعليه فإن العاكس يصبح خرجه (Low) وتنتهي نبضة الخرج Q.

٤ -٨ -٣ دائرة المزمن ٥٥٥ The ٥٥٥ Timer Circuit

تعتبر دائرة المزمن ٥٥٥ من أغلب دوائر المزمنات استخداماً وذلك لرخص ثمنها، وهي موجودة على هيئة شريحة (IC) لها ثمانية أطراف كما نرى من الشكل (٤ -٢٢)، والرقم ٥٥٥ مستنتج من مقسم الجهد الموجود بالدائرة داخل الشريحة، والذي يتكون من ثلاثة مقاومات قيمة كل منها 5KΩ.

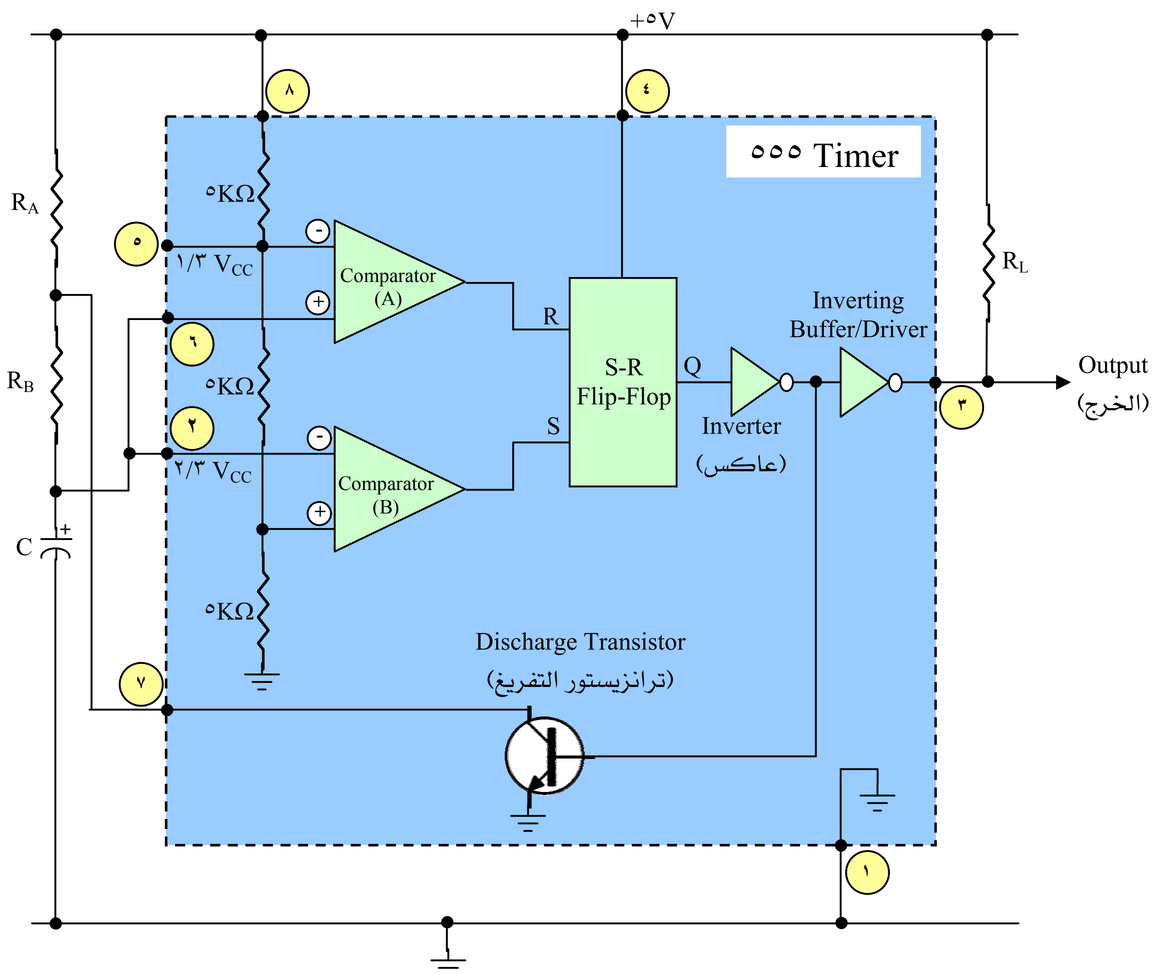


شكل (٤ -٢٢) أطراف شريحة المزمن ٥٥٥.

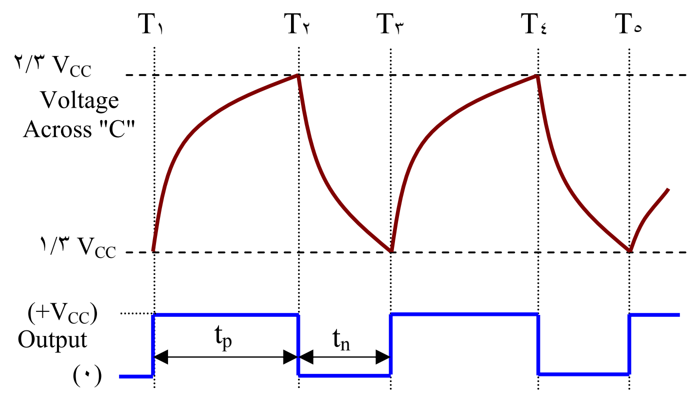
وهو مزمن عام يمكن أن يعمل في وضعين للتشغيل، أحدهما الوضع غير المستقر (Astable mode) والآخر الوضع الأحادي الإستقرار (Monostable mode) ويمكن استخدامه أيضاً كمقسم للتردد (Frequency Divider) أو معدل (Modulator) اعتماداً على كيفية توصيل المكونات الخارجية للشريحة.

٤ -٨ -٣ -١ المزمن ٥٥٥ كمتعدد الإهتزازات غير المستقر
٥٥٥ Timer as an Astable Multivibrator

شكل ٤ -٢٣(أ) يوضح كيفية توصيل المزمن ٥٥٥ ليعمل في وضع التشغيل غير المستقر (Astable) أو ما يطلق عليه طليق الحركة (Free running). أشكال الموجات الموضحة بالشكل ٤ -٢٣(ب) تبين لنا كيفية الشحن والتفريغ للمكثف C المتصل خارجياً بالشريحة، وكيف أن جهد الخرج يتغير ما بين القيمتين +Vcc (قيمة جهد المنبع) وبين (٠).



شكل ٤ -٢٣(أ) كيفية توصيل المزمن ٥٥٥ ليعمل في وضع التشغيل غير المستقر.



شكل ٤ -٢٣(ب) شكل موجة شحن وتفريغ المكثف C وكذلك شكل جهد الخرج.

ولشرح كيفية عمل الدائرة نفترض أن الخرج لدائرة القلاب S-R في الوضع (High) [الزمن T_1 في شكل الخرج]. وهذا الخرج لدائرة القلاب سوف يعكس إلى الوضع (Low) مما يجعل ترانزستور التفريغ الداخلي (Discharge Transistor) في الوضع OFF.

ومع وجود هذا الترانزستور في الوضع OFF، فإن المكثف الخارجي (C) يبدأ في الشحن في اتجاه +Vcc من خلال المقاومتين R_B, R_A. وعند الزمن T_2، فإن الشحنة الموجودة على المكثف تصل إلى $\frac{2}{3}V_{CC}$، وبناء علية فإن خرج دائرة المقارن A سيكون (High) لأن الجهد على طرفه الآخر هو $\frac{1}{3}V_{CC}$ ويجعل دائرة القلاب في الوضع (RESET) وتصبح Q = ٠. وهذا يجعل الخرج (طرف ٣) للمزمن ٥٥٥ في المستوى (Low)، وبالتالي فإن قاعدة ترانزستور التفريغ تصبح (High)، مم يجعله في الوضع ON.

ومع وجود هذا الترانزستور في الوضع ON، فإن المكثف C يبدأ في تفريغ شحنته. عند الزمن T_3، تكون الشحنة على المكثف قد وصلت إلى $\frac{1}{3}V_{CC}$، ونتيجة لذلك فإن خرج المقارن B سيكون في المستوى (High) ويضع دائرة القلاب S-R في الحالة (SET) وتكون Q = ١، أو عودتها إلى الحالة الأصلية لها. ترانزستور التفريغ مرة أخرى يكون في الوضع OFF، ويسمح للمكثف C بالشحن وتتكرر الدورة.

وكما نرى من الشكل ٤ -٢٣(أ) ، أن المكثف C يشحن خلال المقاومتين R_B, R_A إلى الجهد $\frac{2}{3}V_{CC}$، ويفرغ خلال المقاومة R_B إلى الجهد $\frac{1}{3}V_{CC}$. ويمكن حساب الزمن t_p (Positive time) عن طريق العلاقة:

$$t_p = 0.7(R_A + R_B)C$$

والزمن t_n (Negative time) يمكن حسابة عن طريق العلاقة:

$$t_n = 0.7R_BC$$

وعليه يكون الزمن T(زمن الدورة الكاملة) هو مجموع الزمن t_p، الزمن t_n:

$$T = t_p + t_n$$
$$= 0.7(R_A + 2R_B)C$$

ويمكن حساب تردد الخرج للمزمن ٥٥٥ باستخدام العلاقة :

$$f = \frac{1}{T} = \frac{1}{0.7(R_A + 2R_B)C}$$

ويمكن وضع العلاقة السابقة على الصورة:

$$f = \frac{1.43}{(R_A + 2R_B)C}$$

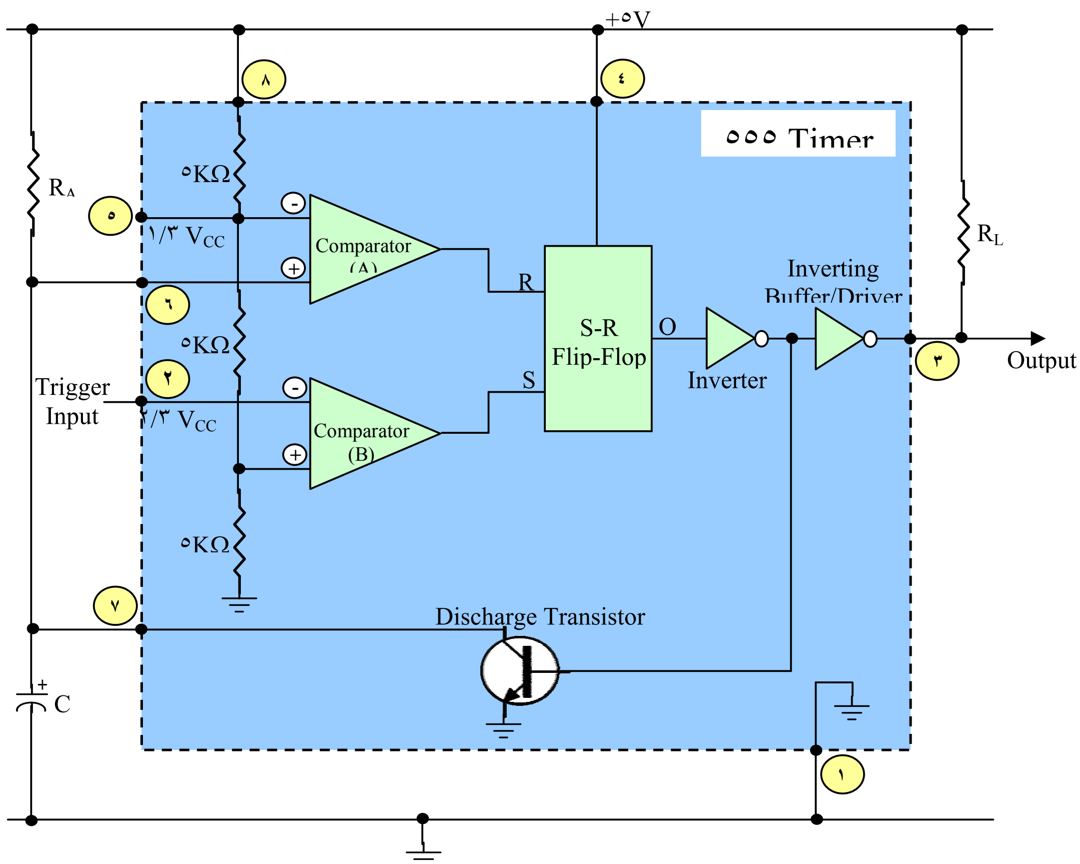
٤ -٨ -٣ -٢ المزمن كمتعدد الإهتزازات أحادي الإستقرار
٥٥٥ Timer as a Monostable Multivibrator

شكل ٤ -٢٤(أ) يوضح كيفية توصيل المزمن ٥٥٥ ليعمل كمتعدد الإهتزازات أحادي الإستقرار أو ما يطلق عليه (one-shot). والأشكال الموجية في شكل ٤ -٢٤(ب) تبين علاقة الزمن لكل من دخل القادح (Input - trigger)، شحن وتفريغ المكثف، والخرج النهائي للمزمن ٥٥٥. عرض نبضة الخرج (P_w) يعتمد على قيم المكونات الخارجية R_A, C.

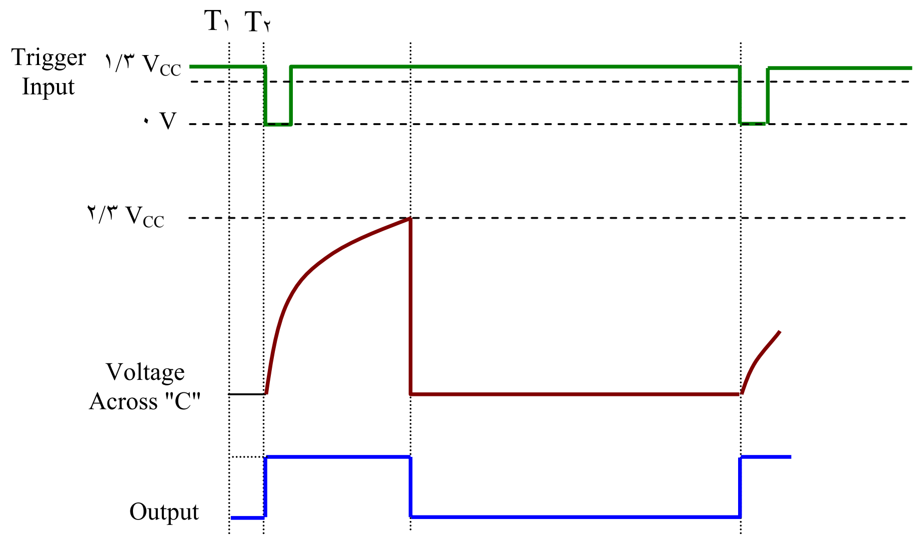
عند الزمن T_1 في شكل ٤ -٢٤(ب)، دائرة القلاب S-R تكون في حالة (RESET) وبناء عليه يكون خرجها (Low) أي Q = ٠. هذا الخرج (Low) من دائرة القلاب S-R يعكس عن طريق دائرة العاكس، ثم يعكس ويعزل (inverted and buffered) عن طريق المرحلة الأخيرة، ليكون الخرج للمزمن ٥٥٥ على الطرف (٣) يساوي ٠V أو (Low) .

الخرج (Low) من دائرة القلاب S-R سوف يعكس ويظهر كدخل (High) على قاعدة ترانزستور التفريغ، فيكون في الوضع ON، وبذلك يعمل الترانزستور كمسار لتفريغ المكثف إلى الأرض.

عند الزمن T_2، تطبق نبضة القادح (Trigger) على الطرف (٢) لدائرة المزمن ٥٥٥ أحادي الإستقرار. هذه النبضة السالبة سوف تجعل الدخل السالب للمقارن B يقل عن $\frac{1}{3}V_{CC}$، وبذلك يكون خرج المقارن B يساوي (High)، ويضع دائرة القلاب S-R في الوضع (SET) أي أن الخرج Q = ١. هذا الخرج (High) من دائرة القلاب S-R سوف يجعل الخرج النهائي على الطرف (٣) للمزمن ٥٥٥ في الوضع (High) ويعمل على جعل ترانزستور التفريغ في الحالة OFF.



شكل ٤ -٢٤(أ) كيفية توصيل المزمن ٥٥٥ ليعمل في وضع التشغيل أحادي الإستقرار.



شكل ٤ -٢٤(ب) علاقة دخل القدح وشحن وتفريغ المكثف C المتصل بالشريحة وشكل جهد الخرج.

وعند هذه اللحظة يبدأ المكثف C في الشحن من خلال المقاومة R_A في إتجاه $+V_{CC}$ كما نرى من خلال الشكل ٤ -٢٤(ب). خرج المزمن ٥٥٥ يظل كما هو في الوضع (High) حتى تصل الشحنة على المكثف إلى أكثر من $\frac{2}{3}V_{CC}$. فعند هذه اللحظة ($T_٣$)، فإن خرج المقارن A سوف يكون (High)، ويعمل على وضع دائرة القلاب S-R في الوضع (RESET)، ويجعل أيضاً الخرج للمزمن على الطرف (٣) في الحالة (Low)، وكذلك يضع ترانستور التفريغ في الحالة ON وبالتالي يبدأ المكثف C في تفريغ شحنته.

والدائرة سوف تظل في هذه الحالة المستقرة حتى تصل نبضة القادح الجديدة وذلك لتكرار الدورة مرة أخرى.

الحافة الموجبة (Leading edge) لنبضة الخرج تحدث عن طريق نبضة القادح، بينما الحافة السالبة (Trailing edge) لنبضة الخرج تعتمد على زمن الشحن للمكثف C من خلال المقاومة R_A والذي بدوره يعتمد على قيم هذه المكونات. ويمكن حساب عرض نبضة الخرج من العلاقة التالية:

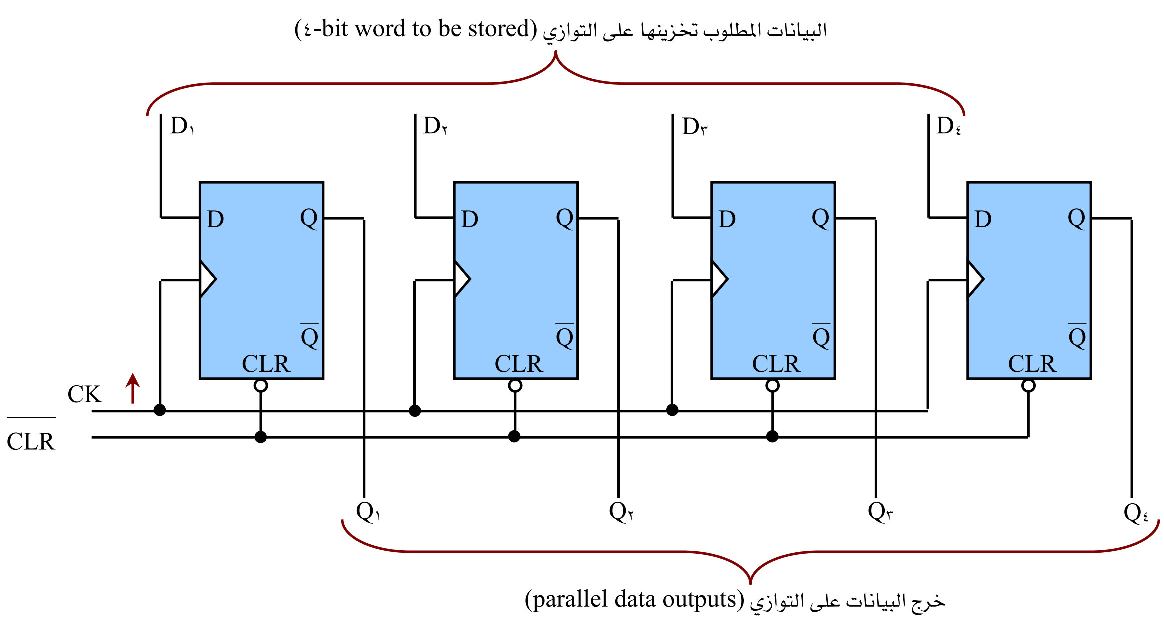
$$P_w = 1.1R_AC$$

٤ -٩ مسجلات الإزاحة Shift Registers

تعتبر المسجلات أحد أنواع الدوائر المنطقية التعاقبية، وتستخدم المسجلات عادة لتخزين البيانات، ومن دراستنا السابقة للدوائر القلابة وجدنا أنه يمكن تخزين رقم ثنائي مفرد (bit) بواسطة دائرة قلابة مفردة، ومن ثم يمكن توصيل عدد من الدوائر القلابة معاً لبناء ما يعرف بالمسجل، والذي يستخدم كذاكرة مؤقتة لتخزين كمية صغيرة من البيانات ولفترة زمنية قصيرة وذلك تمهيداً لنقلها كما في مسجلات النقل أو العزل (Buffer Register) أو لإزاحة البيانات إلى اليسار (Shift Left) أو اليمين (Shift Right) أو تحويل البيانات المتوالية (Serial Data) إلى بيانات متوازية (Parallel Data) والعكس كما في مسجلات الإزاحة (Shift Registers).

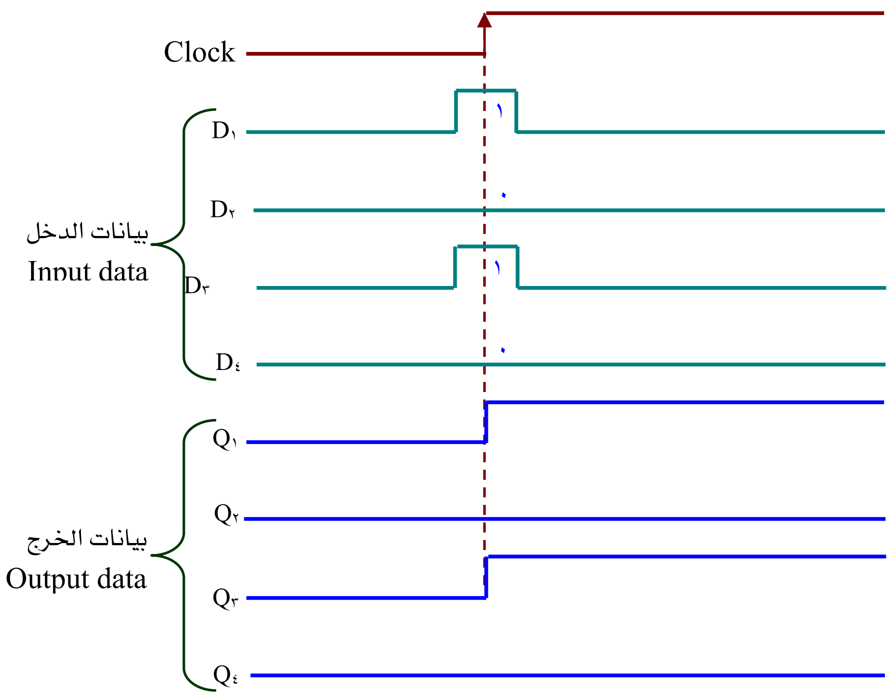
٤ -٩ -١ مسجلات العزل Buffer Registers

مسجل العزل ببساطة يستخدم لتخزين كلمة رقمية (Digital word) مكونة من مجموعة من الأرقام الثنائية (bits). شكل ٤ -٢٥(أ) يوضح كيفية بناء مسجل عزل مكون من أربع مراحل (٤-stages) باستخدام دوائر القلابات من النوع D والتي يتم تنشيطها عند الحافة الموجبة لنبضة التزامن (Positive edge-triggered).



(أ)

شكل ٤ -٢٥(أ) مسجل عزل مكون من اربع مراحل باستخدام دوائر القلابات من النوع D.



(ب)

شكل ٤ -٢٥(ب) المخطط الزمني لمسجل العزل في شكل ٤ -٢٥(أ).

البيانات المطلوب تخزينها والتي تتكون من أربعة أرقام ثنائية (٤-bits) تطبق على المداخل D_1, D_2, D_3, D_4 للمسجل وتظهر على المخارج Q_1, Q_2, Q_3, Q_4 عند حدوث أول نبضة تزامن موجبة عند مدخل نبضات التزامن (CK).

وبالرجوع إلى الرسم البياني الزمني في شكل ٤ -٢٥(ب) نرى أن البيانات المراد تخزينها والتي تكون موجودة على خطوط البيانات Q_1, Q_2, Q_3, Q_4 يتم تخزينها أو إدخالها في المسجل عند الحافة الموجبة لنبضة التزامن. هذه البيانات تكون موجودة بصفة مستمرة على الخرج.

وحيث إنه تم إدخال كلمة مكونه من أربعة أرقام ثنائية على التوازي لمدخل المسجل، وتم إخراجها على التوازي أيضاً، لذلك فإن مسجلات العزل غالباً ما تسمى بمسجلات متوازية المدخل -متوازية المخرج (Parallel-in, Parallel-out Registers). ودخل المسح (Clear-input) والمنشط عند الحافة السالبة (active-low) يستخدم لمسح جميع دوائر القلابات (مسح الكلمة فقط).

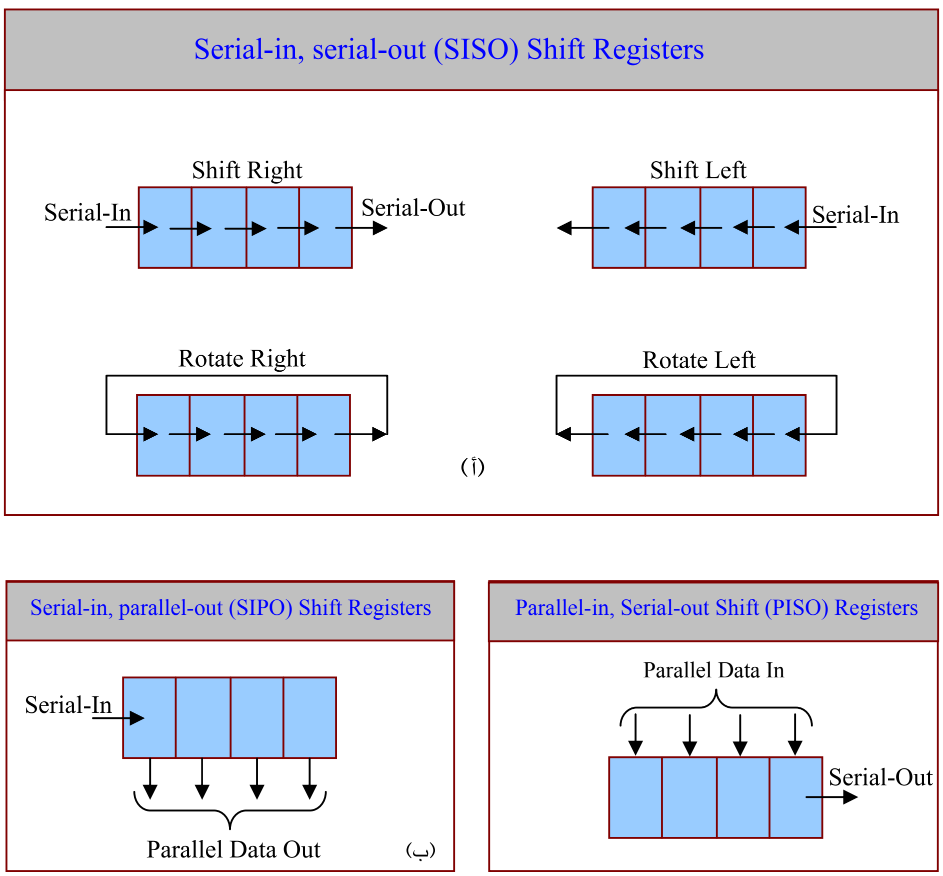
٤ -٩ -٢ مسجلات الإزاحة Shift Registers

مسجل الإزاحة هو مسجل لتخزين البيانات تمهيداً لتحريكها (move) أو إزاحتها (Shift) يساراً أو يميناً. والأنواع الثلاثة الأساسية لمسجلات الإزاحة موضحة بالشكل (٤ -٢٦).وهي:

١- مسجلات إزاحة متوالية المدخل – متوالية المخرج (Serial-in, Serial-out Shift Registers) وتكتب اختصارا (SISO).

٢- مسجلات إزاحة متوالية المدخل – متوازية المخرج (Serial-in, Parallel-out Shift Registers) وتكتب اختصارا (SIPO).

٣ - مسجلات إزاحة متوازية المدخل – متوالية المخرج (Parallel-in, Serial-out Shift Registers) وتكتب اختصارا (PISO).



شكل ٤ -٢٦(ب) تصنيف مسجلات الإزاحة.

ولفهم كيفية تشغيل هذه المسجلات بتفصيل اكثر فلنأخذ بالتفصيل كل نوع من هذه الأنواع الثلاثة على حده:

٤ -٩ -٢ -١ مسجلات الإزاحة متوالية المدخل – متوالية المخرج
Serial-in, Serial-out (SISO) Shift registers

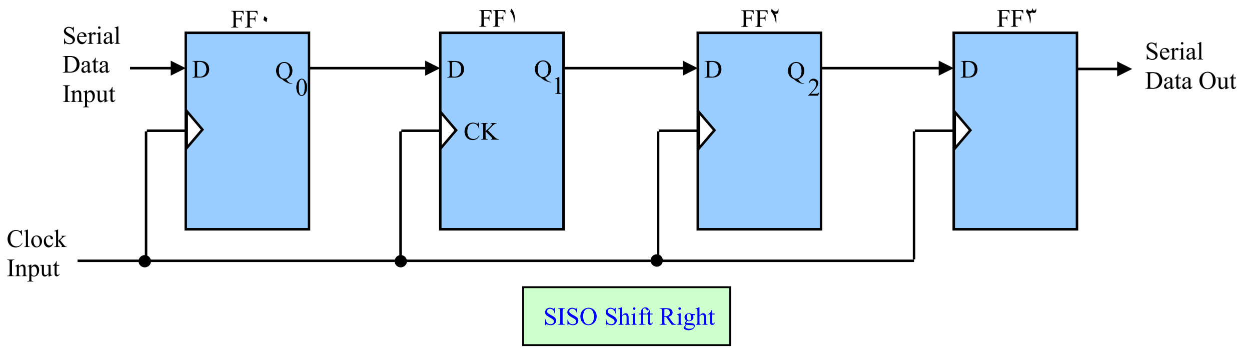
فلنبدأ مع جدول (٤ -٨)، والذي يوضح كيفية عمل مسجل الإزاحة. في هذا المثال نجد أن المسجل يحتوي على البيانات ٠١١٠ (محتوى ابتدائي) بينما البيانات الخارجية المتوالية ١٠٠١ موجودة على دخل المسجل في انتظار حدوث ازاحة لها.

نبضات التزامن	البيانات المراد تخزينها	خرج المسجل			
Clock	Input	$Q_٠$	$Q_١$	$Q_٢$	$Q_٣$
–	–	٠	١	١	٠
١st	١	١	٠	١	١
٢nd	٠	٠	١	٠	١
٣rd	٠	٠	٠	١	٠
٤th	١	١	٠	٠	١

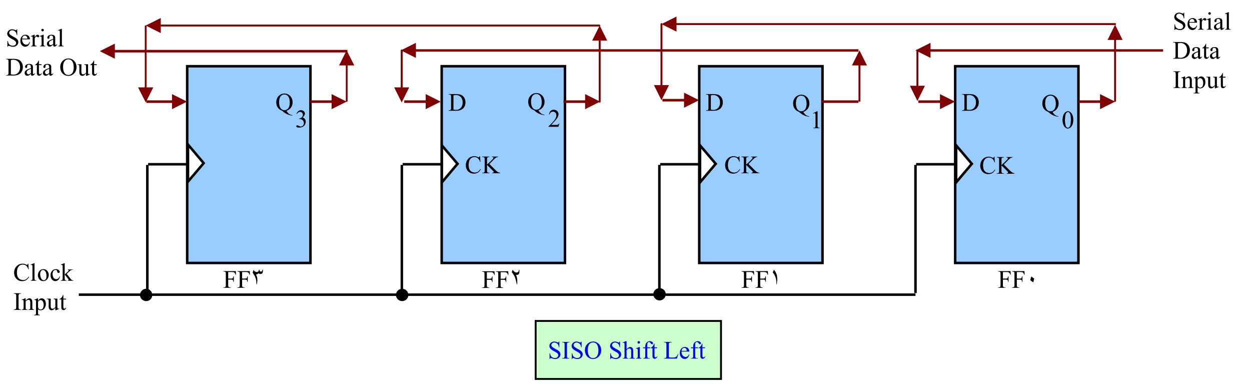
جدول (٤ -٨) كيفية عمل مسجل الإزاحة.

بعد نبضة التزامن الأولى (١st Clock pulse) البيانات المخزونة بالمسجل سوف يحدث لها إزاحة بمقدار خانة واحدة إلى اليمين وفي نفس الوقت فإن الرقم الأول من البيانات الخارجية المتوالية سوف يحدث له إزاحة داخل الخانة الأولى من المسجل. بعد نبضة التزامن الثانية (٢nd Clock pulse)، يكون هناك رقمين من الأرقام المخزونة (٠١١٠) قد تمت إزاحتها خارج المسجل بينما تم تخزين رقمين من الأرقام الخارجية المتوالية (١٠٠١). بعد نبضة التزامن الثالثة، ثلاث إزاحات في اتجاه اليمين تكون قد تمت. وبعد نبضة التزامن الرابعة، فإن البيانات الأصلية المخزونة (٠١١٠) تكون قد حدث لها إزاحة خارج المسجل، بينما البيانات المطبقة على الدخل (١٠٠١) حدث لها إزاحة بالكامل داخل المسجل وهي الآن مخزنة به.

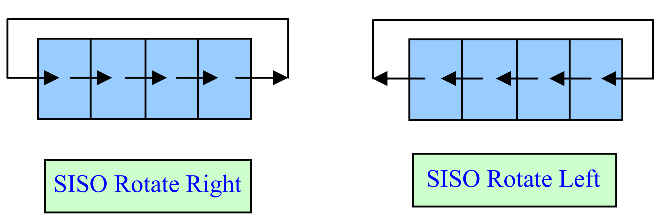
الآن نظرية التشغيل الأساسية لمسجل الإزاحة قد تم فهمها ، وسوف نرى كيف يمكن استخدام دوائر القلابات لبناء دائرة مسجل الإزاحة.



(أ)



(ب)



(ج)

شكل (٤ -٢٧) مسجل إزاحة إلى اليمين واليسار ودوران يمين ويسار مكون من أربع مراحل.

شكل ٤ -٢٧(أ) يوضح مسجل إزاحة مكون من أربع مراحل (٤-bits) وذلك باستخدام دائرة القلاب من النوع D. البيانات المتوالية يتم إدخالها إلى الطرف D لدائرة القلاب الأولى (FF٠)، وخرج دائرة القلاب الأولى (Q٠) يوصل إلى الدخل D لدائرة القلاب الثانية (FF١)، وخرج دائرة القلاب الثانية (Q١)

يوصل إلى الدخل لدائرة القلاب الثالثة (FF٢)، وخرج دائرة القلاب الثالثة (Q_2) يوصل إلى الدخل لدائرة القلاب الرابعة (FF٣)، وخرج دائرة القلاب الرابعة يمثل الخرج المتوالي النهائي لدائرة المسجل المكون من أربع مراحل.

نبضات التزامن (Clock input) توضع لحظياً على كل دوائر القلابات، ومع كل حافة موجبة (Positive edge) من النبضات يتم إزاحة خانة واحدة (١-bit) من بيانات الدخل إلى المسجل ، وبالتالي فإن مسجل الإزاحة متوالى الدخل – متوالى الخرج يحتاج إلى أربع نبضات تزامن ليتم تسجيل البيانات الأربعة الموجودة على المدخل ، ومن ناحية أخرى فإن هذا المسجل يحتاج إلى أربع نبضات أخرى لإزاحة المعلومات إلى الخارج.

وتلخيصاً لما سبق شرحه، فإن الدائرة الموضحة في شكل ٤ -٢٧(أ) تبين لنا كيفية توصيل عدد أربع دوائر قلابة من النوع D وذلك لبناء مسجل إزاحة إلى اليمين من النوع متوالي الدخل – متوالي الخرج (SISO Shift-Right Shift Register). والدائرة الموضحة في شكل ٤ -٢٧(ب) توضح لنا كيفية بناء مسجل إزاحة إلى اليسار مكون من أربع دوائر قلابة من النوع D على شكل متوالي الدخل – متوالي الخرج (SISO Shift- Left Shift Register).

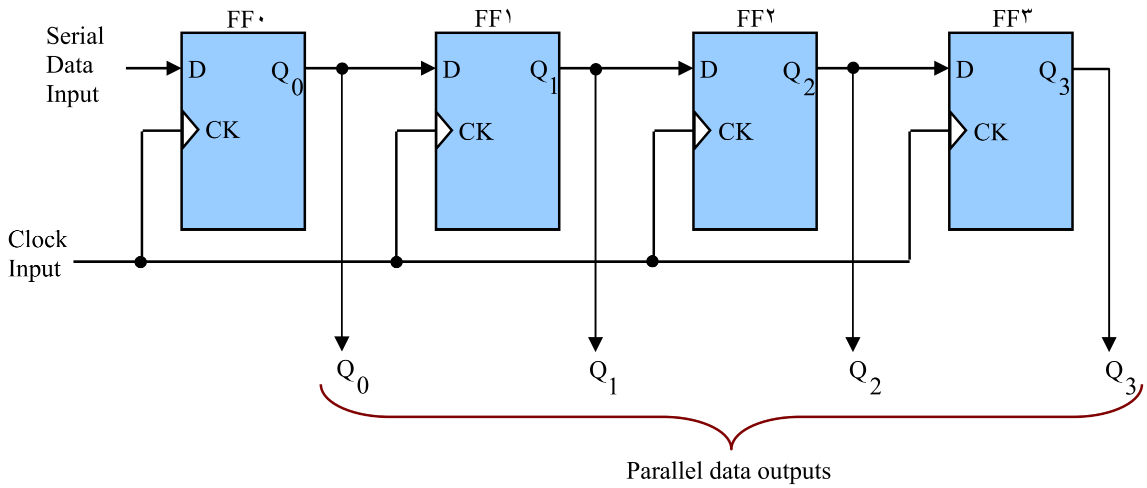
في بعض التطبيقات، البيانات المتوالية في شكل ٤ -٢٧(أ)، شكل ٤ -٢٧(ب) يتم توصيلها مباشرة للخلف مرة أخرى إلى طرف الدخل المتوالى للمسجل، بمعنى أن البيانات الخارجة يتم تسجيلها مرة أخرى دون أن تُفقد وتسمى هذه العمليات باسم توالي المدخل – توالي المخرج دوران يمين (SISO Rotate-Right) وتوالي المدخل – توالي المخرج دوران يسار (SISO Rotate-Left) وكما هو موضح في شكل ٤ -٢٧(جـ).

٤ -٩ -٢ -٢ مسجلات إزاحة متوالية الدخل – متوازية الخرج

Serial-in, parallel out (SIPO) Shift registers

الشكل (٤ -٢٨) يوضح النوع الثاني من مسجلات الإزاحة والذي يسمى بمسجل الإزاحة متوالي الدخل – متوازي الخرج.

ولإدخال البيانات في هذا المسجل، يتم تطبيق البيانات المتوالية والمكونة من (٤-bits) على مدخل البيانات على التوالى (Serial data input) ويتم إزاحتها تحت التحكم في نبضات الدخل المتزامنة (إزاحة واحدة في إتجاه اليمين لكل نبضة).



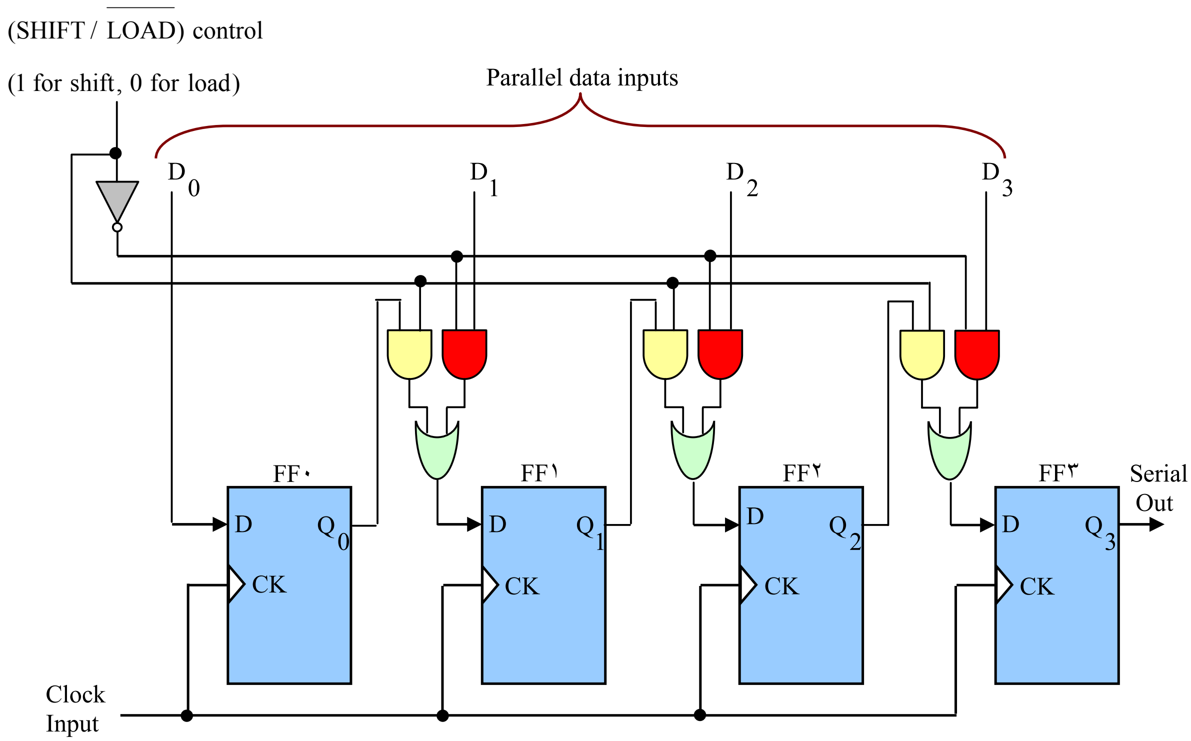
شكل (٤ -٢٨) مسجل ازاحة متوالي الدخل -متوازي الخرج.

ولإدخال أو تخزين كلمة مكونة من أربعة أرقام (٤-bits) على التوالى داخل هذا المسجل فإننا نحتاج إلى أربع نبضات تزامن. البيانات المخزونة داخل مسجل الإزاحة تكون موجودة على المخارج الأربعة (Q٣,Q٢,Q١,Q٠) كأربعة أرقام (٤-bits) خرج على التوازي.

٤ -٩ -٢ -٣ مسجلات إزاحة متوازية الدخل – متوالية الخرج

Parallel-in, Serial-out (PISO) Shift registers

شكل (٤ -٢٩) يوضح كيف يمكن بناء مسجل مكون من أربع مراحل من النوع متوازي الدخل – متوالي الخرج وذلك باستخدام دوائر القلابات من النوع D. يتم التحكم في الدائرة عن طريق طرف تحكم الدخل SHIFT/$\overline{\text{LOAD}}$. عندما يكون طرف التحكم SHIFT/$\overline{\text{LOAD}}$ في الوضع (Low)، فإن جميع البوابات AND المظللة باللون الأحمر تكون نشطة (Enabled) نتيجة لعكس إشارة التحكم هذه عن طريق العاكس Inverter المظلل. هذه البوابات الفعالة تعمل على توصيل البيانات من خطوط الدخل للبيانات (D٣,D٢,D١,D٠) إلى مداخل البيانات على دوائر القلابات. عند وصول نبضة التزامن (Clock pulse)، فإن هذه البيانات سوف يتم تخزينها داخل المسجل وتظهر على المخارج (Q٣,Q٢,Q١,Q٠).



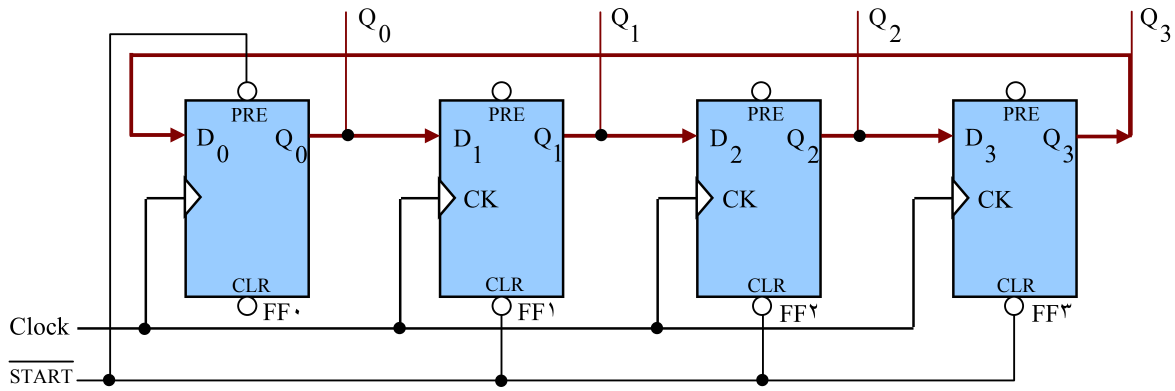
شكل (٤ -٢٩) مسجل إزاحة متوازي الدخل -متوالي الخرج.

وعندما يكون طرف التحكم SHIFT/$\overline{\text{LOAD}}$ في الوضع (High)، فإن جميع البوابات AND المظللة باللون الأصفر تكون فعالة أو نشطة (Enabled). هذه البوابات الفعالة توصل الخرج Q_0 إلى الدخل D لدائرة القلاب الثانية (FF١)، وتوصل الخرج Q_1 إلى الدخل لدائرة القلاب الثالثة (FF٢) ، وكذلك توصيل الخرج Q_2 إلى دخل دائرة القلاب الرابعة (FF٣). وفي هذا الوضع ، فإن البيانات المخزنة داخل مسجل الإزاحة سوف تحدث لها إزاحة جهة اليمين وبمقدار خانة واحدة (١-bit) مع كل نبضة من نبضات التزامن الموجودة على الدخل (clock input).

٤ -٩ -٢ -٤ مسجل الإزاحة المتتابع (عداد حلقي) Shift Register Sequencer (Ring Counter)

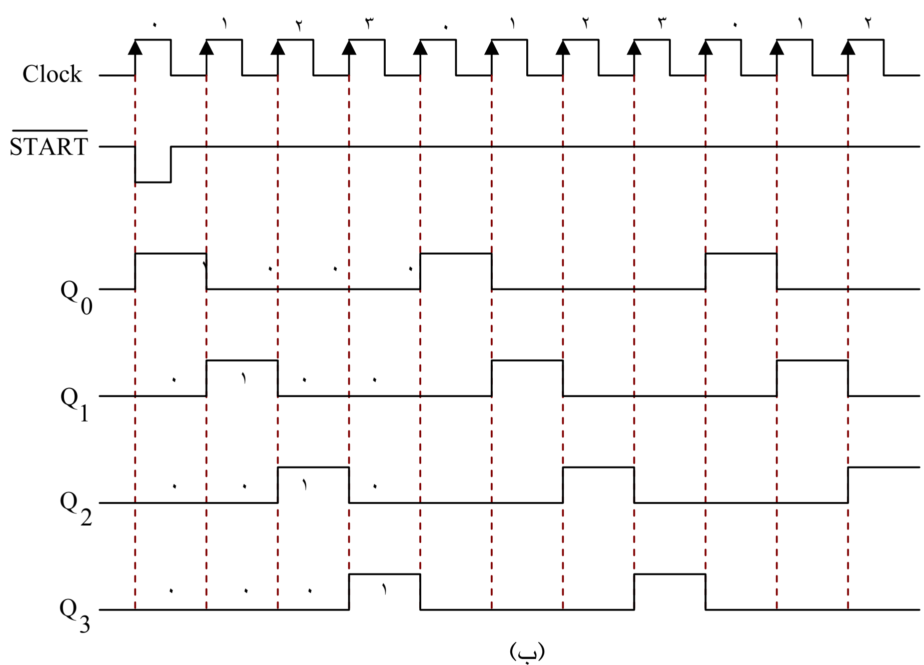
شكل ٤ -٣٠(أ) يوضح كيفية توصيل مسجل الإزاحة على شكل عداد حلقي وذلك بتوصيل خرج الدائرة القلابة (FF٣) إلى دخل الدائرة القلابة FF٠ (توصيل الخرج Q_3 بالدخل D.).

هذه الخاصية الدائرية أو الحلقية تجعل انتقال البيانات داخل مسجل الإزاحة في شكل دائري أو حلقي. فعندما يكون خط التحكم $\overline{\text{SRART}}$ في المستوى Low فإن الخرج Q_0 سوف يصبح في المستوى High ($\overline{\text{PRE}} = 0$)، والمخارج Q_1,Q_2,Q_3 في المستوى Low ($\overline{\text{CLR}} = 0$) كما هو موضح في رسم النبضات في شكل ٤ -٣٠(ب).



(أ)

شكل ٤ -٣٠(أ) كيفية توصيل مسجل الإزاحة على شكل عداد حلقي.



(ب)

شكل ٤ -٣٠(ب) نبضات الخرج للعداد الحلقي.

Clock Pulses	خرج العداد			
	Q_0	Q_1	Q_2	Q_3
٠	١	٠	٠	٠
١	٠	١	٠	٠
٢	٠	٠	١	٠
٣	٠	٠	٠	١

Four flip-flops will have Four output states.

Repeat Sequence

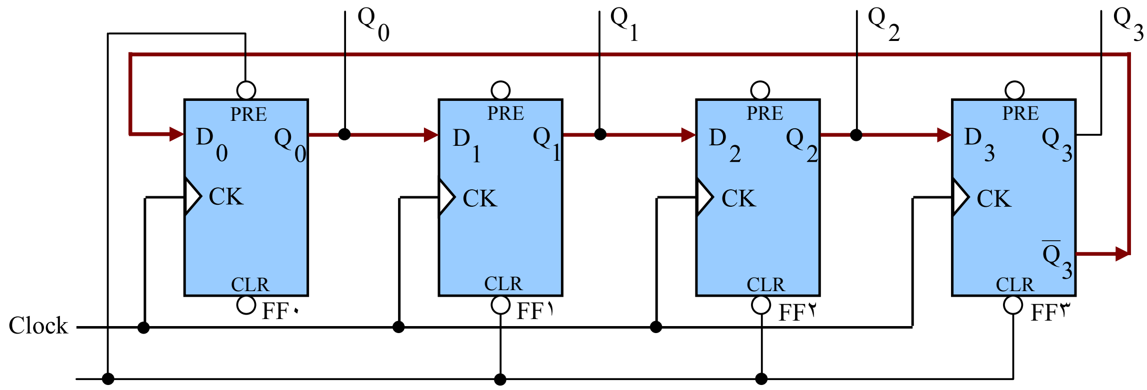
جدول (٤ -٩) جدول الحقيقة للعداد الحلقي.

الكلمة المسجلة الآن أصبحت (١٠٠٠) سوف تحدث لها إزاحة جهة اليمين مع كل نبضة تزامن، والوحد (١) الموجود في الكلمة المسجلة سوف يزاح بشكل دائري داخل المسجل كما هو موضح بجدول الحقيقة في جدول (٤ -٩).

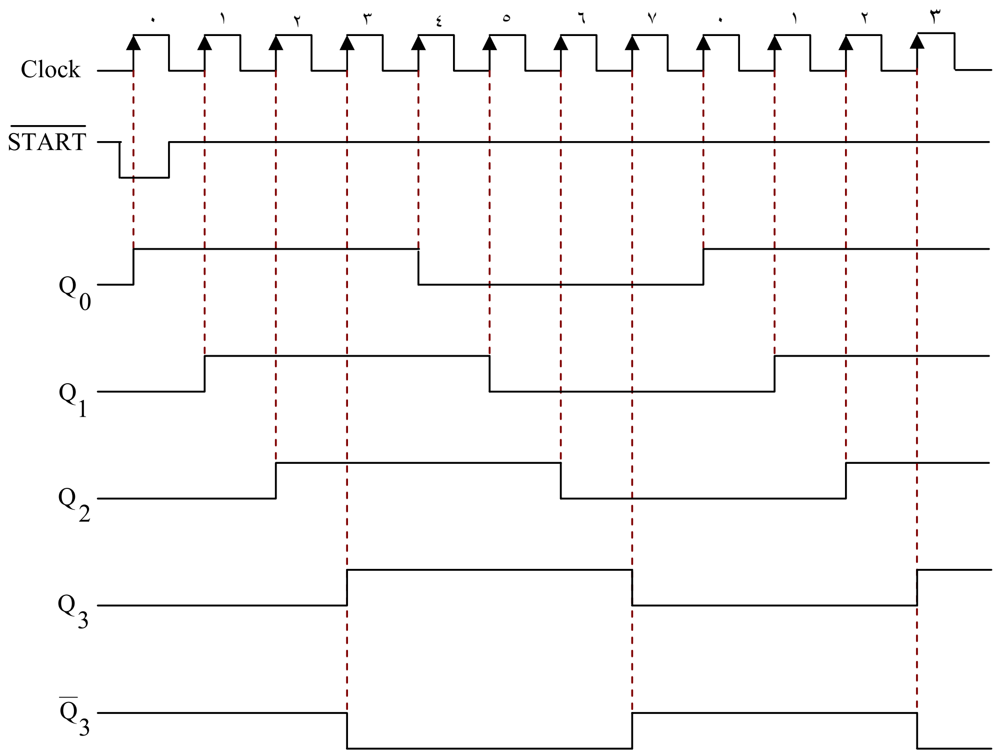
٤ -٩ -٢ -٥ عداد جونسون Johnson Counter

شكل ٤ -٣١ (أ) يبين دائرة مسجل إزاحة موصلة على هيئة عداد جونسون، وكما نرى أن عداد جونسون يتم بناؤه تماماً بنفس طريقة العداد الحلقي فيما عدا أن الخرج المعكوس لآخر دائرة قلابة ($\overline{Q}_3$) هو الذي يوصل بدخل الدائرة القلابة (D_0).

ومثل العداد الحلقي، فإن عداد جونسون يحتاج إلى تجهيز الخرج الابتدائي للدائرة كما نرى من شكل النبضات في شكل ٤ -٣١(ب) وجدول الحقيقة في الجدول (٤ -١٠)، وهو ١٠٠٠، وبما أن Q_3 في المستوى (Low) عند البداية، فإن $\overline{Q}_3$ سوف تكون في المستوى (High) وهذا المستوى سوف يعاد تغذيته إلى الدخل D_0، وبالتالي فإن الدخول ذات المستويات العالية (High inputs) يتم إدخالها داخل مسجل الإزاحة من اليسار إلى اليمين إلى أن يصبح خرج جميع دوائر القلابات يساوي (High). وعندما تصبح Q_3 عند المستوى (High) (بعد نبضة التزامن الثالثة)، $\overline{Q}_3$ سوف يكون عند المستوى (Low)، وبالتالي فإن D_0 تصبح أيضاً (Low). مسجل الإزاحة الآن سوف يبدأ في عمل إزاحة لهذه المستويات المنخفضة (Low inputs) من اليسار إلى اليمين إلى أن يصبح خرج جميع دوائر القلابات يساوي (Low). وعندما تصبح Q_3 عند المستوى (Low) (بعد نبضة التزامن السابقة)، $\overline{Q}_3$ سوف يكون عند المستوى (High) وبالتالي فإن D_0 تصبح أيضاً (High) مما يتسبب في تكرار دورة الإزاحة مرة أخرى وهكذا.



(أ)



(ب)

شكل (٤ -٣١) توصيل مسجل الإزاحة على شكل عداد جونسون مع رسم المخطط الزمني له.

Clock Pulses	خرج العداد				
	Q٠	Q١	Q٢	Q٣	$\overline{Q}_3$
٠	١	٠	٠	٠	١
١	١	١	٠	٠	١
٢	١	١	١	٠	١
٣	١	١	١	١	٠
٤	٠	١	١	١	٠
٥	٠	٠	١	١	٠
٦	٠	٠	٠	١	٠
٧	٠	٠	٠	٠	١

Four flip-flops will have eight output states.

Repeat Sequence

جدول (٤ -١٠) جدول الحقيقة لعداد جونسون.

في العداد الحلقي يكون عدد حالات الخرج المختلقة محكومة بعدد الدوائر القلابة في المسجل، وبناء عليه فإن العداد الحلقي المكون من أربعة مراحل سوف يعطي أربعة حالات مختلفة للخرج (كما في جدول (٤ -٩)). في عداد جونسون يكون عدد حالات الخرج المختلفة يساوي ضعف عدد الدوائر القلابة في المسجل، ففي الدائرة الموضحة في شكل ٤ -٣١(أ) يكون لدينا ثماني حالات مختلفة للخرج (٢ × ٤ flip-flops = ٨) كما في جدول (٤ -١٠).

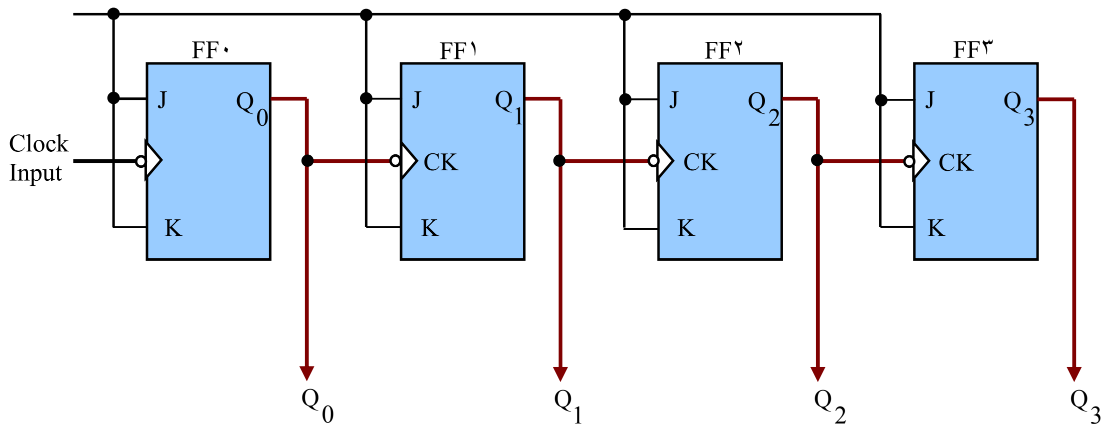
٤ -١٠ العدادات Counters

العدادات مثل المسجلات من حيث إنها من الدوائر المنطقية التعاقبية ويتم بناؤها من الدوائر القلابة. والمسجل من ناحية أخرى يصمم كي يقوم بتخزين عدد من الخانات الثنائية (binary bits)، بينما الخانات الثنائية التي يتم تخزينها من طريق العداد تمثل عدد نبضات التزامن التي دخلت على مدخل نبضات التزامن (clock input). ونبضات التزامن المطبقة على العداد تعمل على تغيير حالة دوائر القلابات المصمم منها العداد وبملاحظة خرج دوائر القلابات يمكننا تحديد عدد نبضات التزامن التي تم تطبيقها على مدخل العداد.

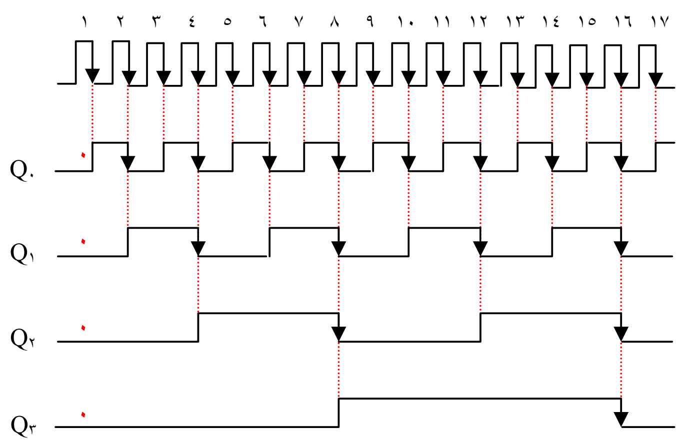
وهناك نوعان أساسيان من دوائر العدادات أحدهما يسمى بالعدادات غير المتزامنة (Asynchronous Counters) والنوع الآخر يسمى بالعدادات المتزامنة (Synchronous Counters). والفرق الرئيس بين هذين النوعين من العدادات هو طريقة توصيل نبضات التزامن بين الدوائر القلابة التي يتكون منها العداد. وأغلب القلابات التي يتكون منها العداد غير المتزامن لا توصل إلى نبضات التزامن الرئيسية، وبالتالي هذا العداد يعمل غير متزامن مع نبضات التزامن الرئيسية (Master Clock). ومن ناحية أخرى كل دوائر القلابات المكونة للعدادات المتزامنة توصل إلى نبضات التزامن الرئيسية، وبالتالي فإن هذا العداد يعمل متزامن مع نبضات التزامن الرئيسية.

٤ -١٠ -١ العدادات الثنائية التصاعدية غير المتزامنة Asynchronous Binary-Up Counters

شكل ٤ -٣٢(أ) يوضح كيفية بناء عداد غير متزامن تصاعدي مكون من أربع مراحل. كل مرحلة عبارة عن قلاب J-K المتزامن. في هذه الدائرة نرى أن جميع دوائر القلابات موصلة على التوالي بمعنى أن الخرج لإحدى دوائر القلابات سوف يستخدم كنبضات تزامن للقلاب الذي يليه. ويلاحظ أن الدخل J,K لجميع القلابات موصل بالمستوى (High)، وعلى ذلك فإن خرج كل دوائر القلابات سوف يحدث له تبديل (Toggle) أو تغير مع كل حافة سالبة (Negative edge) من نبضات التزامن. أشكال الموجات لنبضات التزامن الرئيسية لهذه الدائرة مع الخرج (Q) لكل دائرة قلاب موضحة في شكل ٤ -٣٢(ب). المخرجات $Q_٣,Q_٢,Q_١,Q_٠$ تمثل الكلمة المكونة من أربعة خانات (٤-bit word) والتي نتفترض أنها عند بداية العد تساوي ٠٠٠٠ كما هو موضح في أقصى اليسار من الشكل الموجي للنبضات وموضحة أيضاً في السطر الأول من جدول الحقيقة المبين في جدول (٤ -١١). خرج دائرة القلاب FF٠ ($Q_٠$) يمثل خانة (LSB) للخرج بينما يمثل خرج دائرة القلاب FF٣ ($Q_٣$) الخانة (MSB).



(أ)



(ب)

شكل (٤ -٣٢) عداد تصاعدي غير متزامن مكون من أربع مراحل مع أشكال النبضات له.

ونلاحظ أن دائرة القلاب (FF٠) تنشط عن طريق نبضات التزامن الرئيسية (Clock input)، وبالتالي فإن الخرج Q_0 يحدث له تبديل (Toggle) مع كل نبضة من نبضات الدخل التزامنية ، كما هو موضح على الخرج Q_0 في شكل ٤ -٣٢(ب). وهذا يعني أن الحافة السالبة الأولى لنبضة التزامن سوف تجعل Q_0 يتغير من "٠" إلى "١" والحافة السالبة الثانية سوف تجعله يتغير من "١" إلى "٠" وهكذا. وهذا الخرج Q_0 موصل كنبضات تزامن إلى دخل دائرة القلاب FF١، وعليه فإن كل حافة سالبة من Q_0 سوف تجعل الخرج Q_1 يتبدل أو يتغير (Toggle). وبالمثل فإن كل حافة سالبة من Q_1 سوف تجعل الخرج Q_2 يتبدل، وكل حافة سالبة من Q_2 سوف تجعل الخرج Q_3 يتبدل.

العشري	خرج العداد			
	Q_0	Q_1	Q_2	Q_3
٠	٠	٠	٠	٠
١	١	٠	٠	٠
٢	٠	١	٠	٠
٣	١	١	٠	٠
٤	٠	٠	١	٠
٥	١	٠	١	٠
٦	٠	١	١	٠
٧	١	١	١	٠
٨	٠	٠	٠	١
٩	١	٠	٠	١
١٠	٠	١	٠	١
١١	١	١	٠	١
١٢	٠	٠	١	١
١٣	١	٠	١	١
١٤	٠	١	١	١
١٥	١	١	١	١

Cycle Repeats

Binary Count

جدول (٤ -١١) جدول الحقيقة للعداد التصاعدي غير المتزامن.

- **أقصى عد للعداد** The Maximum Count (N) of a Counter

بالنظر إلى جدول الحقيقة للعداد والموضح في جدول (٤ -١١) ، نجد أنه بعد النبضة التزامنية الأولى يكون خرج العداد ٠٠٠١ [واحد (١) في النظام العشري]، وبعد النبضة التزامنية الثانية يكون الخرج ٠٠١٠ [اثنان (٢) في النظام العشري]، وبعد النبضة التزامنية الثالثة يكون الخرج ٠٠١١ [ثلاثة (٣) في النظام العشري]، وهكذا. وأقصى عدد ممكن أن يصل اليه العداد محكوم بعدد دوائر القلابات المصمم منها العداد ، ويمكن حساب أقصى عدد يصل اليه العداد عن طريق العلاقة:

$$N = 2^n - 1$$

حيث:

N = أقصى عدد للعداد قبل دورة التكرار (N = maximum count before cycle repeats)

n = عدد دوائر القلابات في دائرة العداد (n = number of flip-flops in the counter circuit)

وفي دائرة العداد الموضحة في شكل ٤ -٣٢(أ) فإن أقصى عدد للعداد هو :

$$
\begin{aligned}
N &= 2^n - 1 \\
&= 2^4 - 1 \\
&= 16 - 1 \\
&= 15_{10}(1111_2)
\end{aligned}
$$

- **مقدار العداد** The Modulus (MOD) of a counter

يعرف مقدار العداد (Modulus of a counter) ويختصر إلى (MOD) بأنه عدد التشكيلات المختلفة لخرج العداد. وكمثال على ذلك فإن العداد الموضح في شكل ٤ -٣٢(أ) له MOD يساوي (١٦) لأن العداد يولد (١٦) خرج مختلف من ٠٠٠٠ إلى ١١١١ وكما هو موضح في جدول الحقيقة في جدول (٤ -١١). كما يمكن حساب MOD لأي عداد باستخدام العلاقة:

$$MOD = ٢^n$$

MOD = modulus of the counter
n = number of flip-flops in the counter circuit

وفي دائرة العداد الموضحة في شكل ٤ -٣٢(أ) فإن نطاق الأعداد التي يعدها العداد هي:

$$
\begin{aligned}
MOD &= 2^n \\
&= 2^4 \\
&= 16
\end{aligned}
$$

- **تقسيم التردد للعداد** The Frequency Division of a counter

وبالعودة مرة أخرى إلى الشكل الموجي لنبضات الخرج للعداد والموضحة في شكل ٤ -٣٢(ب) يمكن أن نرى كيف يعمل العداد كمقسم للتردد (frequency divider) حيث أن كل دائرة قلابة من دوائر العداد تقوم بتقسيم التردد الداخل عليها على ٢ ، وبالتالي يمكن القول أن كل دائرة قلابة بناء على ذلك تعمل كدائرة تقسم التردد على ٢. فاذا ما تم توصيل عدد ٢ دائرة قلابة مع بعضهما ، فإن نبضات الدخل تقسم أول مرة على ٢ بالنسبة للقلاب الأول ثم تقسم مرة أخرى على ٢ بالنسبة للقلاب الثاني، وتكون المحصلة النهائية للدائرة المكونة من القلابين هي قسمة تردد الدخل على ٤ وكما هو موضح في شكل ٤ -٣٢(ب) والذي نرى من خلاله أن أربعة نبضات من الدخل الرئيسي نأخذها كنبضة واحدة

كاملة على الخرج Q_1. وبناء على ذلك، فإن دائرة قلابة واحدة تقسم التردد الداخل عليها على ٢، ودائرتين تقومان بتقسيم التردد الداخل على ٤، وثلاثة تقوم بتقسيم الدخل على ٨، وأربعة تقسم الدخل على ١٦ وهكذا. وتقسيم التردد الذي يقوم به العداد يمكن حسابه من المعادلة الآتية:

Division Factor = ٢^n (معامل القسمة)

N = number of flip-flops in the counter circuit

- **وقت تأخير الانتشار للعداد** The Propagation Delay Time (t_p) of a counter

يسمى العداد غير المتزامن أيضاً باسم عداد التموج (Ripple counter)، وذلك لأن نبضات التزامن تطبق فقط على أول دائرة قلاب، ومع البدأ في العد فإن التأثير ينتقل إلى باقي دوائر القلابات. وحيث أن كل دائرة قلاب تُنشِط الدائرة التي تليها بنبضات التزامن، فإن نبضات التزامن هذه تحتاج إلى بعض الوقت كي تنتقل من دائرة قلاب إلى أخرى وتغير خرجها إلى القيمة الجديدة.

وكمثال على ذلك، فإن نبضة التزامن الثامنة (الحافة السالبة الثامنة) عندما تحدث فإن خرج جميع الدوائر القلابة يحتاج إلى التغيير من ٠١١١ إلى ١٠٠٠. فاذا كانت كل دائرة قلاب لها زمن تأخير الانتشار (t_p) يساوي 10ns فانها ستأخذ 40ns (٤ Flip-Flops × ١٠ns) لتغيير حالة العداد من ٠١١١ إلى ١٠٠٠. ولذلك فإن سرعة العد (counting speed) أو تردد نبضات التزامن يكون محكوماً بزمن تأخير الإنتشار لكل الدوائر القلابة في دائرة العداد. ويمكن حساب أقصى قيمة لتردد نبضات التزامن للعداد عن طريق العلاقة الآتية:

$$f = \frac{1 \times 10^9}{n \times t_p}$$

حيث:

f = upper clock pulse frequency limit

n = number of flip-flops in the counter circuit

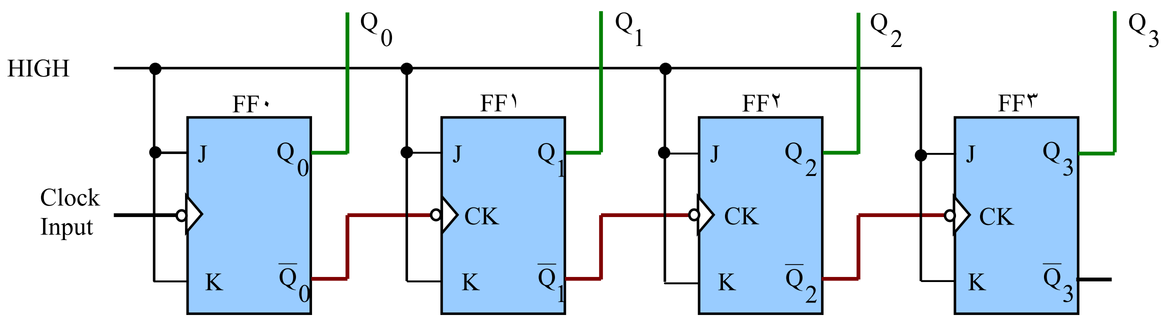
t_p= propagation delay time of each flip-flop in nanoseconds

٤ -١٠ -٢ العدادات الثنائية التنازلية غير المتزامنة Asynchronous Binary Down Counters

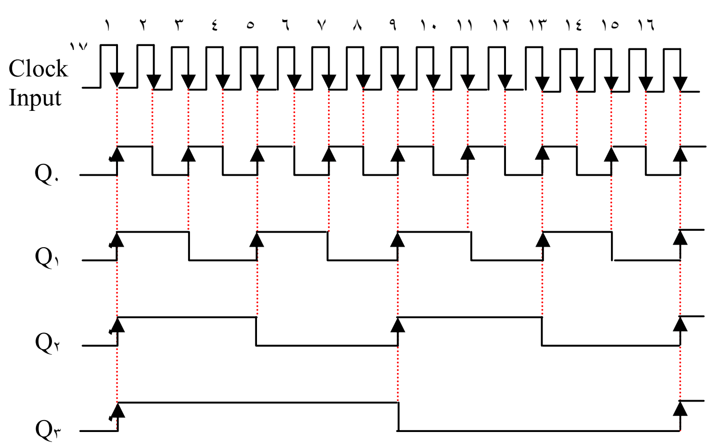
في العداد التصاعدي الذي تمت دراسته كانت كل نبضة تزامن تجعل خرج العداد يزيد بمقدار "١". وبعمل تعديل بسيط في دائرة العداد التصاعدي يمكننا الحصول على العداد التنازلي والذي ينقص خرجه بمقدار "١" مع كل نبضة تزامن. الشكل ٤ -٣٣(أ) يبين كيف يمكن بناء عداد تنازلي مكون

من أربع مراحل باستخدام أربع دوائر قلابة من النوع J-K . ونلاحظ توصيل الخرج $\overline{Q}$ لكل مرحلة كدخل نبضات تزامن لها بدلاً من الخرج Q في حالة العداد التصاعدي.

نبضات التزامن وشكل الخرج Q لهذا العداد موضحة في شكل ٤ -٣٣(ب). وبالنظر إلى أقصى اليسار من الشكل نجد أن جميع الدوائر القلابة سوف تبدأ من وضع (RESET) وبالتالي فإن $Q_٣,Q_٢,Q_١,Q$. تساوي ٠٠٠٠. فاذا كانت جميع مخارج الدوائر القلابة Q تساوي Low تكون جميع المخارج $\overline{Q}$ هي ١١١١. وبناء على ذلك فإن مداخل نبضات التزامن لكل من الدوائر القلابة FF٣,FF٢,FF١ تساوي High. وحيث أن المداخل J,K لكل دوائر القلاب الأربعة موصلة High فإن الخرج لكل قلاب سوف يحدث له تبديل (Toggle) وذلك عند كل حافة سالبة من نبضات الدخل المتزامنة.



(أ)



(ب)

شكل (٤ -٣٣) عداد تنازلي غير متزامن مكون من أربع مراحل مع أشكال النبضات له.

وعند وصول الحافة السالبة الأولى لنبضة التزامن إلى القلاب FF٠، فإن الخرج $Q_٠$ يتغير من "٠" إلى "١" ، وهذا بالطبع يجعل الخرج $\overline{Q}_0$ يتغير من "١" إلى "٠" وهذه الحافة السالبة سوف تدخل

كنبضة تزامن إلى القلاب FF١، مما يسبب حدوث تغير في الخرج Q_1 من "١" إلى "٠" مما يجعل الخرج $\overline{Q_1}$ يتغير من "١" إلى "٠". وهذا التبديل للخرج $\overline{Q_1}$ من "١" إلى "٠" سوف يكون كنبضة تزامن للقلاب FF٢، وهكذا.

خرج العداد				العشري
Q_3	Q_2	Q_1	Q_0	
١	١	١	١	١٥
١	١	١	٠	١٤
١	١	٠	١	١٣
١	١	٠	٠	١٢
١	٠	١	١	١١
١	٠	١	٠	١٠
١	٠	٠	١	٩
١	٠	٠	٠	٨
٠	١	١	١	٧
٠	١	١	٠	٦
٠	١	٠	١	٥
٠	١	٠	٠	٤
٠	٠	١	١	٣
٠	٠	١	٠	٢
٠	٠	٠	١	١
٠	٠	٠	٠	٠

Cycle Repeats

Binary Count

جدول (٤ -١٢) جدول الحقيقة للعداد التنازلي غير المتزامن.

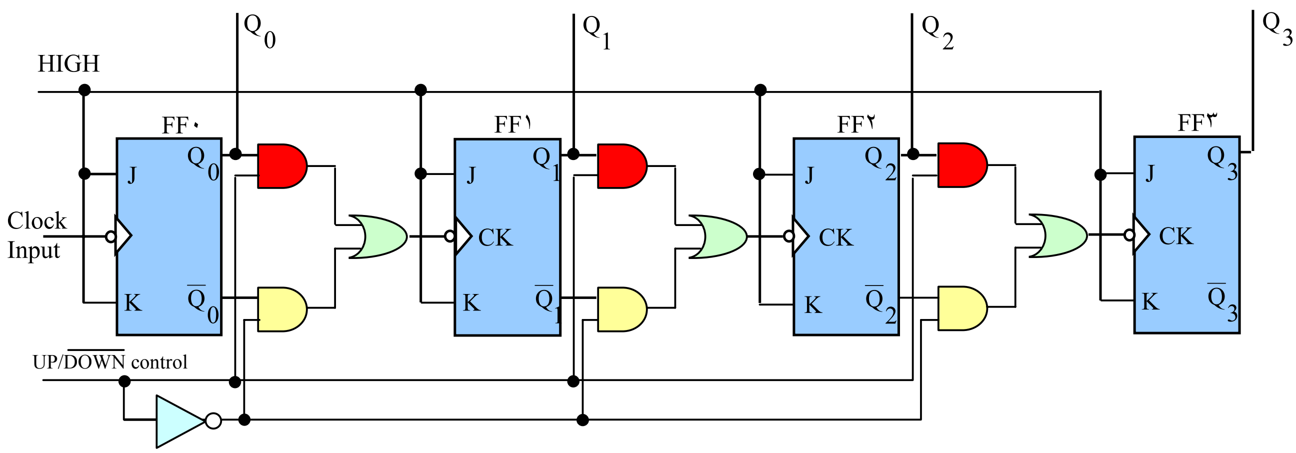
بعد نبضة التزامن الأولى يكون الخرج على العداد Q_0,Q_1,Q_2,Q_3 يساوي ١١١١ = $(١٥)_{١٠}$ كما هو موضح في السطر الأول لجدول الحقيقة في جدول (٤ -١٢). وبالتالي فإن دائرة العداد التنازلي تبدأ في العد التنازلي برقم واحد مع كل نبضة تزامن تطبق على الدخل. وبالعودة مرة أخرى إلى شكل النبضات في الشكل ٤ -٣٣(ب)، يمكننا أن نرى أن دائرة القلاب FF٠ يحدث لها تبديل عند كل حافة سالبة من نبضات التزامن، وبالتالي فإن تردد الخرج Q_0 يساوي نصف تردد الدخل، ونلاحظ أن الخرج Q_1,Q_2,Q_3 يحدث لهم تبديل مع كل حافة موجبة لنبضة التزامن التي تصل من دائرة القلاب السابق له.

٤ -١٠ -٣ العدادات الثنائية التصاعدية / التنازلية غير المتزامنة

Asynchronous Binary Up/Down Counters

بمقارنة دائرة العداد التصاعدي والتنازلي غير المتزامنين، نجد أن الفرق الوحيد بين الدائرتين أن دوائر القلابات في العداد التصاعدي تنشط عن طريق نبضات التزامن التي تأتي من الخرج Q بينما تنشط دوائر القلابات في العداد التنازلي عن طريق نبضات التزامن التي تأتي من الخرج $\overline{Q}$.

شكل (٤ -٣٤) يبين كيفية بناء عداد تصاعدي / تنازلي عن طريق ثلاثة مجموعات من AND-OR يتم التحكم في تشغيلها عن طريق خط التحكم UP / $\overline{\text{DOWN}}$.

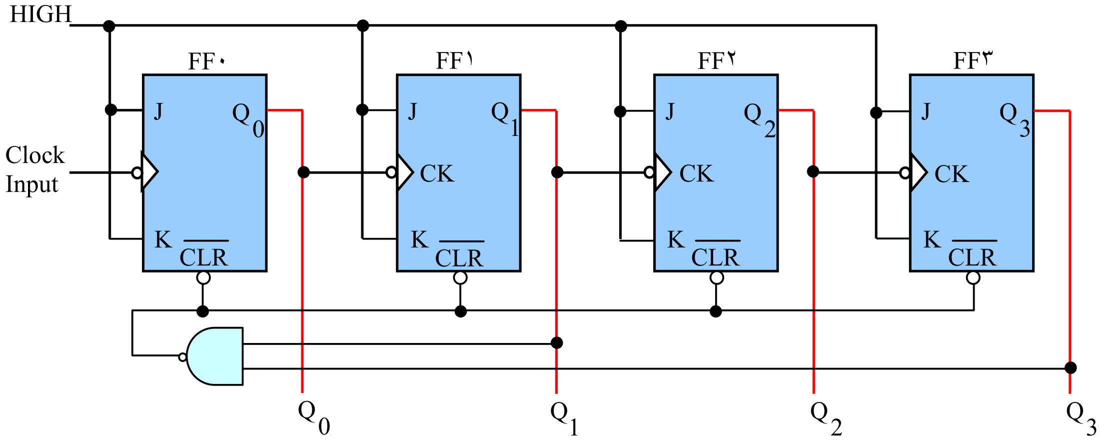


شكل (٤ -٣٤) العداد التصاعدي التنازلي.

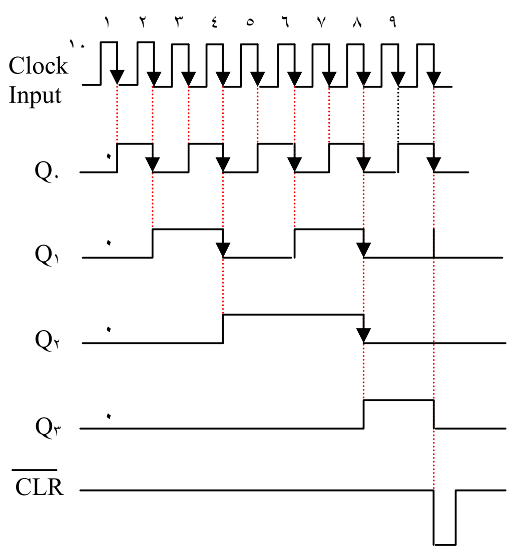
إذا كان خط التحكم UP / $\overline{\text{DOWN}}$ في الوضع High، فإن كل البوابات AND المظللة باللون الأحمر تكون فعالة (Enabled)، وبالتالي يتم توصيل كل خرج Q إلى مدخل النبضات المتزامنة لدوائر القلاب، مما يجعل العداد يعمل كعداد تصاعدي ومن ناحية أخرى، إذا كان خط التحكم UP / $\overline{\text{DOWN}}$ في الوضع Low، فإن كل البوابات المظللة باللون الأحمر سوف تكون في الحالة غيرالفعالة (Disabled) وكل البوابات المظللة باللون الأصفر سوف تكون في الحالة الفعالة (Enabled) وبالتالي يتم توصيل كل خرج $\overline{Q}$ إلى مدخل النبضات المتزامنة لدوائر القلاب، مما يجعل العداد يعمل كعداد تنازلي.

٤ -١٠ -٤ العدادات العشرية غير المتزامنة Asynchronous Decade (MOD□١٠) Counters

شكل ٤ -٣٥(أ) يبين كيف تم تعديل العداد التصاعدي غير المتزامن والذي سبق دراسته ليصبح عداداً عشرياً (MOD-١٠).



(أ)



(ب)

شكل (٤ -٣٥) عداد عشري غير متزامن مكون من أربع مراحل مع أشكال النبضات له.

وهذا العدد سوف يبدأ العد من ٠٠٠٠ (عشري ٠)إلى ١٠٠١ (عشري ٩) ومن ثم تتكرر الدورة مرة أخرى وكما نراه من خلال رسم النبضات في شكل ٤ -٣٥(ب) وكذلك من جدول الحقيقة الموضح في جدول (٤ -١٣).

والسبب في أن هذا العداد يقفز على الأرقام من ١٠١٠ إلى ١١١١ (أي من ١٠ في النظام العشري إلى ١٥) ناتج من عمل بوابة NAND والتي تتحكم في المدخل غير المتزامن ($\overline{CLR}$) لكل دوائر القلابات الأربعة. وهذه البوابة لها دخلان أحدهما من الخرج $Q_{١}$ والآخر من الخرج $Q_{٣}$. وعندما يصل العداد إلى الرقم ١٠١٠ (أي ١٠ في النظام العشري) كل من $Q_{١},Q_{٣}$ سوف تكون في الوضع High، وبالتالي يكون خرج بوابة NAND يساوي Low ويعمل مسح (CLEAR) للعداد. وبالرجوع إلى رسم نبضات الخرج للعداد في شكل ٤ -٣٥(ب) يمكن ملاحظة أن الخط $\overline{CLR}$ يكون غير فعال (inactive) من العدد ٠٠٠٠ إلى ١٠٠١. وعند تطبيق النبضة المتزامنة العاشرة كل من $Q_{١},Q_{٣}$ يكون في المستوى High. وهذا المستوى لكل $Q_{١}$،$Q_{٣}$ مؤقت، إلى أن يتم مسح (CLEAR) الخرج لجميع دوائر القلابات عن طريق النبضة السالبة لخط التحكم $\overline{CLR}$. وجدول الحقيقة لهذا العداد العشري موضح في جدول (٤ -١٣) وهو يلخص كيفية تشغيل العداد، حيث يتم العد من العدد ٠ إلى العدد ٩ ثم يكرر الدورة.

خرج العداد				العشري
$Q_{٣}$	$Q_{٢}$	$Q_{١}$	$Q_{٠}$	
٠	٠	٠	٠	٠
٠	٠	٠	١	١
٠	٠	١	٠	٢
٠	٠	١	١	٣
٠	١	٠	٠	٤
٠	١	٠	١	٥
٠	١	١	٠	٦
٠	١	١	١	٧
١	٠	٠	٠	٨
١	٠	٠	١	٩

Cycle Repeats

Binary Count

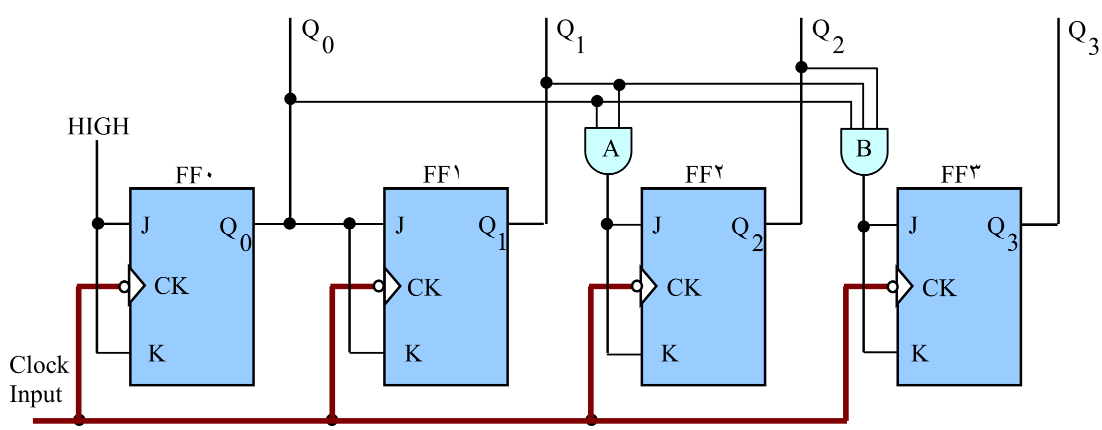
جدول (٤ -١٣) جدول الحقيقة للعداد العشري غير المتزامن.

والخلاصة أن العداد العشري يعد من ٠ إلى ٩ وهي عشرة حالات للخرج (MOD-١٠) ويحتاج العداد إلى عشرة نبضات تزامن قبل أن يتم مسح خرجه، ويكون تردد الخرج Q_3 هو عُشر ($\frac{1}{10}$) تردد نبضات الدخل المتزامنة (Clock input).

ويستخدم هذا العداد في تطبيقات كثيرة خاصة التي تحتاج إلى إظهار شكل الخرج في الصورة العشرية مثل الساعات الرقمية (Digital clocks)، والفولتميتر الرقمي (Digital Voltmeter) وعدادات التردد (Frequency Counter).

٤ -١٠ -٥ العدادات الثنائية التصاعدية المتزامنة Synchronous Binary Counters

شكل ٤ -٣٦(أ) يوضح كيفية توصيل أربع دوائر قلابة من النوع J-K وبوابتي AND وذلك لبناء دائرة عداد تصاعدي متزامن مكون من أربع مراحل (٤-bit) أو (MOD-١٦) ونلاحظ من الدائرة أنه قد تم تمييز خط نبضات التزامن (خط ثقيل) لنرى أن كل دوائر القلابات في دائرة العداد المتزامن يحدث لها تنشيط (Triggered) عن طريق نبضات التزامن في نفس الوقت. وهذا التوصيل على التوازي يجعل من العداد متزامن، وبالتالي فإن جميع دوائر القلابات سوف تنشط مع كل نبضة من نبضات التزامن.



شكل (٤ -٣٦) عداد تصاعدي متزامن مكون من أربع مراحل.

والآن سوف ندرس كيفية عمل هذا العداد حيث أن الدخلين J,K لدائرة القلاب FF٠ توضع على المستوى High، وبناء عليه فإن الخرج سوف يحدث له تبديل (Toggle) مع كل نبضة تزامن تماماً مثل المرحلة الأولى في العداد التصاعدي غير المتزامن والذي سبق شرحه، حيث الخرج يتغير من Low إلى High ومن High إلى Low وهكذا.

الدخلان J,K لدائرة القلاب FF١ يتم التحكم فيها عن طريق الخرج المقسوم على ٢ لدائرة القلاب FF٠ . وهذا يعنى أنه عندما يكون الخرج Q_0 في المستوى Low ، فإن الخرج Q_1 لدائرة القلاب FF١ لن يحدث له تغيير (No change) وعندما يكون الخرج Q_0 في المستوى High ، فإن الخرج Q_1 سوف يحدث له تبديل (Toggle).

الدخلان J,K لدائرة القلاب FF٢ يتم التحكم فيها عن طريق خرج بوابة AND(A) دخليها هما Q_0,Q_1. وهذا يعني أنه عندما تكون $Q_0 = Q_1 =$ High فإن خرج بوابة AND(A) سوف يكون High ، وهذا الخرج يُنشِط (Enable) دائرة القلاب FF٢ وذلك لعمل التبديل المطلوب.

الدخلان J,K لدائرة القلاب FF٣ يتم التحكم فيها عن طريق خرج بوابة AND(B) لها المدخلات Q_0,Q_1,Q_2. وهذا يعنى أنه عندما تكون Q_0,Q_1,Q_2 في المستوى High فإن خرج بوابة AND(B) سوف يكون High وهذا الخرج يُنشِط دائرة القلاب FF٣ لعمل التبديل.

٤ -١٠ -٦ مميزات العدادات المتزامنة Synchronous Counters Advantages

إن من أهم مميزات العدادات غير المتزامنة أو عدادات التموج (Ripple counters) هو بساطة تكون الدائرة، ويمكن أن نرى ذلك بوضوح عند مقارنة دائرة العداد التصاعدي غير المتزامن في شكل ٤ -٣٢(أ) مع دائرة العداد التصاعدي المتزامن في شكل ٤ -٣٣(أ) .

على أن من أهم عيوب العدادات غير المتزامنة هو تردد التشغيل المحدود لها أو ما يسمى بسرعة العد المحدودة. ولأن دخل نبضات التزامن يطبق فقط على دخل أو دائرة قلاب، فإن الدائرة تأخذ بعض الوقت حتى يتمكن العداد من تغيير جميع المخارج له. وهذا ما يسمى زمن تأخير الانتشار (Propagation-delay time) للعداد والذي يساوي في هذه الحالة مجموع أوقات تأخير الانتشار لكل دائره من دوائر القلابات التي يتكون منها العداد.

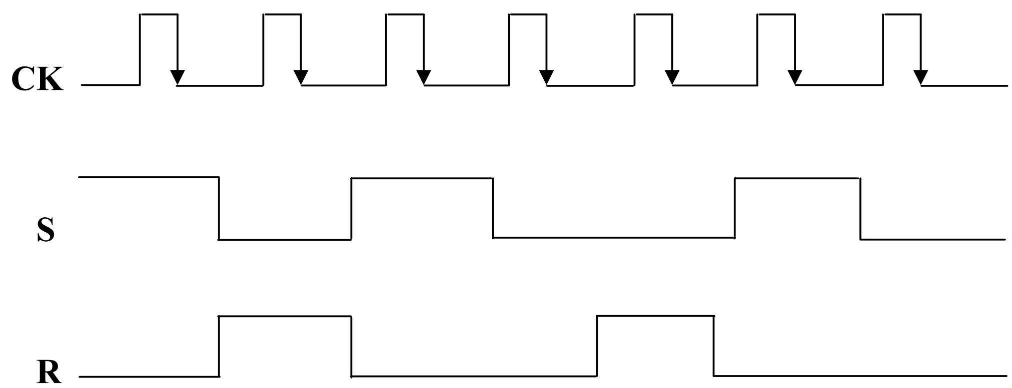
هذه المحدودية تعني أنه لا يمكننا تنشيط دخل العداد بنبضة تزامن جديدة قبل أن تستقر جميع مخارج العداد على وضعها النهائي، وبناء عليه فإن تردد الدخل لنبضات التزامن (النبضات المطلوب عدها) لها سرعة محدودة أو تردد محدود. وتعتبر العدادات المتزامنة حل مباشر لمحدودية العدادات غير المتزامنة حيث أن زمن تأخير الانتشار لها صغير، وذلك نتيجة لأن جميع دوائر القلابات التي يتكون منها العداد يتم تنشيطها جميعاً مع كل نبضة تزامن، وهذا يعني أن كل دوائر القلابات سوف تغير حالتها في نفس الوقت، وبالتالي فإن زمن تأخير الإنتشار للعداد يساوي زمن تأخير الانتشار لدائرة قلابة واحدة.

في الحقيقة يجب أن نأخذ في الاعتبار الوقت اللازم لانتقال النبضات من المخارج حتى تصل إلى المداخل من خلال البوابات. وعند أخذ هذين العاملين في اعتبارنا يمكننا من الوصول إلى الصيغة العامة لحساب زمن التأخير للعدادات التزامنية وهي:

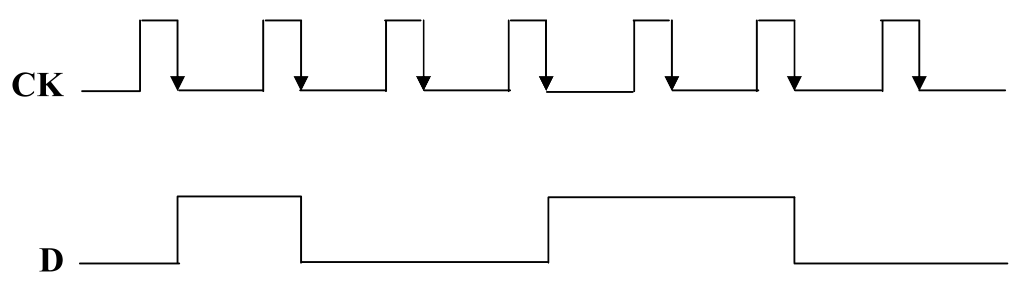
$$t_p = \text{Single (flip-flop) } t_p + \text{Single (AND-gate) } t_p$$

تدريبـــات

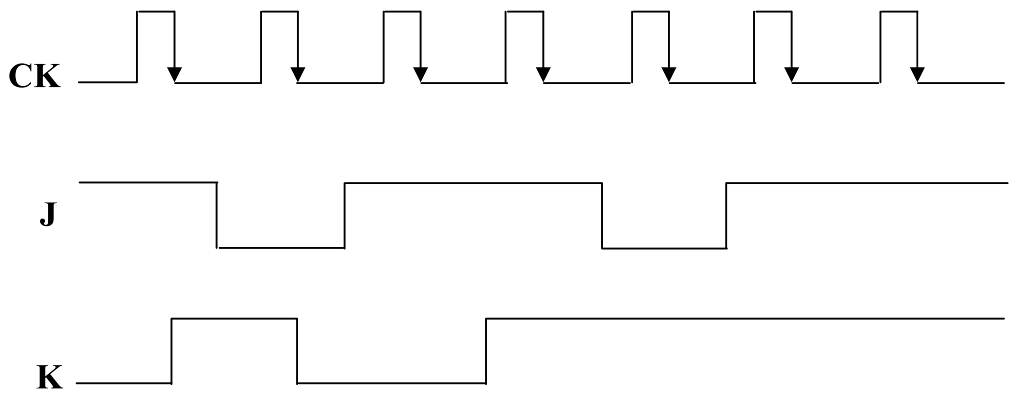
١) ارسـم شـكل نبضـات الخـرج (Q) لـدائرة القـلاب S-R والـتي يـتغير الخـرج لهـا عنـد الحافـة السـالبة لنبضـات التـزامن (negative edge trigger) اذا كـان شـكل نبضـات الـدخل كمـا هـو موضـح بالشـكل. افترض أن دائرة القلاب تعطي خرج Q=٠ قبل وصول أول نبضة من نبضات التزامن.



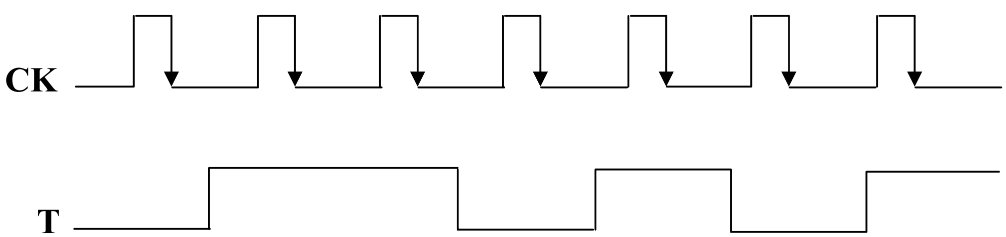
٢) ارسم شكل نبضات الخرج (Q) لدائرة القلاب من النوع D والتي يتغير الخرج لها عند الحافة الموجبة لنبضات التزامن (positive edge trigger) اذا كان شكل نبضات الدخل كما هو موضح بالشكل. افترض أن دائرة القلاب تعطي خرج Q=٠ قبل وصول أول نبضة من نبضات التزامن.



٣) ارسم شكل نبضات الخرج (Q) لدائرة القلاب JK والتي يتغير الخرج لها عند الحافة السالبة لنبضات التزامن (negative edge trigger) اذا كان شكل نبضات الدخل كما هو موضح بالشكل. افترض أن دائرة القلاب تعطي خرج Q=٠ قبل وصول أول نبضة من نبضات التزامن.



٤) ارسم شكل نبضات الخرج (Q) لدائرة القلاب من النوع T والتي يتغير الخرج لها عند الحافة السالبة لنبضات التزامن (negative edge trigger) اذا كان شكل نبضات الدخل كما هو موضح بالشكل. افترض أن دائرة القلاب تعطي خرج Q=٠ قبل وصول أول نبضة من نبضات التزامن.



٥) احسب قيمة التردد (f) لدائرة المزمن ٥٥٥ كمتعدد الإهتزازات غير المستقر، اذا كانت قيمة المقاومة R_A = ١٠kΩ والمقاومة R_B = ٣kΩ، والمكثف C = ٠,١μf.

٦) احسب عرض نبضة الخرج للمزمن ٥٥٥ كمتعدد الإهتزازات أحادي الإستقرار، اذا كانت قيمة المقاومة R_A = ١٢kΩ Ω، والمكثف C = ٠,٠١μf.

المملكة العربية السعودية
المؤسسة العامة للتعليم الفني والتدريب المهني
الإدارة العامة لتصميم وتطوير المناهج

دوائر منطقية

الأجهزة القابلة للبرمجة

الأجهزة القابلة للبرمجة

٥

الأهداف العامة للوحدة

عندما تكمل هذه الوحدة يكون لديك القدرة على:

- معرفة العناصر الأساسية للأجهزة القابلة للبرمجة ومكوناتها.
- معرفة دائرة المصفوفة المنطقية القابلة للبرمجة وخصائصها.
- معرفة دائرة منطق المصفوفة القابلة للبرمجة وخصائصها.
- معرفة المتابع المنطقي القابل للبرمجة.
- معرفة الجهاز القابل للبرمجة والذي يمكن إعادة برمجته.

٥ -١ مقدمة Introduction

في هذه الوحدة سوف نتعرف على أنواع الأجهزة المختلفة القابلة للبرمجة، ومكوناتها. والأجهزة القابلة للبرمجة هي عناصر يتم برمجتها باستخدام ما يسمى بالمصهرات (fuse–programmable) والتي يمكن برمجتها عن طريق المستخدم (Customer) ويمكن استخدامها لتقوم مقام دائرة منطقية كاملة. ووصلة المصهر (fusible links) داخل الأجهزة القابلة للبرمجة تستخدم لتوصيل البوابات المنطقية، ودوائر القلابات، والمسجلات داخل شريحة الجهاز القابل للبرمجة لتمثيل أي دالة منطقية مطلوبة. وهناك أربعة أنواع مختلفة للأجهزة القابلة للبرمجة وهي:

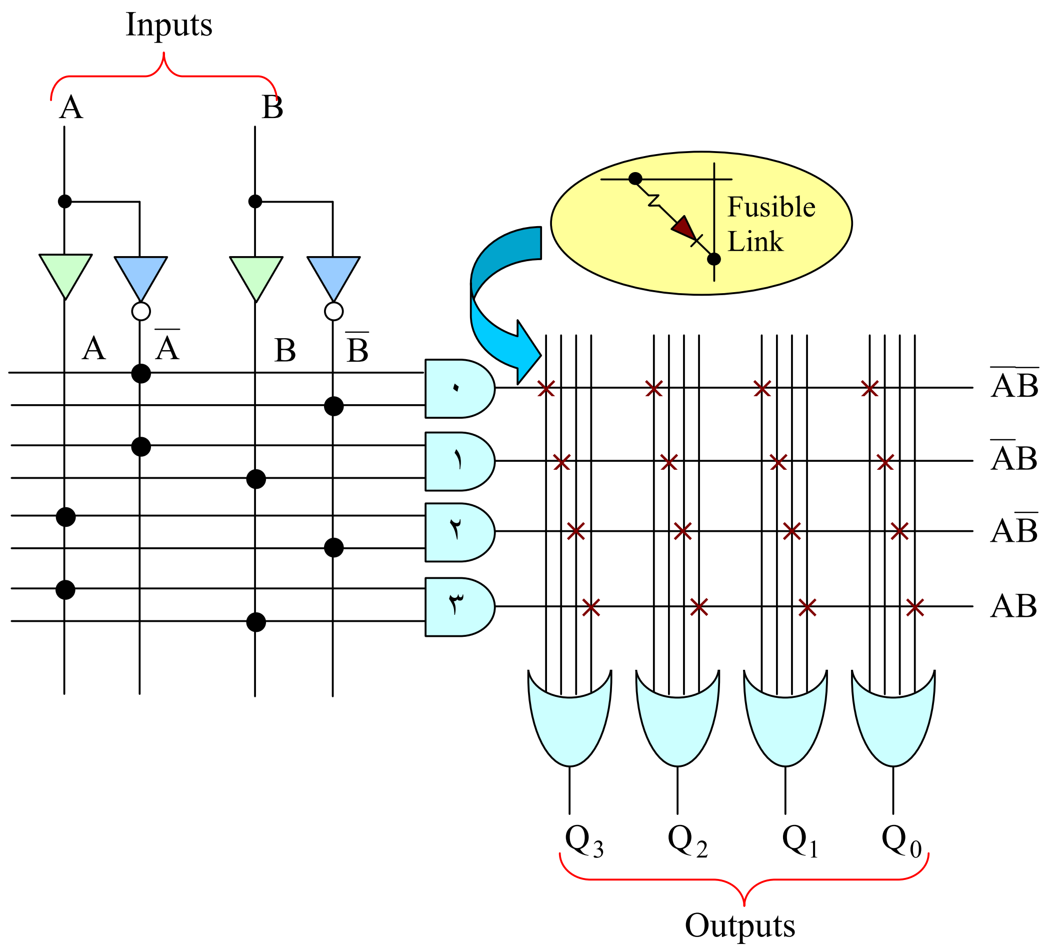
- المصفوفة المنطقية القابلة للبرمجة (The **P**rogrammable **L**ogic **A**rray (**PLA**))
- منطق المصفوفة القابلة للبرمجة (The **P**rogrammable **A**rray **L**ogic (**PAL**))
- المتابع المنطقي القابل للبرمجة (The **P**rogrammable **L**ogic **S**equencer (**PLS**))
- الجهاز القابل للبرمجة والذي يمكن إعادة برمجته (**E**rasable **P**rogrammable **L**ogic **D**evice (**EPLD**))

وعادة ما يضاف حرف (F) قبل كل اسم مختصر من أسماء العناصر القابلة للبرمجة السابق ذكرها (FPLA, FPAL, ...) وذلك للإشارة إلى أنها عناصر يمكن للمستخدم برمجتها (Field Programmable Logic Devices).

٥ -٢ العناصر الأساسية للأجهزة القابلة للبرمجة Basic Programmable Logic Devices

الشكل (٥ -١) يوضح مخطط الدائرة الداخلي لعدد مدخلين وأربعة مخارج PLD- (٢-input/٤-output). وتحتوي الدائرة على أربع بوابات بالإضافة إلى بوابتين للعزل لكل دخل، إحداهما لا تعكس الدخل لها والتي تقوم مقام العاكس ولكن بدون دائرة (noninverting Buffer) بينما تقوم الأخرى بعكسه (Inverting Buffer).

كل بوابة AND تعطي خرجاً High معتمداً على القيمة الثنائية المطبقة على طرفي الدخل A,B كما هو موضح في الجدول (٥ -١)، ويسمى خرج البوابات AND الأربعة باسم خطوط الضرب (Product Lines)، وحيث إن كل بوابة لها دخلان مختلفان، فإن كل خط من هذه الخطوط يكون عليه خرج مختلف عن باقي ($\overline{A}\,\overline{B}, \overline{A}B, A\overline{B}$ and AB) الخطوط. جميع خطوط الضرب تكون موصلة لكل بوابة من بوابات OR عن طريق وصلة مصهر (fusible link) كما هو موضح بالشكل (٥ -١)، وعادة ما تمثل هذه المصهرات بالرمز (×) في مخطط الدوائر PLD-.

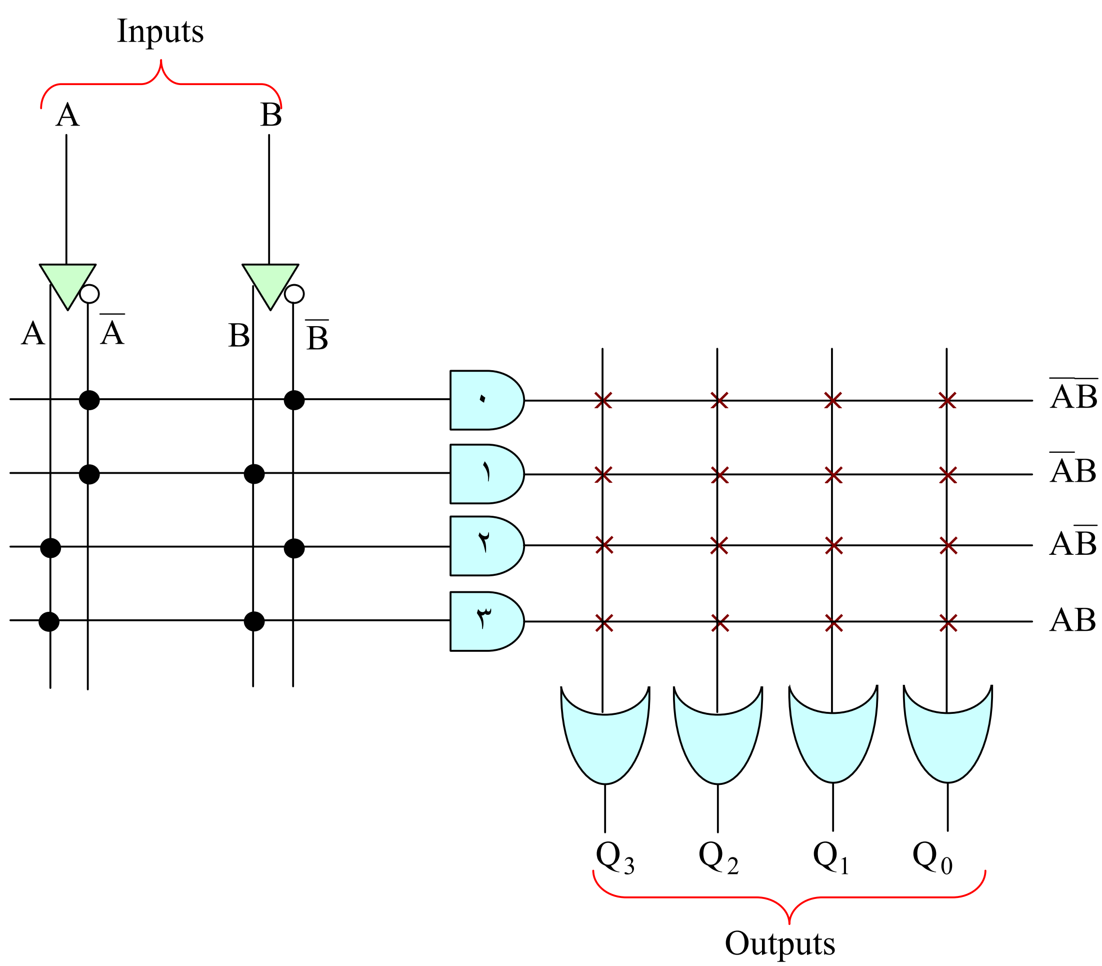


شكل (٥ -١) المخطط الداخلي لعدد مدخلين وأربعة مخارج PLD.

A	B	High Out
٠	٠	AND ٠
٠	١	AND ١
١	٠	AND ٢
١	١	AND ٣

جدول (٥ -١) جدول الحقيقة لخرج بوابات AND للدائرة في شكل (٥ -١).

والدائرة في شكل (٥ -١) لها مدخلان فقط، وأربعة مخارج وهي تعتبر دائرة صغيرة جداً بالنسبة للدوائر الموجودة عملياً. ومعظم دوائر - PLDs العملية تكون كبيرة الحجم ولذا فغالباً ما يستخدم التمثيل المبسط في رسم الدائرة. شكل (٥ -٢) يوضح إعادة رسم الدائرة بشكل (٥ -١) باستخدام التمثيل المبسط.

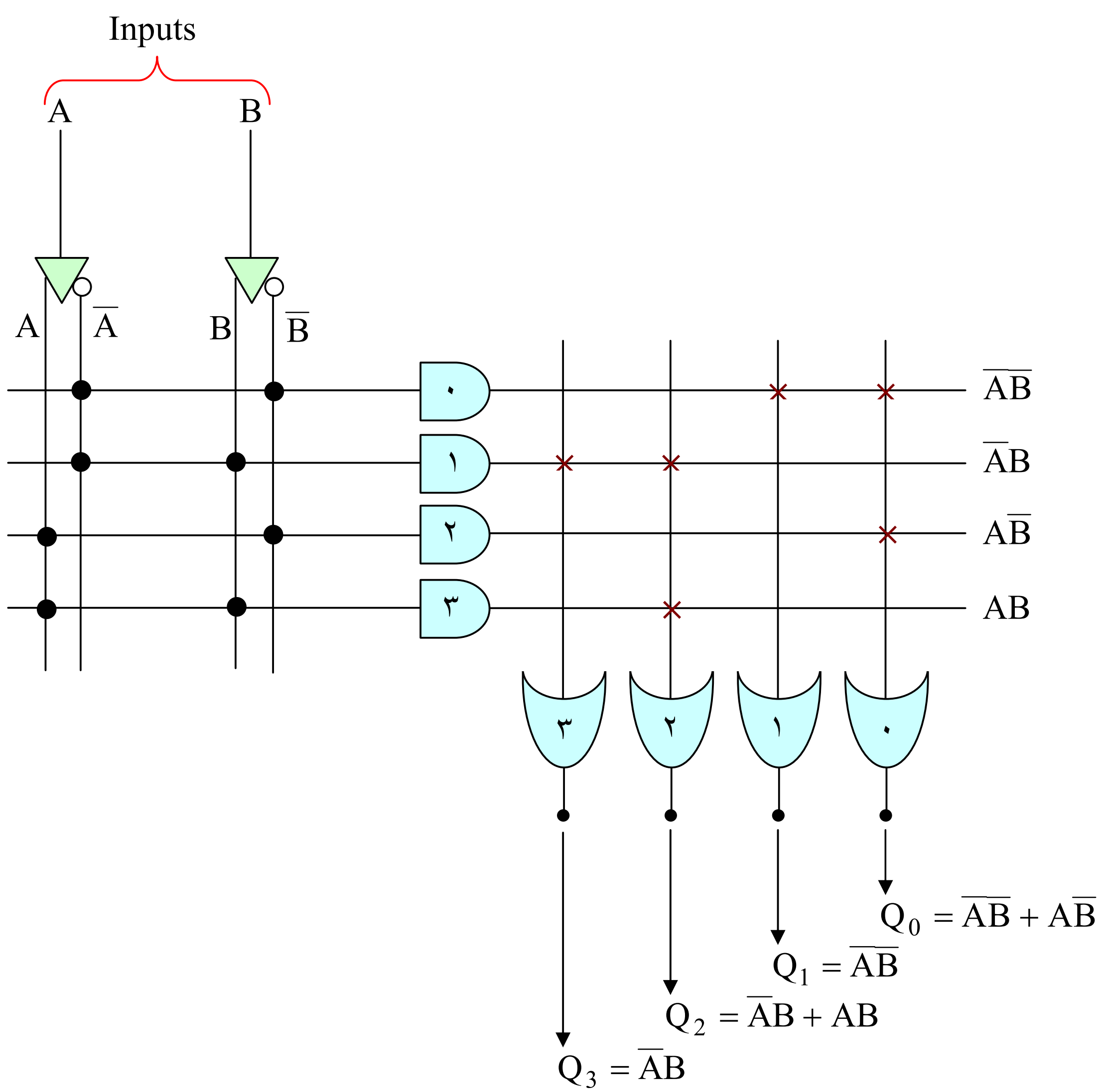


شكل (٥ -٢) التمثيل المبسط لعدد مدخلين وأربعة مخارج PLD.

في هذا الرسم المبسط، تم استخدام بوابة واحدة لتقوم مقام بوابتي العزل والعزل العاكس لكل دخل، مع استخدام دائرة صغيرة لتبين الخرج المعكوس. الدخلان لكل بوابة ANDممثلان بخط دخل واحد مع نقطة سوداء تمثل وجود نقطة لحام بمعنى أن هذه الوصلة لا يمكن تغييرها، وعدم وجود النقطة السوداء يدل على عدم وجود وصلة. والمدخلات الأربعة لكل بوابة OR تم تمثيلها أيضاً عن طريق خط واحد ولكن في هذه الحالة تمثل علامات (×'s) وصلة المصهر (fusible link). ولكي نحدد عدد خطوط

الدخل لكل من بوابتي AND, OR، ببساطة نحسب عدد النقاط السوداء أو عدد ×'s على خطوط الدخل.

والآن سنرى كيف يمكن استخدام دائرة PLD البسيطة لتمثيل دالة منطقية معينة. شكل (٥ -٣) يبين مثال بسيط لتصميم دائرة منطقية لها مدخلين A, B وأربعة مخارج (Q_0,Q_1,Q_2,Q_3) باستخدام PLD، وجدول الحقيقة لها موضح بالجدول (٥ -٢).



شكل (٥ -٣) تصميم دائرة منطقية لها مدخلين وأربع مخارج باستخدام PLD.

بفتح المصهرات (blowing fuses) رقم ١،٣،٤ عند دخل بوابة OR رقم ٣، فإن الخرج $Q_{٣}$ سوف يكون High فقط عندما يكون AB = ٠١. وبفتح المصهرات رقم ١،٣ عند دخل بوابة OR رقم ٢، فإن الخرج $Q_{٢}$ سوف يكون High فقط عندما يكون AB = ٠١ أو AB = ١١. وبفتح المصهرات رقم ٢،٣،٤ عند دخل بوابة OR رقم ١، فإن الخرج $Q_{١}$ سوف يكون High فقط عندما يكون AB = ٠٠. وأخيراً بفتح الصهرات رقم ٢،٤ عند دخل بوابة رقم ٠، فإن الخرج $Q_{٠}$ سوف يكون High فقط عندما يكون AB = ٠٠ أو AB = ١٠.

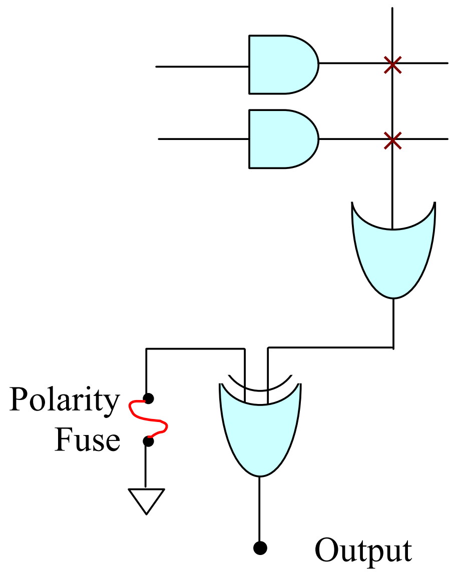
	المدخلات		الخرج			
	A	B	$Q_{٣}$	$Q_{٢}$	$Q_{١}$	$Q_{٠}$
$\overline{A}\overline{B}$	٠	٠	٠	٠	١	١
$\overline{A}B$	٠	١	١	١	٠	٠
$A\overline{B}$	١	٠	٠	٠	٠	١
AB	١	١	٠	١	٠	٠

جدول (٥ -٢) جدول الحقيقة للدائرة في الموضحة في شكل (٥ -٣).

ومعظم دوائرPLD المصنعة عملياً لها ما يسمى مصهر قطبية الخرج القابل للبرمجة (Programmable Output Polarity fuse) عند كل خرج وذلك عن طريق بوابة XOR كما هو موضح في شكل (٥ -٤) ، وقد تم إضافة هذه الخاصية حتى تتمكن الدائرة من عكس الخرج أو عدم عكسه وذلك بجعل المصهر موصل (Intact) أو تركه غير موصل (blown).

فاذا كان المصهر موصل، فإن الدخل الثاني لبوابة XOR يكون عليه Low وبالتالي لا يحدث أي عكس بين الدخل والخرج النهائي. وإذا كان المصهر غير موصل، فإن الدخل الثاني لبوابة XOR يكون عليه High وبالتالي يحدث عكس بين الدخل والخرج النهائي.

وهذه العملية ملخصة في الجدول (٥ -٣).



شكل (٥ -٤) طريقة عمل مصهر قطبية الخرج في دوائر PLD.

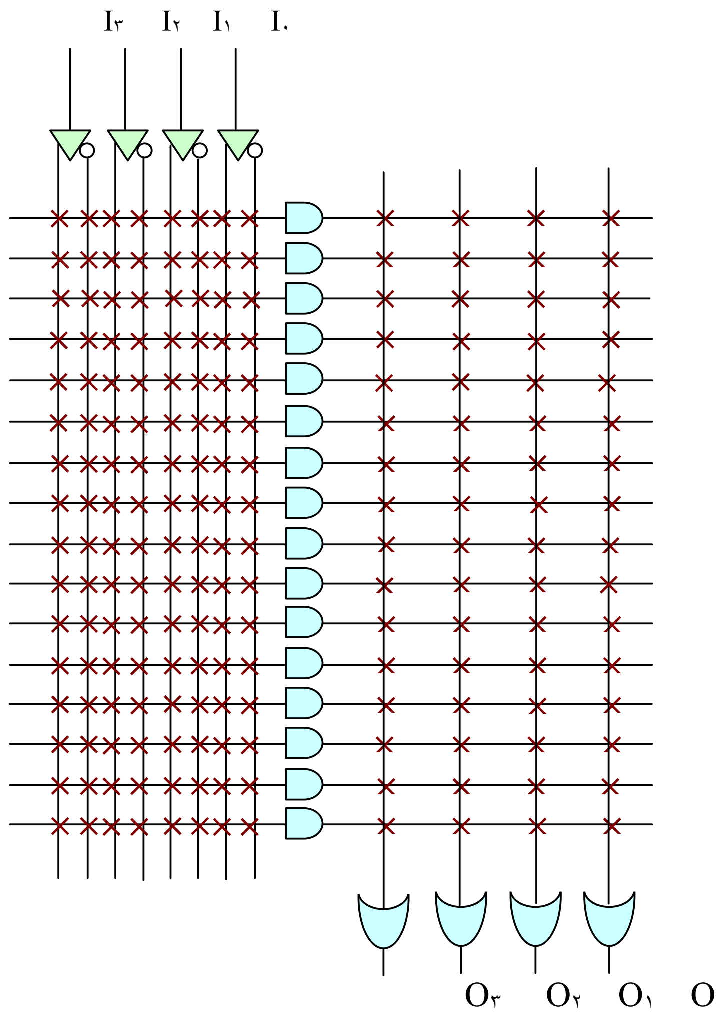
XOR's Operation	Polarity Fuse (مصهر القطبية)
Will not invert (لا تعكس الخرج)	Intact (المصهر موصل)
Will invert (تعكس الخرج)	Blown (المصهر غير موصل)

جدول (٥ -٣) جدول الحقيقة لمصهر قطبية الخرج القابل للبرمجة.

٥ -٣ المصفوفة المنطقية القابلة للبرمجة The Programmable Logic Array (PLA)

في بعض التطبيقات قد لا نحتاج إلى توليد كل التشكيلات التي نحصل عليها من خلال الدخل، فيمكن مثلاً أن نحتاج PLD لها ثمانية مدخلات (٨-bit inputs) وتولد خرجين (٢-bit outputs) فقط لاثني عشر (١٢) تشكيلة من عدد التشكيلات الكلية وهي (٢٥٦) تشكيلة.

ولكي نحصل على هذا، تم إنتاج ما يسمى بالمصفوفة المنطقية القابلة للبرمجة (PLA). وبالنظر إلى الرسم التخطيطي للدائرة PLA والموضحة في شكل (٥ -٥) يمكن أن نرى أن هذا النوع من PLA تكون فيه مصفوفة AND قابلة للبرمجة وكذلك مصفوفة OR قابلة للبرمجة أيضاً مما يجعلها من أكثر الأنواع المستخدمة في تصميم الدوائر المنطقية.

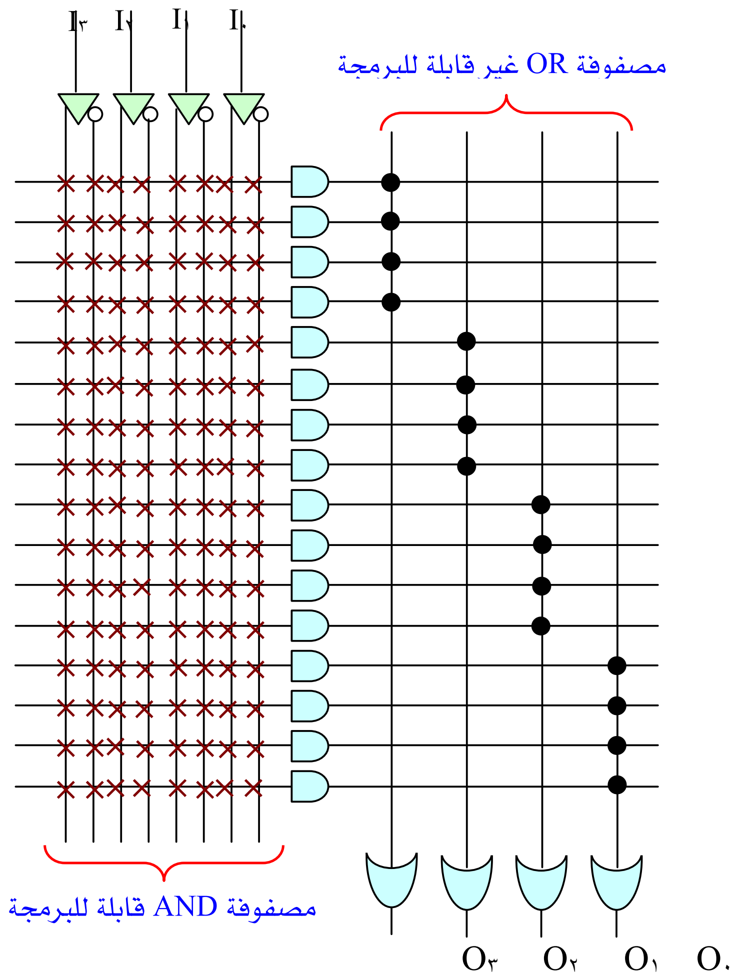


شكل (٥ -٥) الرسم التخطيطي لدائرة PLA.

٥ -٤ منطق المصفوفة القابلة للبرمجة The Programmable Array Logic (PAL)

وجدنا أنه في المصفوفة المنطقية القابلة للبرمجة (PLA) أن مصفوفة AND تكون قابلة للبرمجة وكذلك مصفوفة OR مما يجعلها من أهم العناصر القابلة للبرمجة. والعيب الرئيسي في PLA هو أن الدوائر الداخلية معقدة، وبالتالي فهناك صعوبة في تصنيعها، مما يجعلها من العناصر غالية الثمن. بالإضافة إلى ذلك ونظراً لدوائرها الداخلية المعقدة مما يجعل برمجتها أيضاً واختبارها غاية في الصعوبة.

والمصفوفة PAL، تتكون من مصفوفة AND قابلة للبرمجة وتغذي مصفوفة OR غير قابلة للبرمجة (أي أن الوصلات لا يمكن تغييرها) كما هو موضح في شكل (٥ -٦).



شكل (٥ -٦) الرسم التخطيطي لدائرة PAL.

هذه المصفوفة ليست مثل PLA من حيث العمومية في استخدامها لتصميم الدوائر المنطقية ولكنها سهلة التصنيع وبالتالي تكون تكاليفها أقل، بالإضافة إلى سهولة برمجتها.

٥ -٥ المتابع المنطقي القابل للبرمجة The Programmable Logic Sequencer (PLS)

المتابع المنطقي القابل للبرمجة (PLS) يعطي مصممي الدوائر المنطقية عمومية أكثر أثناء التصميم. فهذه العناصر تحتوي على دوائر مساكة وقلابة، ومسجلات إزاحة للدخل وأخرى للخرج (Input and output registers)، مما يجعلها قابلة للبرمجة للدوائر التوافقية والتعاقبية على حد سواء.

٥ - ٦ الجهاز القابل للبرمجة والذي يمكن إعادة برمجته

Erasable Programmable Logic Device (EPLD)

إن جميع أنواع العناصر القابلة للبرمجة (PLDs) السابق ذكرها يتم برمجتها عن طريق توصيل المصهرات الداخلية لها (blowing their internal fuses). وبمجرد أن يتم توصيل المصهر، لا يمكن إعادته مرة أخرى إلى حالته السابقة، وبناء على ذلك فإن أي خطأ يحدث أثناء عملية البرمجة سيعني أن العنصر PLD فاسد ولا يمكن استخدامه بعد ذلك لذا يلزم شراء عنصر آخر ليبرمج مرة أخرى. وهذا العيب تم التغلب عليه الآن باستخدام العناصر القابلة للبرمجة والتي يمكن إعادة برمجتها. ولإعادة البرمجة مرة أخرى يتم مسح (erase) ما تم برمجته كهربائياً لأن المصهرات المستخدمة في هذا العنصر هي عبارة عن مفاتيح الكترونية بدلاً من وصلات المصهرات، ثم يعاد برمجته مرة أخرى.

تدريبـــات

١) باستخدام دائرة PLD صممت دائرة منطقية بمدخلين A, B وأربعة مخارج Q_0,Q_1,Q_2,Q_3 وجدول الحقيقة لها كما هو موضح بالشكل.

المدخلات		الخرج			
A	B	Q_3	Q_2	Q_1	Q_0
٠	٠	٠	١	١	١
٠	١	١	١	٠	٠
١	٠	٠	١	٠	١
١	١	١	٠	٠	٠

٢) أعد تصميم الدائرة في السؤال الأول بحيث يتم عكس كل من Q_0,Q_2 باستخدام مصهر قطبية الخرج القابل للبرمجة.

٣) أعد تصميم الدائرة في السؤال الأول باستخدام دائرة PLA.

تم بحمد الله

المحتويات

تقدر المؤسسة العامة للتعليم الفني والتدريب المهني الدعم

المالي المقدم من شركة بي آيه إي سيستمز (العمليات) المحدودة

GOTEVOT appreciates the financial support provided by BAE SYSTEMS

BAE SYSTEMS